



**UNIVERSIDAD TÉCNICA DEL NORTE
FACULTAD DE INGENIERÍA EN CIENCIAS APLICADAS
CARRERA DE INGENIERÍA EN TELECOMUNICACIONES**

TRABAJO DE INTEGRACIÓN CURRICULAR

TEMA:

“ANÁLISIS DE LA CALIDAD DE ENLACES DEL ESTÁNDAR IEEE 802.15.4G
PARA APLICACIONES CON DRONES PARA REDES AÉREAS.”

**Trabajo de titulación previo a la obtención del título de Ingeniero en
Telecomunicaciones**

Línea de investigación: Producción industrial y tecnología sostenible

AUTOR:

Byron Andrés Narváez Carangui

DIRECTOR:

Msc. Edgar Alberto Maya Olalla

Ibarra - Ecuador 2026



UNIVERSIDAD TÉCNICA DEL NORTE BIBLIOTECA UNIVERSITARIA

AUTORIZACIÓN DE USO Y PUBLICACIÓN A FAVOR DE LA UNIVERSIDAD TÉCNICA DEL NORTE

1. IDENTIFICACIÓN DE LA OBRA

En cumplimiento del Art. 144 de la Ley de Educación Superior, hago la entrega del presente trabajo a la Universidad Técnica del Norte para que sea publicado en el Repositorio Digital Institucional, para lo cual pongo a disposición la siguiente información:

DATOS DE CONTACTO			
CÉDULA DE IDENTIDAD:	0302216411		
APELLIDOS Y NOMBRES:	NARVAEZ CARANGUI BYRON ANDRES		
DIRECCIÓN:	IBARRA, LA VICTORIA		
EMAIL:	bnarvaez@utn.edu.ec / narvaez98b@gmail.com		
TELÉFONO FIJO:	XXXXXXX	TELF. MOVIL	0995904160

DATOS DE LA OBRA	
TÍTULO:	“ANÁLISIS DE LA CALIDAD DE ENLACES DEL ESTÁNDAR IEEE 802.15.4G PARA APLICACIONES CON DRONES PARA REDES AÉREAS.”
AUTOR (ES):	NARVAEZ CARANGUI BYRON ANDRES
FECHA:	05/03/2026
SOLO PARA TRABAJOS DE INTEGRACIÓN CURRICULAR	
CARRERA/PROGRAMA:	<input checked="" type="checkbox"/> PREGRADO <input type="checkbox"/> POSGRADO
TÍTULO POR EL QUE OPTA:	INGENIERO EN TELECOMUNICACIONES
DIRECTOR:	ING. EDGAR ALBERTO MAYA OLALLA, MSC
ASESOR:	ING. HERNÁN MAURICIO DOMÍNGUEZ LIMAICO, MSC

2. CONSTANCIAS

El autor manifiesta que la obra objeto de la presente autorización es original y se la desarrolló, sin violar derechos de autor de terceros, por lo tanto, la obra es original y que es el titular de los derechos patrimoniales, por lo que asume la responsabilidad sobre el contenido de la misma y saldrá en defensa de la Universidad en caso de reclamación por parte de terceros.

Ibarra, a los 5 días del mes de marzo del 2026

EL AUTOR:

.....
Byron Andrés Narvárez Carangui

CERTIFICACIÓN DEL DIRECTOR DEL TRABAJO DE INTEGRACIÓN CURRICULAR

Ibarra, 5 de marzo del 2026

ING. EDGAR ALBERTO MAYA OLALLA, MSC
DIRECTOR DEL TRABAJO DE INTEGRACIÓN CURRICULAR

CERTIFICA:

Haber revisado el presente informe final del trabajo de Integración Curricular, el mismo que se ajusta a las normas vigentes de la Universidad Técnica del Norte; en consecuencia, autorizo su presentación para los fines legales pertinentes.

.....
ING. EDGAR ALBERTO MAYA OLALLA MSC.
C.C.: 1002702197

DEDICATORIA

Este logro se lo dedico a mi madre y a mis hermanas; gracias por su apoyo constante e incondicional. A mi abuelo, por su cariño infinito y por enseñarme el verdadero valor del trabajo. A toda mi familia, por ser mi base y el motor para superar cada etapa de mi formación profesional. A mis amigos, gracias por caminar conmigo en las buenas y en las malas.

“En la oscuridad, la luna siempre me iluminó”

Byron Andrés Narváez Carangui.

AGRADECIMIENTO

A Dios, por ser mi fortaleza y mi guía en cada paso de este camino.

A mis padres y, especialmente, a mi tía Ana Lucía y mis primos, les agradezco profundamente por ser parte de este proceso. Gracias por su apoyo incondicional y por darme ese empujón necesario para no desmayar; este logro no sería posible sin ustedes.

Expreso mi más sincero agradecimiento a mi director de tesis, Edgar Maya, y a mi asesor, Mauricio Domínguez, por su valiosa guía, cuya orientación fue fundamental para alcanzar esta meta.

Finalmente, a la ciudad de Ibarra y a todas las personas que conocí en esta etapa. Gracias por permitirme madurar; ver el mundo de una forma distinta y enseñarme que con esfuerzo todo es posible. En esta ciudad aprendí valores y la responsabilidad de cuidar de mí y de quienes me rodean.

Byron Andrés Narváez Carangui.

RESUMEN EJECUTIVO

La presente investigación se fundamenta en la necesidad de generar conocimiento técnico sobre el comportamiento de enlaces inalámbricos en plataformas UAV, dada la ausencia de estudios experimentales que validen la calidad de comunicación bajo condiciones dinámicas reales; el objetivo principal es analizar el estándar IEEE 802.15.4g-2012 en drones, específicamente en su capa física (PHY), mediante pruebas de campo controladas que representen las mejores condiciones posibles para la transmisión aérea, como línea de vista directa, baja interferencia electromagnética y entorno despejado; para ello, se desarrolla un sistema compuesto por un nodo transmisor embarcado en un dron y un nodo receptor en tierra, ambos configurados para operar con distintas modulaciones y parámetros definidos por el estándar; la metodología adoptada sigue el modelo en cascada e incluye revisión bibliográfica, selección de hardware, configuración del sistema y vuelos experimentales donde se recopilan métricas como intensidad de señal (RSSI) y tasa de entrega de paquetes (PDR); los resultados obtenidos permiten construir una tabla técnica comparativa entre configuraciones y la distancia, evidenciando el impacto de cada esquema sobre la estabilidad del enlace en movimiento; se concluye que ciertas combinaciones de parámetros físicos presentan un desempeño superior en entornos móviles, lo que aporta criterios técnicos valiosos para futuras implementaciones de redes LPWAN basadas en UAV, especialmente en zonas rurales o sin cobertura tradicional.

Palabras clave: IEEE 802.15.4g, UAV, capa física, comunicación inalámbrica, modulación, LPWAN.

ABSTRACT

This research is based on the need to generate technical knowledge about the behavior of wireless links in UAV platforms, given the lack of experimental studies that validate communication quality under real dynamic conditions; the main objective is to analyze the IEEE 802.15.4g-2012 standard in drones, specifically at the physical layer (PHY), through controlled field tests that represent the best possible conditions for aerial transmission, such as line-of-sight, low electromagnetic interference, and a clear environment; to achieve this, a system is developed consisting of a transmitter node mounted on a drone and a ground-based receiver node, both configured to operate with different modulation schemes and parameters defined by the standard; the adopted methodology follows the waterfall model and includes literature review, hardware selection, system configuration, and experimental flights in which metrics such as received signal strength indicator (RSSI) and packet delivery ratio (PDR) are collected; the results allow the construction of a technical comparative table between configurations and distance, highlighting the impact of each scheme on link stability in motion; it is concluded that certain combinations of physical parameters exhibit superior performance in mobile environments, providing valuable technical criteria for future implementations of LPWAN-based wireless networks using UAVs, especially in rural areas or those lacking traditional coverage.

Keywords: IEEE 802.15.4g, UAV, physical layer, wireless communication, modulation, LPWAN.

LISTA DE CONTENIDOS

1.1	Problema de investigación.....	1
1.2	Objetivos.....	3
1.2.1.	Objetivo General.....	3
1.2.2.	Objetivos Específicos.....	4
1.3	Alcance.....	4
1.4	Justificación.....	8
2.	Capítulo II: Fundamentación Teórica.....	10
2.1	Plataformas UAV / Drones.....	10
2.1.1.	Aplicaciones de los UAV/Drones.....	10
2.1.2.	Beneficios del uso de drones para la recolección y transmisión de datos. ..	12
2.1.3.	Redes aéreas con drones.....	13
2.1.4.	Línea de vista (LoS) y sus implicaciones en enlaces UAV.....	14
2.2	Métricas en enlaces inalámbricos.....	14
2.2.1.	Métricas de enlaces inalámbricos en UAV/Drones.....	15
2.2.2.	Latencia, pérdida de enlace y movilidad.....	16
2.3	Redes LPWAN.....	16
2.3.1.	Características generales de las redes LPWAN.....	16
2.3.2.	Tecnologías LPWAN.....	17
2.3.3.	Aplicaciones de las redes LPWAN.....	17

2.4	IEEE 802.15.4g-2012.....	19
2.4.1.	Capas del modelo: funciones de PHY.....	20
2.4.2.	Capacidades en banda sub-GHz.....	22
2.4.3.	Modulación MR-FSK	23
2.4.4.	Modulación MR-OFDM	24
2.4.5.	Modulación MR-OQPSK.....	25
3.	Capítulo III: Diseño e implementación.....	27
3.1	Metodología	27
3.1.1.	Situación actual.....	27
3.2	Análisis de requisitos.....	28
3.2.1.	Determinación de los Stakeholders.....	28
3.2.2.	Nomenclatura de requerimientos.....	29
3.2.3.	Requisitos de Stakeholders.....	29
3.2.4.	Requerimientos del Sistema.....	30
3.2.5.	Requerimientos iniciales de arquitectura.....	31
3.3	Elección del hardware y software.....	32
3.3.1.	Elección del hardware.....	32
3.3.2.	Características del hardware	35
3.4	Diseño del prototipo.....	36
3.4.1.	Descripción general del sistema.....	36

3.4.2.	Arquitectura.....	37
3.5	Lista de modulaciones/configuraciones.....	39
3.6	Programación de (Tx y Rx).....	41
3.6.1.	Estructura de código de las placas Openmote B.....	43
3.6.2.	Configuración de las modulaciones (PHY).....	46
3.6.3.	Procesamiento y almacenamiento de los datos recibidos.....	46
3.7	Integración del prototipo del sistema de comunicación.....	48
3.7.1.	Nodo receptor.....	48
3.7.2.	Nodo móvil Transmisor.....	50
3.8	Estimación de distancia.....	53
3.9	Ubicación de los escenarios de pruebas.....	55
3.10	Pruebas de campo.....	58
4.	Capítulo IV: Evaluación de resultados.....	63
4.1	Cumplimiento de la metodología.....	63
4.2	Resultados zona urbana.....	64
4.2.1.	Graficas de resultados zona urbana.....	65
4.3	Resultados campo abierto.....	68
4.3.1.	Graficas de resultados campo abierto.....	70
4.4	Discusión sobre los resultados obtenidos.....	73
5.	Conclusiones.....	77

6.	Recomendaciones	79
7.	Bibliografía	84
8.	Anexos	90
8.1	Datasheet Atmel AT86RF215 Device Family	90

LISTA DE FIGURAS

Figura 1	<i>Arquitectura genérica</i>	6
Figura 2	<i>Diagrama de flujo general.</i>	7
Figura 3	<i>Tipos de Drones</i>	11
Figura 4	<i>Aplicaciones de los UAVs.</i>	12
Figura 5	<i>Redes con Drones</i>	13
Figura 6	<i>Línea de vista en UAV</i>	14
Figura 7	<i>LPWAN frente a otras tecnologías</i>	18
Figura 8	<i>LPWAN en el Modelo OSI.</i>	21
Figura 9	<i>RSSI en SUN-FSK, SUN-OQPSK y SUN-OFDM</i>	22
Figura 10	<i>Componentes principales del proyecto.</i>	28
Figura 11	<i>Características principales Atmel</i>	35
Figura 12	<i>Características principales Openmote-B</i>	35
Figura 13	<i>Características principales HAWK'S WORK F450</i>	36
Figura 14	<i>Arquitectura de comunicación</i>	37
Figura 15	<i>Esquema de la estación base (RX)</i>	38
Figura 16	<i>Esquema del nodo móvil (TX)</i>	39
Figura 17	<i>Lógica de programación del sistema de comunicación</i>	42

Figura 18	<i>Estructura del programa openmote b</i>	44
Figura 19	<i>Estructura del programa Atmel</i>	45
Figura 20	<i>Archivo de configuración de timers</i>	45
Figura 21	<i>PHY Driver</i>	46
Figura 22	<i>Diagrama de bloques de la estación base</i>	47
Figura 23	<i>Diagrama de flujo del programa en la estación base</i>	48
Figura 24	<i>Carcasa del nodo receptor</i>	49
Figura 25	<i>Nodo receptor</i>	50
Figura 26	<i>Componentes del nodo móvil TX ATMEL</i>	50
Figura 27	<i>Componentes del nodo móvil TX OPENMOTE B</i>	52
Figura 28	<i>Pruebas de comunicación iniciales.</i>	56
Figura 29	<i>Distancia zona Urbana</i>	58
Figura 30	<i>Distancia Campo abierto</i>	58
Figura 31	<i>Estación terrena.</i>	59
Figura 32	<i>Visualización del dron en el aire con placas de comunicación.</i>	60
Figura 33	<i>Terminal Serial de la placa de recepción Atmel</i>	61
Figura 34	<i>Terminal Serial de la placa de recepción Atmel</i>	61
Figura 35	<i>PDR vs RSSI en escenario urbano para distintas modulaciones y distancias</i> .	65
Figura 36	<i>Análisis de desempeño PDR a 100 metros en escenario urbano.</i>	66
Figura 37	<i>Análisis de desempeño PDR a 400 metros en escenario urbano</i>	67
Figura 38	<i>Análisis de desempeño PDR a 700 metros en escenario urbano</i>	67
Figura 39	<i>Análisis de desempeño PDR a 1000 metros en escenario urbano</i>	68
Figura 40	<i>PDR vs RSSI en escenario urbano para distintas modulaciones y distancias</i> .	70
Figura 41	<i>Análisis de desempeño PDR a 100 metros en campo abierto</i>	71

Figura 42 <i>Análisis de desempeño PDR a 700 metros en campo abierto.</i>	72
Figura 43 <i>Análisis de desempeño PDR a 400 metros en campo abierto</i>	72
Figura 44 <i>Análisis de desempeño PDR a 1000 metros en campo abierto.</i>	73

LISTA DE TABLAS

Tabla 1 Métricas de Calidad de Enlace.....	15
Tabla 2 Bandas ISM usadas en LPWAN.....	17
Tabla 3 Datos técnicos generales del IEEE 802.15.4g.....	19
Tabla 4 Configuraciones de MR-FSK IEEE 802.15.4g-2012.....	23
Tabla 5 Configuraciones de MR-OFDM IEEE 802.15.4g-2012	24
Tabla 6 Configuraciones de MR-OQPSK IEEE 802.15.4g-2012.....	26
Tabla 7 Definición de Stakeholders	29
Tabla 8 Abreviaturas de Requerimientos	29
Tabla 9 Requerimientos Stakeholders (StSR).....	29
Tabla 10 Requerimientos del Sistema (SySR).....	30
Tabla 11 Requerimientos iniciales de arquitectura (SRSH).....	32
Tabla 12 Placa de comunicación.....	33
Tabla 13 Elección del dron	34
Tabla 14 Lista de Configuraciones	40
Tabla 15 Tabla comparativa (PDR) entre OpenMote B y Atmel en Entorno Urbano.....	64
Tabla 16 Tabla comparativa (PDR) entre OpenMote B y Atmel en Campo Abierto.....	69

Capítulo I: Antecedentes

En este capítulo se presenta de manera general el planteamiento del problema que origina esta investigación, el cual representa la base conceptual y técnica del trabajo. Asimismo, se definen los objetivos que orientan el desarrollo del proyecto, estableciendo con claridad lo que se busca alcanzar. A continuación, se delimita el alcance del estudio, especificando los límites dentro de los cuales se desarrollará. Finalmente, se expone la justificación que respalda la importancia de este trabajo, destacando su relevancia tanto en el ámbito académico como en el campo de aplicación tecnológica.

1.1 Problema de investigación.

En los últimos años, los vehículos aéreos no tripulados (UAV) han experimentado un crecimiento exponencial a nivel global, impulsado por avances tecnológicos, la miniaturización de componentes, la reducción de costos y una mayor disponibilidad comercial. Según la International Data Corporation, el mercado mundial de drones alcanzó un valor de 26.3 mil millones de dólares en 2021 y se proyecta que supere los 41 mil millones en 2025, reflejando una expansión continua en aplicaciones como agricultura de precisión, vigilancia, logística y monitoreo ambiental (International Data Corporation, 2021).

En mayo de 2025, la Dirección General de Aviación Civil (DGAC) emitió el documento de divulgación pública de la RDAC 101, en el cual se regulan las operaciones de aeronaves no tripuladas hasta 250 kg en el espacio aéreo nacional, tanto con fines recreativos como profesionales. Este marco normativo marca un hito en la consolidación del uso formal de drones en el país y demuestra la madurez alcanzada por esta tecnología en el entorno (DGAC, 2025).

La emisión de esta normativa refleja claramente el crecimiento acelerado del uso de drones no solo en otros países si no que en territorio nacional también se ve reflejado. El hecho de que se

requiera una regulación específica demuestra que su adopción ha dejado de ser marginal, consolidándose como una tecnología presente en diversos sectores del país y con un número creciente de usuarios y operaciones.

Además, investigaciones como las de (Floreano & Wood, 2015) destacan que la evolución de los UAV está íntimamente ligada al desarrollo de sensores más ligeros y eficientes, lo que ha permitido su integración en escenarios científicos, industriales y civiles, consolidándolos como plataformas estratégicas para la recopilación aérea de datos.

Este auge ha sido impulsado por la disminución de costos, la accesibilidad de plataformas comerciales, y la facilidad con la que pueden equiparse con sensores y módulos de comunicación para la recolección de datos en tiempo real (Austin, 2010; PwC, 2023). Hoy en día, resulta común que investigadores, empresas o instituciones opten por integrar tecnologías inalámbricas en drones para transmitir información desde el aire, especialmente en zonas remotas o sin cobertura tradicional. Sin embargo, este acceso masivo y rápido a la tecnología no ha sido acompañado por estudios técnicos que permitan evaluar con claridad cómo se comportan estos sistemas de comunicación en entornos dinámicos y aéreos, dificultando una selección fundamentada de los protocolos adecuados. En este contexto, el problema radica en la falta de investigaciones formales, estándares tecnológicos y lineamientos avalados que sirvan como base para tomar decisiones técnicas fundamentadas en proyectos futuros, especialmente en lo que respecta a la comunicación inalámbrica desde plataformas UAV.

Gran parte de la literatura científica sobre redes de bajo consumo y largo alcance como aquellas basadas en el estándar IEEE 802.15.4, IEEE 802.15.4g o tecnologías LoRa, LPWAN se ha enfocado en entornos estáticos o con nodos terrestres fijos. En estos estudios se prioriza la estabilidad del canal, el bajo consumo energético y la cobertura en terrenos urbanos o rurales, pero

no se considera el impacto que genera la movilidad, la altitud variable, los cambios de orientación del transmisor o la presencia de trayectorias múltiples típicas del entorno aéreo (Lekic & Gardasevic, 2020). Como resultado, existe una brecha importante en la validación experimental del rendimiento de estos protocolos cuando son implementados en UAVs, donde el canal de comunicación está sujeto a condiciones más inestables y complejas. Esta omisión impide prever con precisión la calidad del enlace y limita el uso confiable de estas tecnologías en misiones de transmisión aérea.

Actualmente, no existe una guía técnica ni un criterio comparativo accesible que permita a ingenieros, desarrolladores o investigadores seleccionar con confianza las configuraciones físicas (modulación, velocidad, potencia de transmisión) más apropiadas para aplicaciones en drones. La ausencia de métricas comparativas experimentales bajo condiciones de vuelo real como la tasa de entrega de paquetes (PDR), el nivel de señal recibida (RSSI) o la robustez frente al movimiento, genera incertidumbre en la planificación de soluciones UAV eficientes, sostenibles y operativas. Por tanto, se hace evidente la necesidad de generar conocimiento técnico que respalde la toma de decisiones en el diseño de redes aéreas de comunicación, mediante la evaluación sistemática de tecnologías de bajo consumo bajo condiciones dinámicas reales.

1.2 Objetivos.

1.2.1. Objetivo General.

Analizar el estándar 802.15.4g en drones, mediante pruebas experimentales en un entorno real, para evaluar su viabilidad en redes aéreas de transmisión de datos.

1.2.2. Objetivos Específicos.

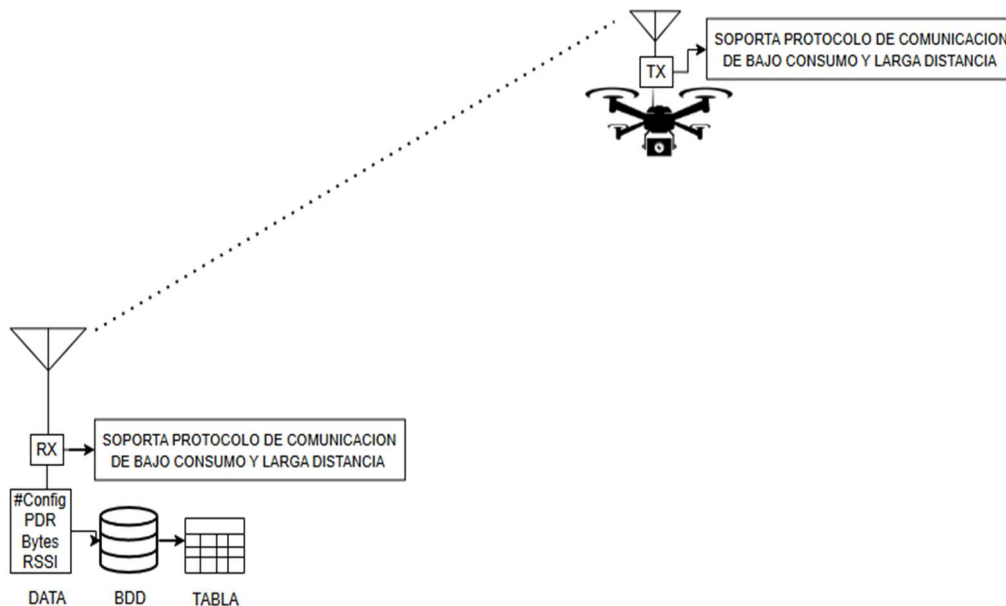
1. Describir la información bibliográfica relevante sobre los drones y tecnologías de comunicación de bajo consumo y larga distancia, con el fin de establecer una base conceptual sólida para el estudio.
2. Definir el hardware necesario para el sistema de comunicación que soporte protocolos de largo alcance y el dron que será utilizado como plataforma aérea, y el software requerido para almacenar los datos recolectados.
3. Configurar el sistema de comunicación mediante la programación de las placas transmisora y receptora, de acuerdo con las configuraciones establecidas por la tecnología seleccionada.
4. Realizar pruebas de vuelo en un entorno real con condiciones favorables, midiendo métricas más significativas para diseñar una tabla comparativa que relacione estos valores con las configuraciones y distancia alcanzada.

1.3 Alcance.

El presente trabajo de titulación se enmarca en el objetivo general de analizar las métricas de protocolos de comunicación de bajo consumo y largo alcance en drones, mediante pruebas experimentales en un entorno real, para evaluar su viabilidad en redes aéreas de transmisión de datos. Para ello, se adopta la metodología de desarrollo en cascada, la cual se caracteriza por una estructura secuencial, donde cada fase del proceso debe completarse antes de iniciar la siguiente. Este enfoque fue propuesto inicialmente por Winston W. Royce en 1970, como una estrategia formal para gestionar el desarrollo de grandes sistemas de software (Royce, 1970). Desde entonces, ha sido ampliamente difundido y adaptado en distintas ingenierías y otras disciplinas técnico-científicas.

Esta metodología resulta idónea para el presente proyecto, dado que las actividades técnicas como la revisión bibliográfica, la selección de hardware, la configuración del sistema y la ejecución de pruebas mismas requieren una progresión ordenada y dependiente. Según (Pressman & Maxim, 2020), el modelo en cascada es especialmente apropiado cuando los requisitos del sistema están claramente definidos desde el inicio, y el proceso de desarrollo puede organizarse en etapas lineales con objetivos bien delimitados. Estas características coinciden plenamente con el enfoque experimental y técnico que demanda esta investigación.

En la primera fase del proyecto, se desarrollará una revisión bibliográfica sobre las tecnologías inalámbricas de bajo consumo y largo alcance, en especial aquellas que utilizan el estándar IEEE 802.15.4g, 802.15.4 y sus esquemas de modulación, junto con estudios relacionados al uso de drones como plataformas de monitoreo y comunicación (IEEE Standards Association, 2012a; A. Muñoz & Pérez, 2018a). Esta fase corresponde al primer objetivo específico y busca construir un marco teórico que sustente las decisiones técnicas adoptadas. Posteriormente, se seleccionará el hardware necesario para el sistema de transmisión (módulos transceptores, microcontroladores y dron) y el software requerido para la recolección y almacenamiento de datos, respondiendo al segundo objetivo específico.

Figura 1*Arquitectura genérica*

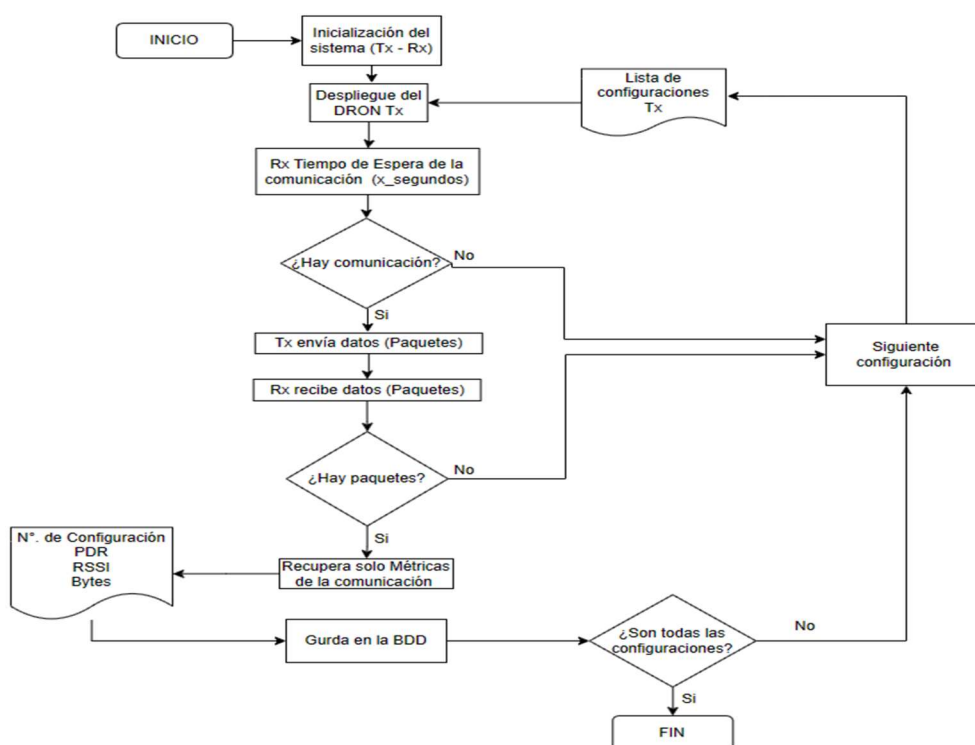
Nota: Se puede observar los aspectos fundamentales en los que se centra esta tesis

La fase experimental comprende dos etapas clave. En primer lugar, se configurará y verificará la correcta modulación y comunicación entre los módulos transmisores y receptores, asegurando la funcionalidad del sistema bajo condiciones controladas, es decir que efectúen la comunicación. La arquitectura general de este proceso se representa en la Figura 2, donde se ilustra el enlace entre el dron transmisor y el receptor en tierra encargado de almacenar los datos. En segundo lugar, se realizarán vuelos de prueba en campo, durante los cuales se recopilarán métricas más representativas, en función de la distancia y los parámetros de modulación utilizados. Esta etapa responde al tercer y cuarto objetivo específico, permitiendo construir una tabla comparativa de configuraciones de enlace que resuma el comportamiento técnico de cada esquema bajo condiciones reales. El proceso general que sigue el sistema para ejecutar estas pruebas se detalla en el diagrama de flujo presentado en la Figura 3. Se excluyen del alcance factores externos como la interferencia ambiental o meteorológica, seleccionando un entorno controlado que garantice condiciones óptimas para los enlaces de comunicación. Asimismo, no se considerará el desarrollo

de plataformas de monitoreo en tiempo real, ya que el objetivo no está orientado a la supervisión continua del sistema. Los datos obtenidos serán almacenados localmente en una base de datos únicamente con fines de análisis posterior, permitiendo su organización y evaluación mediante técnicas estadísticas para generar resultados técnicos útiles. De esta forma, los resultados obtenidos aportarán una base sólida para futuras aplicaciones en el diseño de sistemas de comunicación aérea eficiente mediante UAVs, superando las limitaciones de estudios previos centrados exclusivamente en escenarios estáticos (A. Muñoz & Pérez, 2018b; Solimini, 2019).

Figura 2

Diagrama de flujo general.



Nota: Representa el proceso de evaluación del sistema de comunicación, desde el envío de paquetes hasta la recolección de métricas y almacenamiento por cada configuración

1.4 Justificación.

La presente investigación se enfoca en mejorar la eficiencia energética y la estabilidad de los enlaces inalámbricos utilizados en sistemas aéreos no tripulados (UAV), especialmente en contextos donde la infraestructura de telecomunicaciones es limitada. En escenarios como el monitoreo ambiental o la conectividad en zonas rurales, los UAV pueden convertirse en una herramienta clave para cerrar brechas tecnológicas mediante enlaces optimizados y adaptativos, como lo han señalado (Buyuksar et al., 2022). Estos avances no solo fortalecen la comunicación en tiempo real, sino que también permiten la recolección continua de datos críticos en entornos donde antes era inviable.

En este sentido el presente proyecto se articula directamente con el Objetivo de Desarrollo Sostenible 9 (ODS 9), que promueve infraestructuras resilientes e innovación tecnológica inclusiva (Naciones Unidas, 2015). La generación de criterios técnicos para el diseño de redes inalámbricas basadas en UAV puede fortalecer considerablemente la infraestructura digital en territorios históricamente marginados, tal como exponen (Dabiri et al., 2019) en sus estudios sobre redes móviles emergentes. Profundizando en el ODS 9, este estudio contribuye al fomento de tecnologías accesibles y sostenibles que impulsen la industrialización inclusiva y reduzcan las desigualdades estructurales en la conectividad digital. Al proponer soluciones viables para mejorar la infraestructura de comunicación en zonas rurales y remotas, se alinean esfuerzos con los principios del desarrollo sostenible, priorizando la innovación como herramienta para lograr equidad tecnológica y progreso socioeconómico en comunidades vulnerables.

Desde una perspectiva práctica, esta propuesta proporciona una base técnica para seleccionar de forma informada modulaciones eficientes en UAV, priorizando tecnologías de bajo consumo y largo alcance. Este tipo de soluciones tiene un impacto directo en regiones de difícil

acceso, ya que permiten desplegar redes más sostenibles y robustas en lugares donde otros medios de comunicación no son viables, como argumentan (Singya & Alouini, 2021). Además, facilitan el diseño de sistemas más autónomos y adaptables a diferentes condiciones del entorno, lo cual resulta crucial cuando se opera en áreas sin cobertura convencional o con recursos energéticos limitados. Incorporar estas tecnologías desde la fase de diseño asegura una mejor respuesta ante desafíos operativos, optimizando tanto el rendimiento como la duración de las misiones.

Además, este trabajo contribuye al campo académico al contrastar diferentes esquemas de modulación y configuraciones de red en condiciones reales, lo cual enriquece la base científica y permite validar o refutar modelos teóricos actuales. Este enfoque resulta valioso para futuras investigaciones centradas en la eficiencia de comunicación en plataformas móviles, alineándose con propuestas recientes en comunicación aérea sostenible como las de (Wei et al., 2020).

Capítulo II: Fundamentación Teórica.

En este capítulo se fundamentará el estudio bibliográfico con respecto al uso de los drones y sus distintas aplicaciones, donde se consideran temas relacionados con el desarrollo del proyecto como; las métricas en enlaces inalámbricos, conceptos técnicos de tecnologías LPWAN y el estándar IEEE 802.15.4g-2012.

2.1 Plataformas UAV / Drones.

Un Unmanned Aerial Vehicle o UAV por sus siglas en inglés, se define como una aeronave pilotada sin tripulación a bordo, es decir controlada remotamente, diseñada para misiones de vuelo sin ejercer riesgo a una persona a bordo, estos pueden integrar sistemas de comunicación sofisticados, así como sensores de alta precisión y hasta transportar cargas mayores a su peso (Shakhatreh et al., 2018).

El término “Dron” se utiliza habitualmente como sinónimo de UAV, aun que en el ámbito militar y científico este término lo asocian a los equipos comerciales para cualquier tipo de usuario común, ya que estos son diseñados por fabricantes que lo que buscan es ofrecer una experiencia de uso enfocada a fotografía, video y recreación (Chabot et al., 2022).

Por lo tanto, los UAV se caracterizan por llevar sistemas más sofisticados en cuanto a su navegación, autonomía y tamaño, lo que eleva su costo. En contraste con los drones son más pequeños con sistemas diseñados a facilitar su manejo para el usuario final, por ende, los precisos son más accesibles.

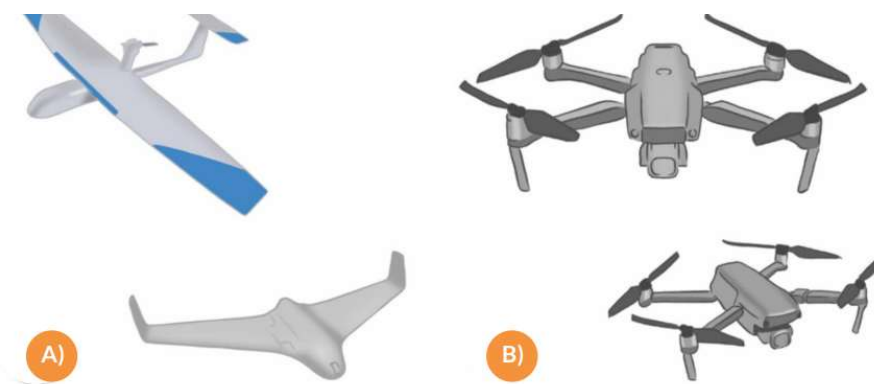
2.1.1. Aplicaciones de los UAV/Drones.

Las plataformas móviles aéreas no tripuladas pueden clasificarse en dos tipos según sus características físicas: las de ala fija y multimotor. La elección de un tipo u otro dependerá de la aplicación que se va a implementar, ya que generalmente los de ala fija por su configuración puede

permanecer más tiempo en el aire y los drones multimotor son más precisos en posicionamiento y control, sin embargo, la batería es su principal deficiencia en muchos de los casos. (Pinel-Ramos et al., 2023a).

Figura 3

Tipos de Drones



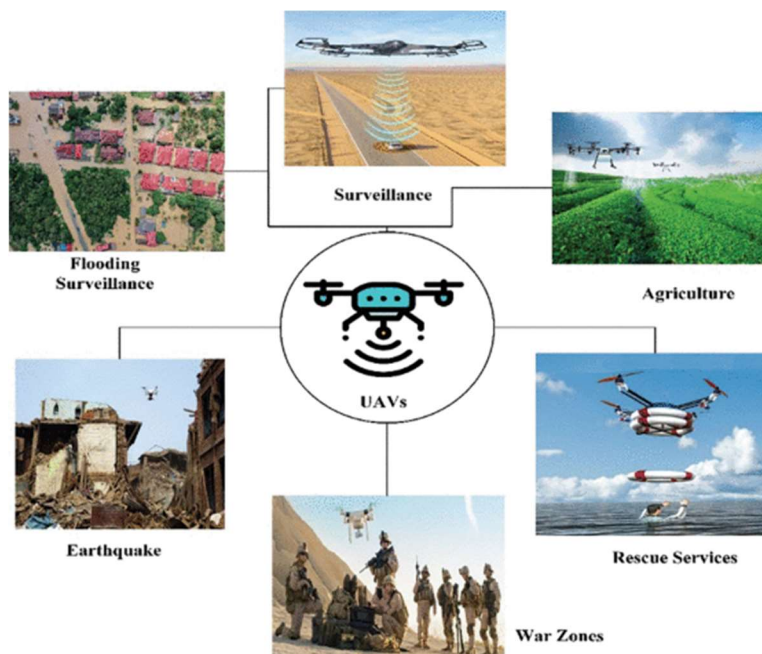
Nota: Tipos de drones más comunes A) drones de ala fija B) drones multimotor. Tomado de: (Aranza María Hernández Gómez., 2024).

Los UAV tienen diversas aplicaciones como civiles, topográficas, militares, agrícolas, ganaderas, para desastres y teledetección entre otras más, de una forma más comercial se utilizan para entregas inteligentes, con esto cada vez es más fácil acceder a este tipo de plataformas móviles aéreas (Hussain et al., 2024).

En este contexto los estos tipos de vehículos aéreos no tripulados han generado un campo donde se ejecutan para aplicaciones científicas, para usarlo como plataforma de recolección de datos, envío de datos en tiempo real, o para hacer test de redes aéreas para transmisión de datos efectivos, lo que genera un campo de estudio en constante cambio debido a la evolución de las tecnologías inalámbricas y el constante crecimiento en un mercado cada vez más globalizado y el acceso a estos equipos es más común como se observa en la Figura 4.

Figura 4

Aplicaciones de los UAVs.



Nota: Principales ejes de aplicación de las plataformas UAVs. Tomado de (Hussain et al., 2024)

2.1.2. Beneficios del uso de drones para la recolección y transmisión de datos.

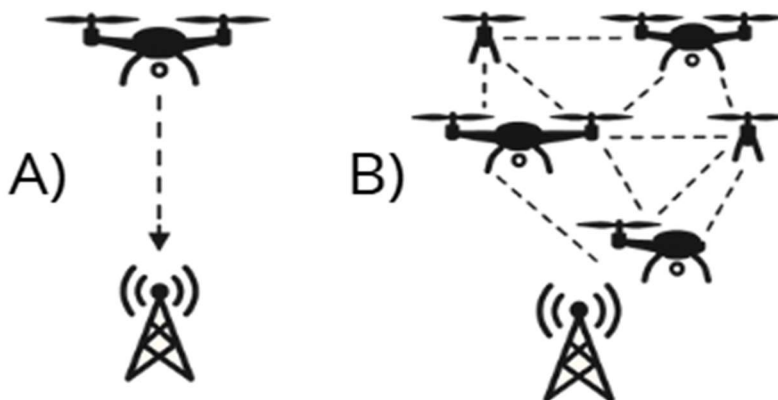
Los drones han demostrado ser una herramienta efectiva en la recolección y transmisión de datos en distintas áreas, entre las más destacables están: usos militares, agro 4.0 y uso en levantamientos topográficos, además la integración en sistemas de Internet de las Cosas (IoT) estos sistemas hacen que los drones no solo capturen datos, sino también los transmiten en tiempo real a plataformas de análisis o almacenamiento de la nube, En zonas de difícil acceso esta funcionalidad es esencial para aplicaciones de monitoreo ambiental, redes de sensores distribuidos y vigilancia, esto acompañado de algoritmos de inteligencia artificial e incluso visión artificial que hace que estas plataformas aéreas sean un equipo primordial en varios sectores industriales (Wei et al., 2022).

2.1.3. Redes aéreas con drones.

Las comunicaciones entre el operador y el dron suelen establecerse con una red ad-hoc (Hussain et al., 2024). En muchos casos los protocolos utilizados para el control del dron son de carácter propietario, (Pinel-Ramos et al., 2023b) destacan que los vínculos de control utilizados en drones suelen ser propios y específicos de cada fabricante. Con esto claro, se entiende que las redes aéreas con drones están orientadas principalmente a la transmisión de datos desde el dron hacia una estación base u otro nodo receptor. Esta comunicación se centra exclusivamente en el envío de información recopilada durante el vuelo, mientras que el control y navegación del dron opera por canales distintos y separados. Esta separación entre los flujos de datos y los comandos de control permite una mayor flexibilidad para implementar redes de sensores móviles en escenarios dinámicos, como monitoreo ambiental, vigilancia o agricultura de precisión, con esto se han desarrollado enjambres que operan en las bandas ISM los cuales se comunican entre varios drones.

Figura 5

Redes con Drones

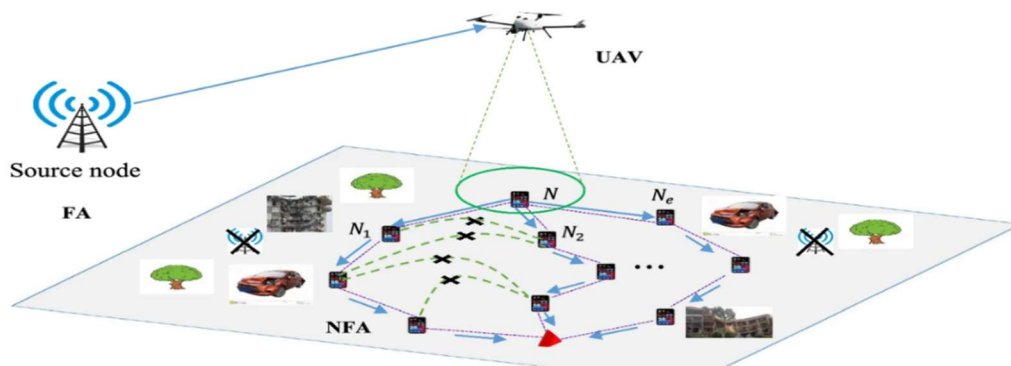


2.1.4. Línea de vista (LoS) y sus implicaciones en enlaces UAV.

La capacidad de los UAV/drones de elevar los nodos ya sean transmisores receptores o repetidores por encima de obstáculos naturales y artificiales permite aumentar considerablemente la capacidad de efectuar un enlace efectivo, en cuanto a los entornos donde se ve comprometida la línea de vista por edificios, vegetación y otras estructuras el uso de estas plataformas móviles reduce la pérdida de trayectoria. Como detalla (Deng et al., 2024) los UAV permiten mejorar la capacidad del canal de transmisión, gracias a la visibilidad entre los nodos, la posibilidad de ajustar dinámicamente la altura del dron permite ampliar condiciones óptimas o incluso desplazarlo a otra ubicación donde se cumplan las condiciones óptimas para un envío de datos.

Figura 6

Línea de vista en UAV



Nota: Se muestra como el enlace con un UAV y una estación se puede efectuar superando obstáculos físicos y naturales Tomado de (Ghosh et al., 2024).

2.2 Métricas en enlaces inalámbricos.

Las métricas en enlaces inalámbricos son indicadores clave al momento de evaluar un enlace y conocer su rendimiento y distintos factores técnicos en el cual se puede detectar si un enlace es factible, como la potencia de señal, interferencia, retardo, pérdidas, throughput y eficiencia energética (Loh et al., 2016).

2.2.1. Métricas de enlaces inalámbricos en UAV/Drones.

Las métricas se basan en la intensidad de señal recibida para estimar la calidad del enlace, entre los más significativos en enlaces UAV/Drones están: el indicador de intensidad de señal recibida (RSSI), también está el indicador de calidad de enlace (LQI), relación señal a ruido (SNR), los cuales proporcionan una información sobre la fiabilidad del enlace inalámbrico(Tangsunantham&Pirak,2023).

Las métricas de rendimiento como la tasa de entrega de paquetes y el rendimiento (Throughput), aunque son parecidos, el Packet Data Rate (PDR) se centra en la confiabilidad de la transmisión de paquetes midiendo la entrega exitosa, por otro lado, el Throughput se refiere a la cantidad de datos que se pueden transmitir en una red dentro de un periodo de tiempo (TEKTELIC Communications, 2025).

Tabla 1 Métricas de Calidad de Enlace

	Nombre	Unidad	Descripción técnica	UAV
RSSI	Received Signal Strength	dBm	Mide la potencia de la señal recibida.	Crítico para estimar la cobertura.
LQI	Link Quality Indicator	0–255 (valor relativo)	Evalúa la calidad Mayor SNR indica mejor calidad.	Estima la fiabilidad del canal bajo movilidad
SNR	Signal-to-Noise	dB	Relación entre la señal útil y el ruido.	Identificar interferencias en vuelo
PDR	Packet Delivery Ratio	%	Relación entre paquetes recibidos exitosamente y enviados totales.	Crítico para el análisis de los datos enviados.
Throughput	Throughput	bps (bits por segundo)	Cantidad total de datos transmitidos por segundo con éxito.	Rendimiento real de transmisión en vuelo.

Fuente: Elaboración propia, basada en (Tangsunantham & Pirak, 2023; TEKTELIC Communications, 2025).

2.2.2. Latencia, pérdida de enlace y movilidad.

La latencia en una plataforma en movimiento puede variar debido a factores como, el efecto Doppler y la ley del cuadrado inverso, en el caso de los UAV/Drones es necesario considerar estos criterios ya que influyen directamente en el aumento de latencia así como puede generar la pérdida del enlace si no se coloca las potencias necesarias para la transmisión de datos o si no se mantiene una línea de vista aunque en plataformas móviles es relativamente fácil superar, la potencia debe ser adecuada a la distancia (Shayea et al., 2022).

2.3 Redes LPWAN.

Las redes Low-Power Wide Area Network (LPWAN) es una tecnología inalámbrica diseñada para dispositivos del internet de las cosas (IoT) ya que estos dispositivos requieren bajo consumo de energía y cubrir una gran cobertura así mismo maneja tasas de transmisión reducida. (IEEE Open Journal of the Communications Society, 2024).

2.3.1. Características generales de las redes LPWAN.

Las redes LPWAN suelen operar en bandas de sub-Ghz no licenciadas estas llegan a alcanzar varios kilómetros en entornos urbanos y más de 10 kilómetros en entornos rurales o donde la línea de vista no se ve afectada (Diane et al., 2025).

Por lo que las redes LPWAN se caracterizan por su practicidad en entornos exteriores de larga distancia y su autonomía los hacen ideales para monitoreo o sensado de datos en zonas alejadas al operar en bandas ISM, aprovechan canales sin licencia, lo que reduce costos y simplifica su despliegue, esto las convierte en una opción robusta para aplicaciones de diversos indoles desde las más comunes como agricultura hasta estaciones meteorológicas (Pitu & Gaitan, 2025).

Tabla 2 Bandas ISM usadas en LPWAN

Continente	Frecuencia ISM LPWAN
América	902–928 MHz
Europa	868 MHz
Asia	470–510 MHz (China), 865–867 MHz (India), 920–928 MHz (Japón), 917–923.5 MHz (Corea del Sur)
Oceanía	915–928 MHz
África	868 MHz o 915 MHz (dependiendo del país)

Nota: Frecuencias no licenciadas por continente usadas en redes LPWAN, adaptado de (Diane et al., 2025).

Estas redes sacrifican el ancho de banda alto y típicamente trabajan a 0.3 kb/s y 50 kb/s esto es ideal ya que envían cargas pequeñas de datos (Polygons.at, 2023a).

2.3.2. Tecnologías LPWAN.

Las tecnologías LPWAN como LoRa, Sigfox, NB-IoT y los estándares IEEE802.15.4 se distinguen por su combinación de largo alcance y bajo consumo energético, aquí destacan LoRa que ofrece una solución completa en redes de sensores e IoT, SigFox para cargas altamente pequeñas de datos (~100bps) y NB-IoT (~250kbps) con tasas de entrega más altas, pero con un consumo energético mayor (Bawany & others, 2025; Inc., 2024).

2.3.3. Aplicaciones de las redes LPWAN

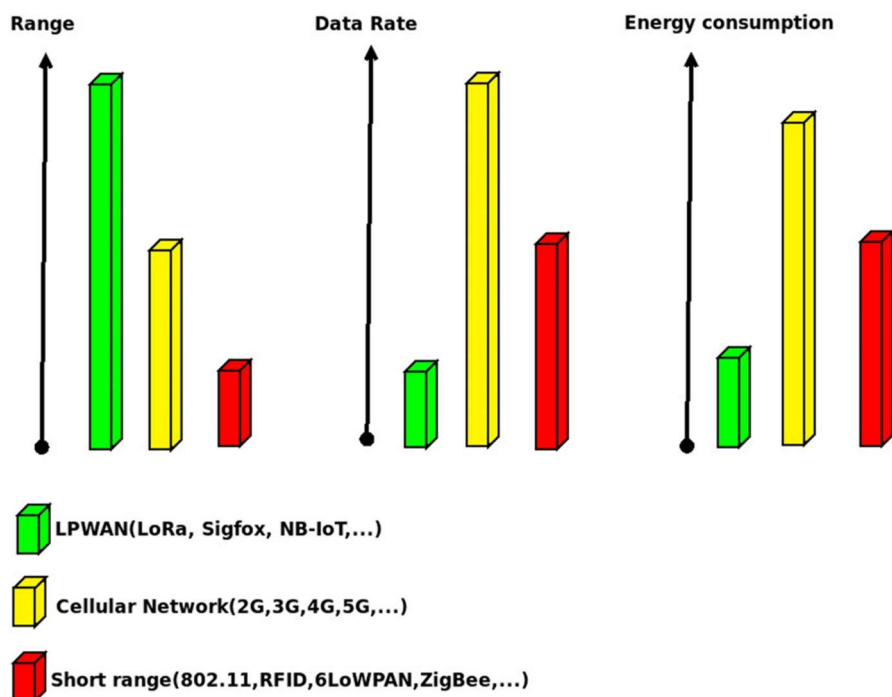
Las aplicaciones de las redes LPWAN en su aplicación de internet de las cosas destaca por su eficiencia, en las industrias donde se aplican comúnmente son el sector ganadero (AGRO 4.0),

agrícola (Smart Agriculture), en entornos urbanos como estaciones meteorológicas remotas y redes de sensores todo esto con arquitectura IoT(Bawany & others, 2025).

La figura 7 ilustra claramente como en aplicaciones reales se comporta las tecnologías LPWAN frente a otras (Verde), comparadas con redes celulares (Amarillo) así mismo las de corto alcance y alto consumo con son las 802.11 (Rojo), este grafico genera un panorama claro de donde se pueden aplicar las LPWAN debido a su largo alcance, bajo consumo energético y baja tasa de transmisión (Diane et al., 2025).

Figura 7

LPWAN frente a otras tecnologías



Nota: Se observa mediante una comparativa la cobertura, tasa de datos y consumo.

Tomado de (Diane et al., 2025).

2.4 IEEE 802.15.4g-2012.

Este estándar 802.15.4g-2012 es una enmienda del estándar 802.15.4-2011 diseñado para redes de IoT LPWAN, introduciendo nuevas capas físicas como (SUN-FSK, SUN-OFDM, SUN-OQPSK), con múltiples anchos de canal entre 200 kHz–800 kHz y velocidades desde 6.25 kb/s, permitiendo una cobertura de ~1km en condiciones favorables de enlace (Nagai et al., 2021).

Este estándar opera en 2.4Ghz y Sub Ghz teniendo un mejor desempeño en modulaciones FSK y OQPSK, en cuanto al consumo en modo con esta tecnología, en modo en modo escucha tiene un consumo < 10 mA y en reposo < 2 μ A (HARADA et al., 2017).

Cuando los nodos que operan con este estándar se configuran a máxima potencia de transmisión estos presentan un comportamiento energético eficiente llegando en entornos industriales como detalla (Tuset-Peiró et al., 2020) hasta 273m con una portencia de 14 dBm y consumiendo 10mA.

La Tabla 3 representa los datos técnicos de cada modulación sin entrar en las distintas configuraciones que ofrece el estándar IEEE 802.15.4g, por modulación general no por configuración de la modulación.

Tabla 3 Datos técnicos generales del IEEE 802.15.4g

PHY	Potencia máxima (dBm)	Consumo operativo	Consumo reposo	en Velocidades (kbps)
MR-FSK	14 dBm	~33 mA	<2 μ A	50–200 kbps
MR-OQPSK	14 dBm	~30mA	<2 μ A	6.25–400 kbps
MR-OFDM	10-11 dBm	~35mA	<2 μ A	50–800 kbps

Nota: Comparativa técnica de potencia, consumos y vtx en las modulaciones del estándar 802.15.4g-2012 adaptado de (J. Muñoz et al., 2018).

2.4.1. Capas del modelo: funciones de PHY.

El modelo OSI (Open Systems Interconnection), describe de forma estructurada como los sistemas envían, reciben y procesan los datos (Awati et al., 2025). En el caso del estándar IEEE 802.15.4g al operar en la capa PHY conocida como capa física, si bien se puede pasar a capas MAC o capas de RED se debe configurar de acuerdo con la aplicación que se requiera a los nodos que trabajan con este estándar.

En los niveles superiores, las capas de aplicación, presentación y sesión permiten la interacción entre el software y el usuario, asegurando que los datos estén correctamente estructurados y protegidos mediante codificación o cifrado (Amin & Rahman, 2023). En los niveles intermedios, la capa de transporte gestiona la confiabilidad y segmentación de los datos, mientras que la capa de red se encarga del direccionamiento lógico y la selección de rutas entre nodos (IBM, 2024). Por debajo, las capas de enlace y física gestionan la transmisión real de datos mediante señales eléctricas o radiofrecuencia, incluyendo el control del medio, la detección de errores y la modulación de señales, lo que resulta fundamental para tecnologías como LPWAN o IEEE 802.15.4g (Polygons.at, 2023). Esta separación funcional permite que cada capa evolucione o se configure de forma independiente, optimizando el diseño y análisis de arquitecturas en redes modernas (BMC Software, 2023).

Los niveles superiores de las capas aplicación presentación y sesión permiten la interacción con sistemas operativos de IoT como son RIOT OS, OPEN WSN, FREE RTOS entre otros (Polygons.at, 2023b) siendo estos lo que mediante protocolos y el direccionamiento elevan de capa a este estándar que solo transmite datos en capa física como medio el aire (Polygons.at, 2023b; Software, 2023).

En la figura 8 se observa cómo están ubicadas las LPWAN en el modelo OSI, el cual se divide en siete capas jerárquicas. Se evidencia por que el estándar IEEE 802.15.4g-2012 al

pertenecer a las LPWAN está ubicado en las tres primeras capas exactamente ubicándolo en la capa física, las capas superiores como la capa transporte dependerá si se eleva al sistema de transmisión si se usa TCP ofreciendo a conexión y UDP no orientado a conexión y mientras las capas siguientes hasta la aplicación aquí veremos protocolos típicamente usados en redes WSN o IoT como lo es MQTT y CoAP, hasta generar una plataforma final al usuario (Polygons.at, 2023b).

Figura 8

LPWAN en el Modelo OSI.

http, MQTT, CoAP, AMQP	7 Application Layer	human-computer interaction layer. where applications can access the network services
	6 Presentation Layer	ensures that the data is in usable format, here occurs data encryption
	5 Session Layer	maintains connections and is responsible for controlling ports and sessions
TCP/UDP	4 Transport Layer	transmits data using transmission protocols
LPWAN	3 Network Layer	decides which physical path the data will take
	2 Data Link Layer	defines the Format of data in the network
	1 Physical Layer	transmits raw bit stream over the physical layer

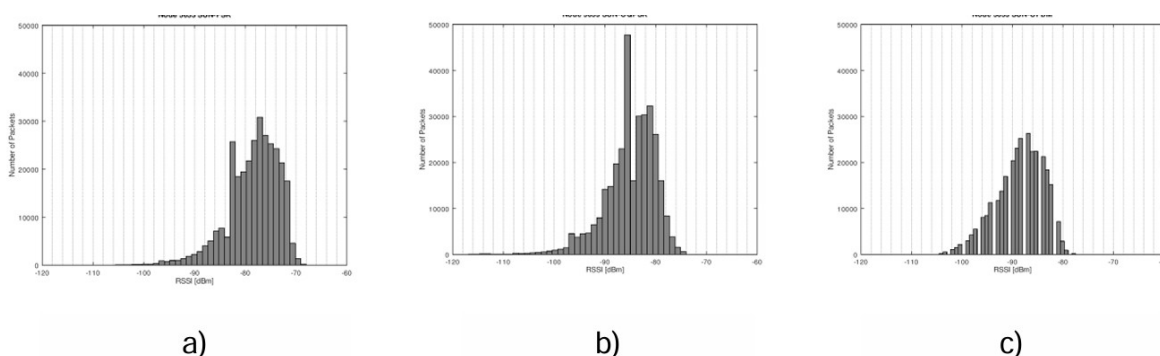
Nota: se observa las capas del modelo OSI centrados en las LPWAN Tomado de (Polygons.at, 2023b).

2.4.2. Capacidades en banda sub-GHz

Las capacidades del estándar 802.15.4g-2012 en banda sub-GHz permiten un funcionamiento en redes de largo alcance eficientes en entornos exteriores, el cual opera en bandas como 863–870 MHz (Europa), 902–928 MHz (EE. UU.) y también en 2.4 GHz lo que ofrece una flexibilidad a distintas regulaciones y regiones. Usando transmisiones de hasta 800 kbps y tramas de 2047 bytes (Dobrilović et al., 2022).

Figura 9

RSSI en SUN-FSK, SUN-OQPSK y SUN-OFDM



Nota: Representa la como la modulación SUN-OQPSK presenta mayor estabilidad en los valores de RSSI en comparación con SUN-FSK y SUN-OFDM Tomado de (Dobrilović et al., 2022).

Los resultados del análisis de (Dobrilović et al., 2022) mostrados permiten comparar el comportamiento de las tres modulaciones definidas en el estándar IEEE 802.15.4g bajo condiciones reales. En el histograma (a), correspondiente a SUN-FSK, se observa una mayor dispersión del RSSI, lo cual sugiere variaciones considerables en la calidad del enlace. En cambio, el histograma (b), que representa la modulación SUN-OQPSK, presenta una distribución más concentrada en torno a valores superiores de RSSI, indicando mayor estabilidad y confiabilidad en la recepción de paquetes, incluso a distancias elevadas. Finalmente, en el histograma (c), SUN-

OFDM muestra una mayor sensibilidad a la atenuación, con una menor concentración y caídas abruptas del RSSI, lo que evidencia limitaciones en la robustez del canal y una probabilidad reducida de entrega correcta en enlaces de largo alcance. Estos resultados permiten inferir que, bajo las condiciones de prueba, SUN-OQPSK demuestra ser la modulación más estable, mientras que FSK y especialmente OFDM presentan comportamientos más propensos a la pérdida de paquetes a mayores distancias (Dobrilović et al., 2022).

2.4.3. Modulación MR-FSK

La modulación por desplazamiento de frecuencia (FSK) en el estándar IEEE 802.15.4g-2012 se adopta el termino MR-FSK referente a Multi-Rate ya que en la capa PHY con este estándar se puede operar a diferentes tasas de datos (Bit rates) por lo que es una opción ampliamente implementada en redes de sensores debido a su robustez en entornos con ruido, esta modulación es útil en aplicaciones donde se prioriza el rango de cobertura por encima de una alta tasa de datos (Tuset-Peiró et al., 2020).

Tabla 4 Configuraciones de MR-FSK IEEE 802.15.4g-2012

PHY	Max TX power	Receiver Sensivity
2FSK-50	+14 dBm	≈ -109 dBm
2FSK-100	+14 dBm	≈ -106 dBm
4FSK-200	+14 dBm	≈ -96 dBm
2FSK-FEC-50	+14 dBm	≈ -114 dBm
2FSK-FEC-100	+ 14 dBm	≈ -111 dBm
4FSK-FEC-200	+14 dBm	≈ -104 dBm

Nota: Configuraciones de MR-FSK su Potencia de Tx y sensibilidad del Rx Elaboración propia adaptado de (IEEE Standards Association, 2012b)

2.4.4. Modulación MR-OFDM

La modulación Multiple Rate Orthogonal Frequency Division Multiplexing (MR-OFDM) introducida por el estándar IEEE 802.15.4g-2012 proporciona una capa física altamente configurable basada en multiplexación ortogonal por división de frecuencias, ideal para aplicaciones que requieren alta tasa de datos y tolerancia a interferencias, a diferencia de MR-FSK y MR-OQPSK esta técnica de modulación divide el canal en múltiples subportadoras ortogonales, permitiendo la transmisión simultánea de datos a través de diferentes frecuencias (Tuset-Peiró et al., 2020).

Las configuraciones disponibles combinan diferentes opciones (1 a 4) y esquemas de modulación (MSC) aunque su sensibilidad es menor y el consumo es más elevado puede ser útil en entornos de corta distancia con alta densidad de dispositivos (J. Muñoz et al., 2018).

Tabla 5 Configuraciones de MR-OFDM IEEE 802.15.4g-2012

PHY	TX Power	RX Sensitivity
OFDM1-100	+10 dBm	≈-109 dBm
OFDM1-200	+10 dBm	≈-109 dBm
OFDM1-400	+10 dBm	≈-107 dBm
OFDM1-800	+10 dBm	≈-104 dBm
OFDM2-50	+10 dBm	≈-111 dBm
OFDM2-100	+10 dBm	≈-111 dBm
OFDM2-200	+10 dBm	≈-108 dBm
OFDM2-400	+10 dBm	≈-106 dBm
OFDM2-600	+10 dBm	≈-104 dBm
OFDM2-800	+10 dBm	≈-101 dBm

OFDM3-50	+10 dBm	≈-113 dBm
OFDM3-100	+10 dBm	≈-109 dBm
OFDM3-200	+10 dBm	≈-107 dBm
OFDM3-300	+10 dBm	≈-106 dBm
OFDM3-400	+10 dBm	≈-102 dBm
OFDM3-600	+10 dBm	≈-97 dBm
OFDM4-50	+11 dBm	≈-111 dBm
OFDM4-100	+11 dBm	≈-109 dBm
OFDM4-150	+11 dBm	≈-108 dBm
OFDM4-200	+11 dBm	≈-105 dBm
OFDM4-300	+11 dBm	≈-101 dBm

Nota: Configuraciones de MR-OFDM su Potencia de Tx y sensibilidad del Rx Elaboración propia adaptado de (IEEE Standards Association, 2012b)

2.4.5. Modulación MR-OQPSK

La modulación Multi-Rate Offset Quadrature Phase Shift Keying en el estándar IEEE 802.15.4g-2012 es una evolución del OQPSK tradicional, ya que incorpora múltiples chips rates y velocidades configurables los cuales equilibran el rendimiento y generen una buena relación potencia vs consumo energético. Esta modulación destaca por ofrecer una gran cobertura y robustez frente al ruido, las configuraciones más lentas o de baja velocidad, como 6.25 kbps, ofrecen alcances reales mayores a 700 metros, esto convierte a una de las modulaciones más completas presentadas por el estándar siendo útil en zonas rurales y urbanas, así como la opción más eficiente energéticamente (Lekic & Gardasevic, 2020; Tuset-Peiró et al., 2020).

Las configuraciones correspondientes a la modulación MR-OQPSK tienen una potencia máxima de salida de +14 dBm, igualando en este aspecto a la MR-FSK, sin embargo, se diferencia notablemente de las MR-OFDM, las cuales alcanzan una potencia máxima de +11 dBm en configuraciones específicas (Nagai et al., 2021). Esta diferencia de potencia de transmisión, combinado con una excelente sensibilidad de receptor, hace que la modulación MROQPSK sea la más destacada y mejor opción del estándar para enlaces de larga distancia (Lekic & Gajic, 2020; A. Muñoz & Pérez, 2018b).

Tabla 6 Configuraciones de MR-OQPSK IEEE 802.15.4g-2012

PHY	TX Power	RX Sencivity
OQPSK-6.25	+14 dBm	≈-123 dBm
OQPSK-12.5	+14 dBm	≈-121 dBm
OQPSK-25	+14 dBm	≈-119 dBm
OQPSK-50	+14 dBm	≈-117 dBm

Nota: Configuraciones de MR-OQPSK su Potencia de Tx y sensibilidad del Rx
Elaboración propia adaptado de (IEEE Standards Association, 2012b)

Capítulo III: Diseño e implementación

El presente capítulo describe la selección del dron y sistema de comunicación que soporte el estándar 802-15.4g-2012 en base a la metodología cascada, la cual comprende de las siguientes etapas: requisitos, diseño, configuración, pruebas y despliegue del dron.

3.1 Metodología

Este proyecto se desarrolla mediante la metodología cascada, la cual es una estrategia secuencial que permite estructurar el proceso de análisis, requisitos, diseño, implantación y pruebas de funcionamiento, este mecanismo asegura que el desarrollo se realice de forma ordenada y permite una documentación precisa, depende de un análisis inicial preciso y requisitos claros para ejecutar el correcto cumplimiento de los objetivos planteados.

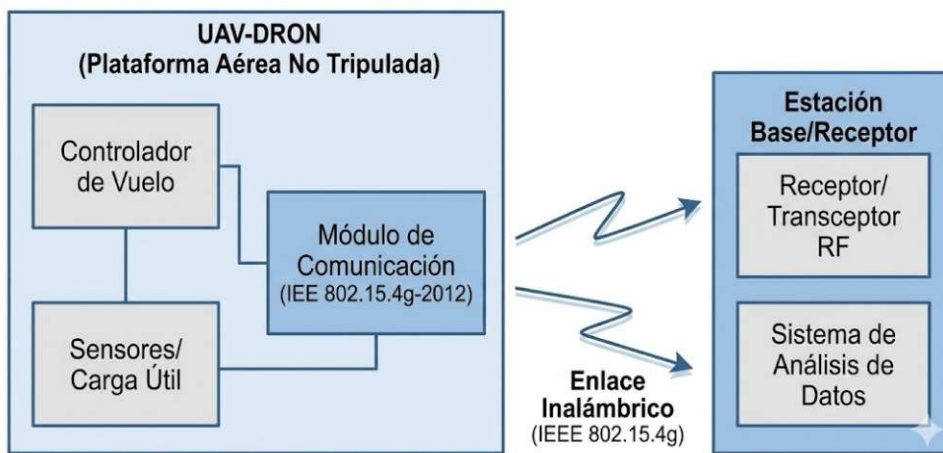
3.1.1. Situación actual.

El presente trabajo de titulación, permite comprender de forma precisa las condiciones en la que se enmarca inicialmente el capítulo de desarrollo e implementación, teniendo en cuenta que actualmente el acceder a un DRON e implementarlo en distintas áreas es ampliamente viable se debe realizar este análisis enfocado en el futuro de las telecomunicaciones en este ámbito que está en auge desde hace ya varios años atrás, con mejoras significativas en el manejo de estos vehículos aéreos no tripulados y evaluar este estándar de comunicaciones de larga distancia y bajo consumo se enfoca en su aplicabilidad en futuros proyectos de investigación, y su análisis constituye la base para definir los requisitos técnicos y operativos tanto a nivel de hardware como de software de un sistema general de comunicación.

En este sentido, este análisis se desarrolla en un entorno de prueba (testbed) que integra dos componentes primordiales: una plataforma aérea no tripulada (UAV - DRON) y un sistema de comunicación inalámbrico basado en el estándar IEEE 802.15.4g-2012.

Figura 10

Componentes principales del proyecto.



3.2 Análisis de requisitos.

Durante el desarrollo de este proyecto se emplea la normativa establecida en el **estándar ISO/IEC/IEEE 29148:2018** en donde describe que existen factores iniciales quienes orientan esta etapa de investigación como: las partes interesadas (Stakeholders) y el entorno, que dan paso a los requisitos fundamentales del sistema, por ende, la identificación de estos es primordial para su ejecución.

3.2.1. Determinación de los Stakeholders.

En el desarrollo del proyecto, la identificación de los Stakeholders o partes interesadas constituye el primer paso, para que el sistema de comunicación cumpla con las expectativas de todos los involucrados. Este proceso permite definir de manera precisa los requerimientos funcionales y no funcionales, los cuales orientan la selección adecuada de hardware, software y la arquitectura apropiada para este caso de estudio. La tabla sintetiza dichas necesidades, sirviendo como referencia para alinear el diseño con los intereses de cada actor identificado.

Tabla 7 Definición de Stakeholders

Stakeholders	Rol
Narváez Carangui Byron Andrés	Desarrollador del proyecto
Ing. Edgar Maya	Director del proyecto
Ing. Mauricio Domínguez	Asesor del proyecto

Fuente: Elaboración autoría propia.

3.2.2. Nomenclatura de requerimientos.

Es importante listar los tipos de requerimientos que van a permitir comprender de mejor manera la ejecución del proyecto. En la Tabla # se presentan las abreviaturas de los requerimientos mencionados.

Tabla 8 Abreviaturas de Requerimientos

Tipo de Requerimiento	Abreviatura
Requerimientos de Stakeholders del sistema	StSR
Requerimientos Funcional del sistema	SySR
Requerimiento de arquitectura	SASR

Fuente: Adaptado de (ISO/IEC/IEEE, 2018)

3.2.3. Requisitos de Stakeholders.

Tabla 9 Requerimientos Stakeholders (StSR)

		StSR		
		Prioridad		
#	Requerimiento	Alta	Media	Baja
StSR1	El sistema de comunicación debe soportar el estándar de bajo consumo y larga distancia.	X		

StSR2	Configuración sencilla de los parámetros de comunicación (modulación, potencia, canal)	X
StSR3	Registro y almacenamiento local de datos en caso de pérdida de enlace	X
StSR4	Realizar pruebas de comunicación desde el dron en condiciones reales de vuelo en un entorno con condiciones favorables.	X
StSR5	Los datos obtenidos deben permitir su extracción para ser tabulados.	X

Nota: Elaborado por el autor.

3.2.4. Requerimientos del Sistema

Los requisitos del sistema definen los límites y las funciones que ejecutara el sistema de comunicación, basándose en la problemática inicial y los requerimientos de las partes involucradas.

Tabla 10 Requerimientos del Sistema (SySR)

SySR		Prioridad		
#	Requerimiento	Alta	Media	Baja
SySR1	El dron debe ser capaz de transportar el nodo de comunicación.	X		
SySR2	El dron debe tener una autonomía suficiente para las pruebas de vuelo		X	
SySR2	Alimentación por baterías del sistema de comunicación	X		

SySR3	El tamaño de los nodos de comunicación debe ser compacto para su integración en el dron.	X
SySR4	El sistema de comunicación debe ejecutarse de forma automática.	X
SySR5	El sistema de comunicación debe operar con bajo consumo energético para maximizar la autonomía del dron	X
SySR6	El dron debe ser modular/ajustable para su fácil reparación y equipamiento del sistema de comunicación.	X

Nota: Elaborado por el autor.

3.2.5. Requerimientos iniciales de arquitectura.

Corresponde a la selección de requerimientos de software y hardware que son necesarios para el desarrollo del sistema, los cuales satisfacen a la sección 3.1.5 y 3.1.6 para la elaboración del testbed.

SRSH		Prioridad		
#	Requerimiento	Alta	Media	Baja
SASR1	Comunicación inalámbrica usando el estándar IEEE 802.15.4g-2012	X		
SASR2	Tamaño y peso reducidos de los nodos de comunicación para integración en el dron.		X	
SASR3	Uso de software libre para programación	X		

SASR4	Compatibilidad del software con el transceptor AT86RF215	X
SASR5	El almacenamiento de los datos en una BDD local para su fácil extracción.	X
SASR6	Los nodos de comunicación deben integrar una batería	X
SASR7	Permite tabular los datos obtenidos para facilitar su comprensión.	X
SASR8	El dron debe soportar el peso del nodo de comunicación	X
SASR9	El chasis del Dron debe ser amplio para colocar el sistema de comunicación	X

Tabla 11 Requerimientos iniciales de arquitectura (SRSH).

Nota: Elaborado por el autor

3.3 Elección del hardware y software.

Esta sección debe satisfacer a los requisitos anteriores y mediante una comparación entre diferentes opciones de hardware y software se toma la decisión final aquellos que obtengan la mayor puntuación.

3.3.1. Elección del hardware

La elección del hardware se ejecuta usando la información de la **sección 3.1**, la cual detalla los requisitos, en este contexto se elige inicialmente el sistema de comunicación y posteriormente la plataforma móvil (Dron).

Comercialmente, existen pocas placas que integren de forma nativa un microcontrolador con soporte para el estándar IEEE 802.15.4g-2012. Por parte de Microchip, dispone del transceptor ATMEL AT86RF215 y módulos como los ATREB215-XPRO, que incorporan dicho transceptor.

Asimismo, se encuentran la placa Openmote-b, desarrollada por la Universidad Politécnica de Madrid (UPM), la cual integra el chip CC2538 junto con el transceptor AT86RF215 de Atmel.

Debido a la limitada variedad de alternativas en el mercado, la elección del sistema de comunicación resulta compleja. Una comparativa es inadecuada frente a las escasas opciones comerciales por esta razón, se usan los dos dispositivos de comunicación en el presente proyecto.

Tabla 12 Placa de comunicación.

Hardware	Requerimientos					Puntuación
	SASR1	SASR2	SASR3	SASR4	SASR6	
Openmote-b	1	1	1	1	1	5
ATREB215- XPRO	1	1	1	1	1	5
	1 satisface			0 no satisface		

Fuente: Elaborado por el autor

El dron como plataforma móvil debe poder desplazarse y soportar el peso del sistema de comunicación por lo que la relación peso y potencia debe ser bien analizada, así como su autonomía para que permita realizar el testbed.

En la elección del dron para el transporte del nodo de comunicación con la estación terrena es fundamental considerar los datos recopilados de la **sección 3.2.4 y 3.2.5**, la cual detalla los requerimientos del sistema y arquitectura los cuales son necesarios para determinar cuál dron cumplirá con las especificaciones requeridas.

Tabla 13 Elección del dron

Hardware	Requerimientos					\$ Aprox.	Puntuación
	SySR1	SySR2	SySR6	SASR8	SASR9		
DJI Mini 2	0	1	0	1	0	\$800	2
DJI Mavic 3	1	1	0	1	1	\$2485	4
Autel Evo II pro	1	1	0	1	1	\$1250	4
HAWK'S WORK F450	1	1	1	1	1	\$550	5
1 satisface			0 no satisface				

Fuente: Elaborada por el autor.

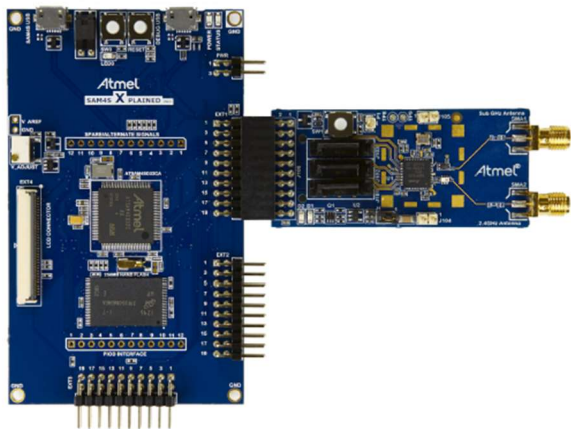
Luego del análisis comparativo entre los modelos más acordes para el testbed presentado en la **tabla 13**, se ha optado por la selección del dron HAWK'S WORK F450, este vehículo aéreo no tripulado cumple no solo con los requisitos esenciales del proyecto, si no también se destaca por su precio accesible y al ser modular podría ser reparado de ser necesario, esto en comparación con otros modelos que son de un solo cuerpo y costo elevado.

3.3.2. Características del hardware

Luego de la etapa de la elección del hardware se detalla a continuación las características principales del sistema de comunicación y el dron F450.

Figura 11

Características principales Atmel

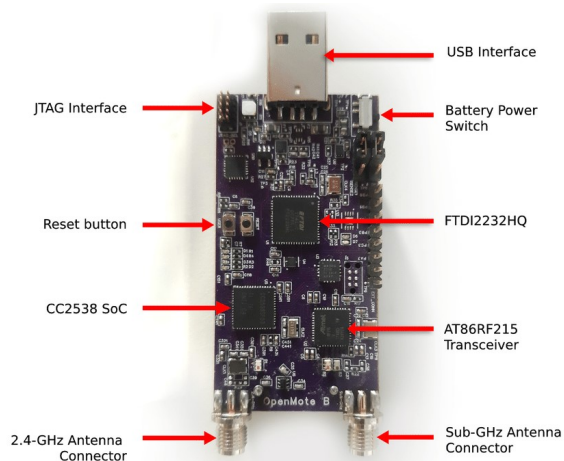


Nota Tomado de Atmel

Microcontrolador: SAM4S-XPRO
Memoria: 32 KB RAM y 512 KB Flash.
Transceptor 1 (2.4 GHz): IEEE 802.15.4-2006.
Transceptor 2 (Sub-GHz y 2.4 GHz): Atmel AT86RF215 con IEEE 802.15.4g-2012.
Periféricos integrados: 2x Botones + LEDS
Alimentación: USB 5V
Conectividad física: 2 conectores SMA (Sub-GHz y 2.4 GHz), USB DEBUG

Figura 12

Características principales Openmote-B



Nota: Tomado de ResearchGate

Microcontrolador: Texas Instruments CC2538.
Memoria: 32 KB RAM y 512 KB Flash.
Transceptor 1 (2.4 GHz): IEEE 802.15.4-2006.
Transceptor 2 (Sub-GHz y 2.4 GHz): Atmel AT86RF215 con IEEE 802.15.4g-2012.
Periféricos integrados: 2x SPI, 2x UART, 1x I2C.
Alimentación: USB 5V o 2 pilas AA (3V)
Conectividad física: 2 conectores SMA (Sub-GHz y 2.4 GHz), puerto de expansión (8 pines), puerto JTAG

Figura 13

Características principales HAWK'S WORK F450



Modelo: HAWK'S WORK F450.
Controlador de vuelo: Pixhawk.
Dimensiones: 27 cm x 19 cm x 16 cm.
Peso: 700 g.
Capacidad de batería: 4200 mAh.
Control remoto: tecnología RF

Nota: Tomado de hawks-work

3.4 Diseño del prototipo

En la presente sección se describe el proceso de desarrollo del sistema de comunicación, de acuerdo con los requerimientos previamente establecidos. Asimismo, se presenta la siguiente etapa dentro de la metodología en cascada, orientada al cumplimiento de los objetivos del proyecto.

3.4.1. Descripción general del sistema.

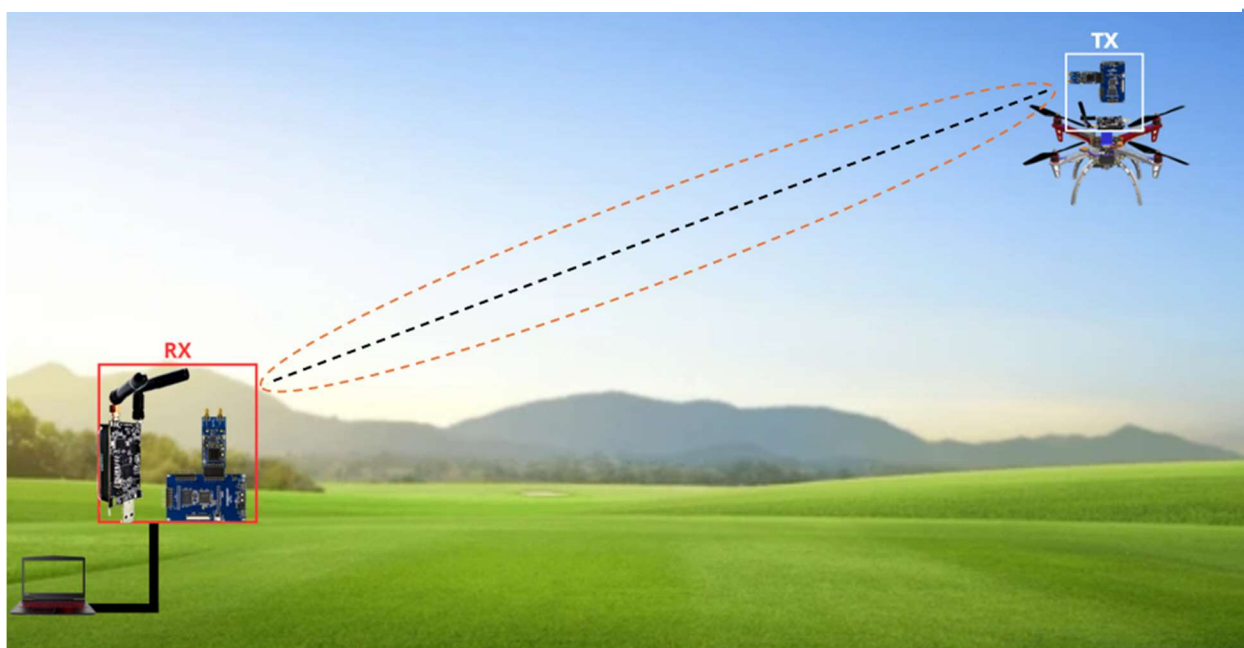
La plataforma móvil (DRON) estará equipada con un nodo transmisor con soporte del estándar IEEE 802.15.4g-2012 y será desplegada a diferentes distancias, teniendo como contraparte una estación fija en tierra con la que establecerá comunicación bajo el estándar IEEE 802.15.4g-2012. A partir de la ubicación de la estación terrena se tomará como punto de referencia una distancia inicial, intermedia y máxima, con el fin de realizar la evaluación de los enlaces.

3.4.2. Arquitectura.

La arquitectura del sistema de comunicación aire-tierra está compuesta por un nodo **transmisor (TX)** instalado en el dron y un nodo **receptor (RX)** ubicado en la estación terrena. El transmisor, integrado por las placas electrónicas y el módulo de radiofrecuencia, envía en tiempo real los datos experimentales a través del enlace inalámbrico sub-GHz hacia el receptor. Este último está conectado a una computadora que actúa como estación base, encargada de recibir, procesar y almacenar la información transmitida. La disposición garantiza una comunicación estable durante el vuelo, optimizando la línea de vista entre ambos nodos y reduciendo la interferencia dentro de la zona de Fresnel para asegurar la fiabilidad del enlace.

Figura 14

Arquitectura de comunicación

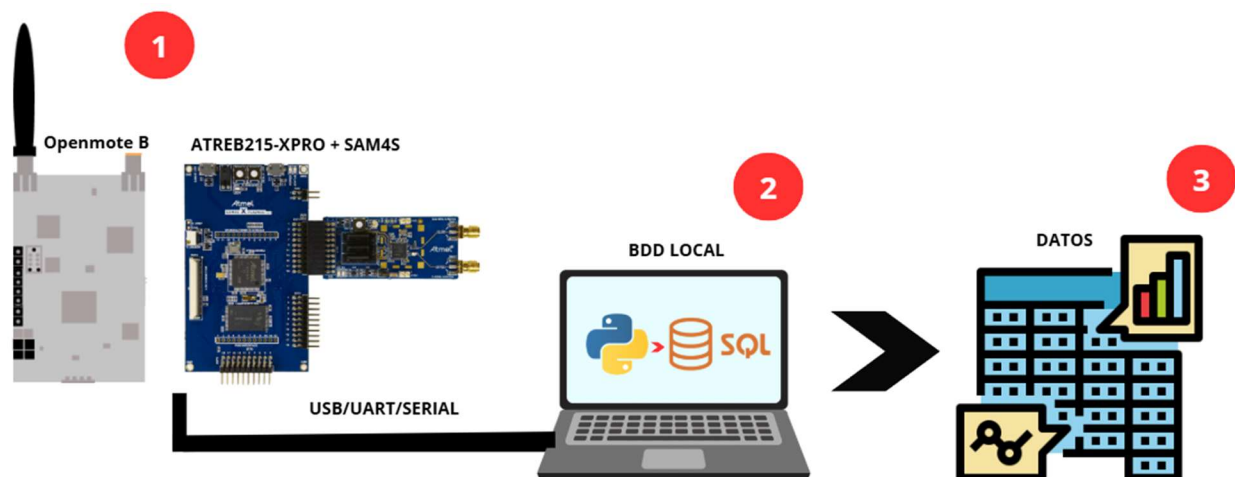


En la **Figura 15** se representa la estación base que está integrada por las placas receptoras y una computadora portátil. Su función será; (1) mediante la conexión de una antena en el puerto sma Sub-GHz de la placa deberá recibir los datos que envíe el nodo transmisor, el cual se detalla

en la figura 15, la placa receptora deberá enviar los datos recibidos por comunicación serial. (2) La conexión con computadora que servirá para imprimir los datos mediante un monitor serial y mediante un puente de Python el cual enviará y guardará los datos a una BDD local. (3) Los datos alojados en la base de datos local podrán ser extraídos para su fácil interpretación mediante graficas o tablas.

Figura 15

Esquema de la estación base (RX)



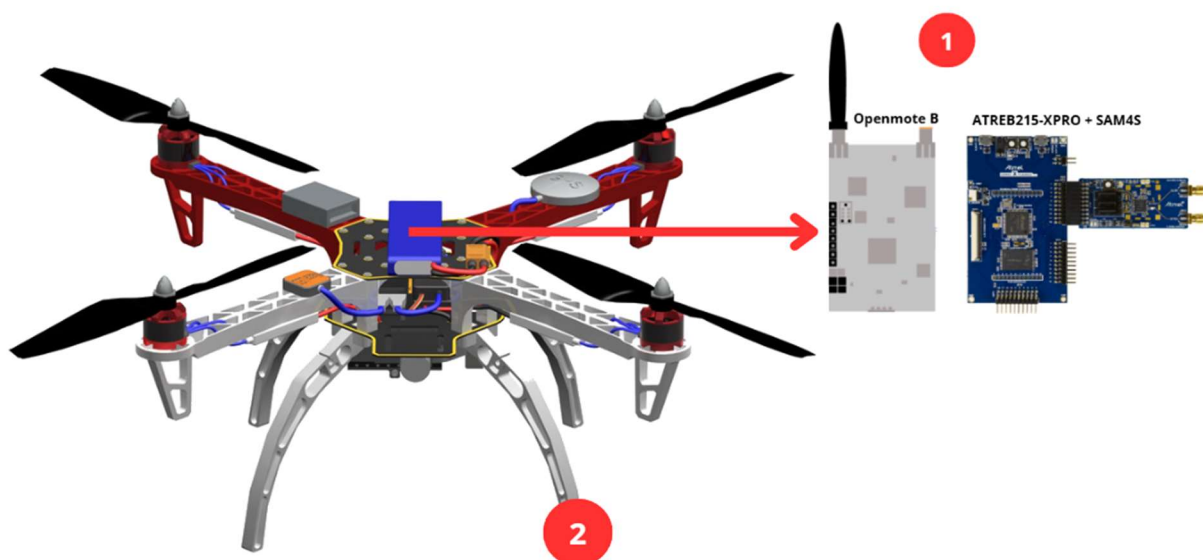
Nota: (1) Representa las placas de comunicación RX (2) La computadora que tendrá el software para guardar los datos (3) Se realiza un tratamiento posterior de los datos.

En la **Figura 16** se presenta el nodo transmisor conformado por una placa OpenMote-B y la ATREB215-XPRO instalada en la estructura del dron Hawk's Work F450. Su funcionamiento es el siguiente: (1) la placa transmisores equipada con una antena Sub-GHz en su puerto SMA se encarga de generar y transmitir los datos hacia la estación base utilizando el estándar IEEE 802.15.4g-2012 y la alimentación de la placa se realiza mediante el módulo de baterías para garantizar la operación continua, (2) el dron Hawk's Work F450 actúa como plataforma de

movilidad para transportar el nodo transmisor y el envío de datos hacia la estación base descrita en la Figura 14.

Figura 16

Esquema del nodo móvil (TX)



Nota: (1) Representa el sistema de transmisión (2) Plataforma móvil UAV-Dron.

3.5 Lista de modulaciones/configuraciones.

De acuerdo con el **Estándar IEEE 802.15.4g-2012**, se establecen **31 modulaciones (PHY)** que serán analizados en el testbed experimental. La identificación y análisis previo de estas modulaciones, desarrollado en la fundamentación teórica del Capítulo II, resulta esencial dentro de la etapa de configuración del sistema de comunicación correspondiente al método en cascada, ya que su correcta definición garantiza una configuración adecuada del sistema. Este paso permite determinar las modulaciones (Presets) que el programa deberá recorrer o ejecutar durante el proceso de evaluación. (IEEE Standards Association, 2012b)

Tabla 14 Lista de Configuraciones

N°	PHY Alias	BW	Current (mA)	VTx (kbps)	TX Max Power	Receiver Sensitivity
1	2FSK-50	100 kHz	84.1 mA	50	+ 14 dBm	- 113 dBm
2	2FSK-100	200 kHz	83.9 mA	100	+ 14 dBm	- 105 dBm
3	4FSK-200	200 kHz	83.7 mA	200	+ 14 dBm	- 95 dBm
4	2FSK-50	100 kHz	75.6 mA	50	+ 14 dBm	- 110 dBm
5	2FSK-100	200 kHz	75.6 mA	100	+ 14 dBm	- 114 dBm
6	4FSK-200	200 kHz	75.6 mA	200	+ 14 dBm	- 105 dBm
7	OFDM1-100	1200 kHz	76.0 mA	100	+ 10 dBm	- 94 dBm
8	OFDM1-200	1200 kHz	76.5 mA	200	+ 10 dBm	- 97 dBm
9	OFDM1-400	1200 kHz	76.5 mA	400	+ 10 dBm	- 100 dBm
10	OFDM1-800	1200 kHz	76.7 mA	800	+ 10 dBm	- 103 dBm
11	OFDM2-50	800 kHz	76.7 mA	50	+ 10 dBm	- 97 dBm
12	OFDM2-100	800 kHz	76.8 mA	100	+ 10 dBm	- 100 dBm
13	OFDM2-200	800 kHz	77.1 mA	200	+ 10 dBm	- 103 dBm
14	OFDM2-400	800 kHz	76.0 mA	400	+ 10 dBm	- 105 dBm
15	OFDM2-600	800 kHz	76.1 mA	600	+ 10 dBm	- 94 dBm
16	OFDM2-800	800 kHz	76.1 mA	800	+ 10 dBm	- 91 dBm
17	OFDM3-50	400 kHz	76.1 mA	50	+ 10 dBm	- 100 dBm
18	OFDM3-100	400 kHz	75.3 mA	100	+ 10 dBm	- 103 dBm
19	OFDM3-150	400 kHz	76.0 mA	200	+ 10 dBm	- 105 dBm
20	OFDM3-200	400 kHz	75.8 mA	300	+ 10 dBm	- 97 dBm
21	OFDM3-300	400 kHz	75.8 mA	400	+ 10 dBm	- 94 dBm
22	OFDM3-600	400 kHz	75.8 mA	600	+ 10 dBm	- 91 dBm
23	OFDM4-50	200 kHz	75.8 mA	50	+ 11 dBm	- 103 dBm
24	OFDM4-100	200 kHz	75.8 mA	100	+ 11 dBm	- 105 dBm
25	OFDM4-150	200 kHz	84.1 mA	150	+ 11 dBm	- 100 dBm
26	OFDM4-200	200 kHz	84.1 mA	200	+ 11 dBm	- 97 dBm
27	OFDM4-300	200 kHz	84.1 mA	300	+ 11 dBm	- 94 dBm
28	OQPSK-6.25	100 kHz	84.1 mA	6.25	+ 11 dBm	- 123 dBm
29	OQPSK-12.5	100 kHz	84.1 mA	12.5	+ 11 dBm	- 114 dBm
30	OQPSK-25	100 kHz	84.1 mA	25	+ 11 dBm	- 119 dBm
31	OQPSK-50	100 kHz	83.9 mA	50	+ 11 dBm	- 117 dBm

Nota: Representa las 31 configuraciones del estándar IEEE 802.15.4g-2012 Adaptado de

(IEEE Standards Association, 2012b)

3.6 Programación de (Tx y Rx)

Se analiza la lógica a seguir el testbed, el cual se realizará con sincronización en función de tiempos de transmisión, recepción y modulación.

La **Figura 17** ilustra la secuencia temporal del testbed de evaluación de modulaciones desarrollado conforme al estándar IEEE 802.15.4g, donde se ejecuta un ciclo completo de 31 configuraciones físicas correspondientes a distintos esquemas de modulación (FSK, OFDM y OQPSK) soportados por el transceptor AT86RF215. El objetivo de este diseño temporal es garantizar la correspondencia exacta entre cada configuración aplicada en el nodo transmisor (Tx) y la secuencia de escucha del nodo receptor (Rx), permitiendo comparar el desempeño de cada esquema bajo condiciones idénticas de propagación.

Ambos nodos inician sus operaciones de manera simultánea a partir de un mismo evento de inicio (**t inicio**), lo que asegura que cada preset de modulación sea analizado en el mismo intervalo temporal. En el transmisor, cada iteración comienza con un tiempo de configuración (**t config**) durante el cual el sistema ajusta los parámetros físicos correspondientes al preset activo, como la frecuencia, el ancho de banda, la tasa de símbolo y el tipo de modulación. Una vez completada esta etapa, el nodo transmisor entra en el tiempo de transmisión (t de transmisión), en el que se envía el conjunto de tramas asociadas a la modulación seleccionada. Este proceso se repite secuencialmente para las 31 configuraciones hasta completar el recorrido total del testbed.

El nodo receptor, por su parte, inicia de forma paralela su propio t inicio y ejecuta un tiempo de configuración (**t config**) que replica los parámetros definidos por el transmisor. Sin embargo, el tiempo de configuración en el receptor es intencionalmente más breve, ya que el proceso de ajuste se realiza ligeramente antes del transmisor, permitiendo que el receptor entre en modo de escucha antes de que comience la transmisión efectiva. Este desfase controlado garantiza que, ante

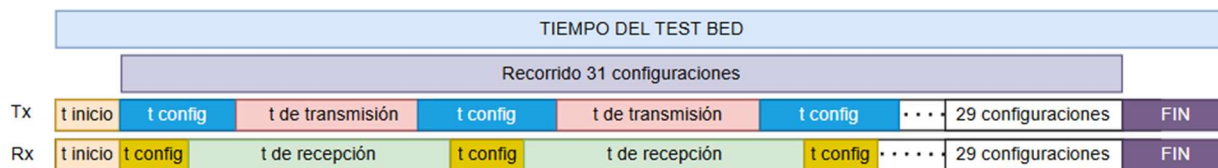
modulaciones con diferentes velocidades de símbolo o tiempos de establecimiento del oscilador, el receptor ya se encuentre sincronizado y preparado para capturar los primeros paquetes sin pérdida de datos.

Posteriormente, durante el tiempo de recepción (**t de recepción**), el nodo Rx permanece en modo activo recibiendo las tramas correspondientes a cada configuración. Este ciclo de configuración y recepción se repite de manera sincronizada para las 31 modulaciones, manteniendo una correspondencia directa con los intervalos del transmisor.

De esta forma, la secuencia temporal mostrada en la Figura 17 asegura una sincronización robusta entre ambos nodos, minimizando pérdidas de paquetes y garantizando la coherencia en la evaluación comparativa del rendimiento físico de cada modulación dentro del testbed.

Figura 17

Lógica de programación del sistema de comunicación



En el nodo transmisor, representado en la **Figura 16**, se desarrolló un código encargado de recorrer un conjunto de modulaciones predefinidas (FSK, OFDM y OQPSK en sus distintas variantes). En cada configuración, el programa inicializa la radio, ajusta la potencia de transmisión y envía un lote de paquetes estructurados que incluyen campos de identificación y datos simulados de telemetría. La lógica implementada permite la sincronización inicial mediante un paquete de referencia y posteriormente la transmisión continua de información, garantizando la evaluación de diferentes parámetros de modulación en condiciones reales de operación.

Por su parte, el nodo receptor, implementado en la estación base descrita en la Figura 15, ejecuta un código orientado a la escucha pasiva bajo las mismas configuraciones de modulación.

El receptor activa la radio, espera paquetes durante un intervalo de tiempo definido y procesa los datos recibidos, registrando métricas como el tamaño del paquete, la intensidad de sensibilidad del receptor y la validez del CRC. Con ello es posible discriminar entre paquetes correctos y erróneos, contabilizando de forma precisa la calidad de la comunicación.

Ambos programas se ejecutan y hacen uso de tareas concurrentes para mantener el control del sistema, incluyendo indicadores visuales mediante los LEDs de la placa (verde, rojo, amarillo y naranja), que facilitan la depuración y verificación del proceso en tiempo real. Finalmente, los datos recibidos se envían por el puerto serial hacia la computadora, donde son almacenados en una base de datos local para su posterior análisis.

3.6.1. Estructura de código de las placas Openmote B

La estructura del código de las placas Openmote b es el siguiente, **La Figura 18** muestra la estructura jerárquica del código fuente implementado para las placas OpenMote-B, empleadas en el desarrollo del testbed. En el directorio principal openmote-fw se organizan los módulos del firmware, donde la carpeta drivers contiene los controladores específicos del transceptor AT86RF215, incluyendo sus archivos de configuración y registro. A partir de este nivel se integran las carpetas test-radio-at86rf215-tx y test-radio-at86rf215-rx, que agrupan los programas destinados a las pruebas de transmisión y recepción, respectivamente. Esta organización modular facilita la gestión del código, la compilación independiente de cada modo operativo y la reutilización de componentes comunes entre ambos nodos.

Figura 18

Estructura del programa openmote b

```

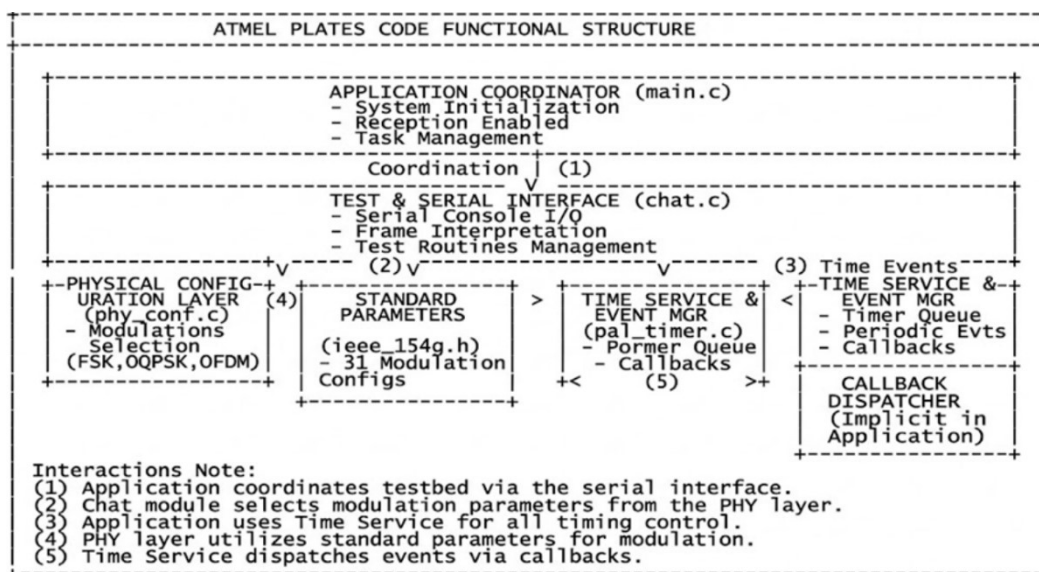
OPENMOTE-FW FIRMWARE PROJECT DIRECTORY STRUCTURE
openmote-fw/
+---+ drivers/
|   |----- at86rf215/
|   |   +--- [cite: At86rf215.cpp] -> // Controlador del del transceptor sub-GHz/2.4GHz
|   |   +--- [cite: At86rf215.cpp] // Implementación del prenscripr
|   |   +--- [cite: At86rf215.h] // Implementación del driver principal
|   |   +--- [cite: At86rf215.h] // Definiciones de clase y prototipos
|   |   +--- [cite: At86rf215_conf.cpp] // Configuración de parámetros de radio
|   |   +--- [cite: At86rf215_conf.h] // Macros de configuración
|   |   +--- [cite: At86rf215_regs.h] // Mapeo de registros de hardware
|   |   +--- [cite: SConscript] // Script de construcción (build system)
|   |
|   |----- test/
|   |   |----- test-radio-at86_215-rx/ -> // (RX app directory)
|   |   |   +--- [cite: FreeRTOSConfig.h] // Configuración del Kernel de RTOS
|   |   |   +--- [cite: main.cpp] // Punto de entrada de la aplicación RX
|   |   |   +--- [cite: SConscript] // Script de compilación del módulo
|   |   |
|   |   |----- test-radio-at86_215-tx/ -> // (TX app directory)
|   |   |   +--- [cite: FreeRTOSConfig.h] // Configuración del Kernel de RTOS
|   |   |   +--- [cite: main.cpp] // Punto de entrada de la aplicación TX
|   |   |   +--- [cite: SConscript] // Script de compilación del módulo

```

La **Figura 19** muestra la arquitectura funcional del proyecto, donde cada módulo cumple un rol específico dentro del testbed. El archivo `main.c` coordina el ciclo principal del sistema, encargándose de la inicialización, la habilitación de la recepción y la gestión de tareas. El módulo `chat.c` implementa la interfaz serial, mostrando la información en consola, interpretando tramas recibidas y activando las rutinas de prueba. Por su parte, `phy_conf.c` concentra las configuraciones de modulación a evaluar (FSK, OQPSK y OFDM), funcionando como una capa de parámetros físicos invocable durante el proceso experimental. Finalmente, `pal_timer.c` constituye el núcleo del control temporal, ya que gestiona los temporizadores para las ventanas de transmisión, recepción y pausas entre configuraciones, asegurando una ejecución sincronizada.

Figura 19

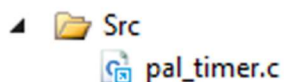
Estructura del programa Atmel



Con la integración de pal_timer.c Figura 20 implementa el módulo de temporizadores lo que permite crear, ordenar por tiempo de expiración, iniciar y detener múltiples timers en paralelo, y cuando uno vence lo pasa a una cola de “expirados” para ejecutar su callback en el orden correcto.

Figura 20

Archivo de configuración de timers



```
void timer_service(void)
{
    ENTER_CRITICAL_REGION();

    internal_timer_handler();

    LEAVE_CRITICAL_REGION();
}
```

Con este archivo pal_timer.c, se programó eventos periódicos con precisión (por ejemplo, disparar automáticamente el envío de frames) sin bloquear la CPU, haciendo posible recorrer y transmitir todas las 31 configuraciones de modulación del estándar IEEE 802.15.4g de forma automática.

3.6.2. Configuración de las modulaciones (PHY)

Se diseñó una librería común que agrupa los 31 presets para que los dos sistemas de comunicación evaluados trabajen con el mismo conjunto de modulaciones. Es importante señalar que, aunque el listado de presets es equivalente, la implementación en cada plataforma difiere: la OpenMote B y el dispositivo del fabricante Atmel utilizan registros internos, controladores (drivers) y mecanismos de configuración distintos. Por ello, la librería se plantea como una capa de abstracción que centraliza la definición de las 31 modulaciones (presets) y realiza el “llamado” correspondiente en el código específico de cada firmware, asegurando que ambos equipos apliquen las mismas configuraciones físicas durante el barrido. Los 31 presets considerados se presentan en la figura 21.

Figura 21

PHY Driver

OPENMOTE B

ATMEL

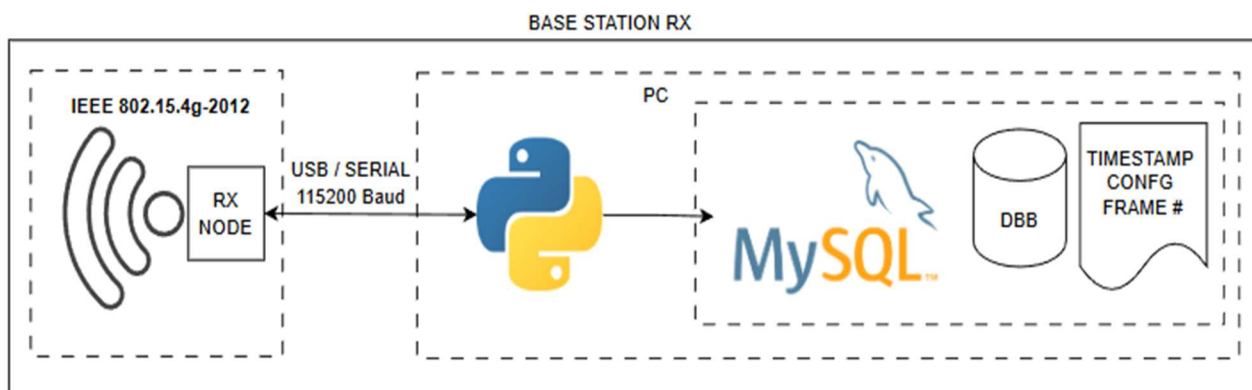
3.6.3. Procesamiento y almacenamiento de los datos recibidos

La estación base corresponde al PC que recibe la información del nodo RX mediante una conexión USB UART/Serial a 115200 baudios. Sobre esta estación base se ejecuta un script en Python representado en la **Figura 22** que actúa como puente entre la interfaz serial y la base de datos MySQL: el programa escucha continuamente las tramas enviadas por el nodo, extrae los

campos relevantes (identificador de configuración PHY, número de trama, tamaño del paquete, sensibilidad de recepción asociada y banderas de validación) y los almacena de forma automática en una tabla estructurada. Este flujo permite registrar de manera ordenada todas las pruebas realizadas con las 31 configuraciones del estándar IEEE 802.15.4g-2012 y, posteriormente, exportar los resultados para su tabulación, análisis comparativo y generación de gráficas.

Figura 22

Diagrama de bloques de la estación base

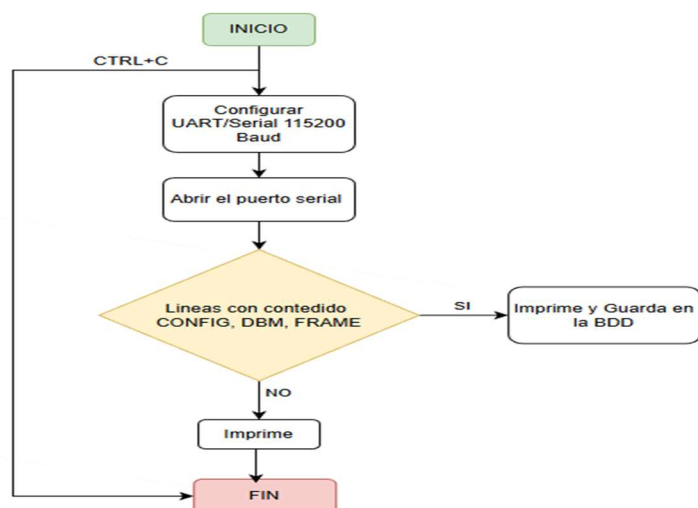


Nota: Representa el funcionamiento del puente de Python para el tratamiento de los datos futuros.

La **Figura 23** representa el flujo del script en la estación base: configura y abre el puerto UART/Serial, lee continuamente las tramas recibidas y, si la línea contiene los campos de interés, la imprime y la guarda en la base de datos; en caso contrario, solo la muestra por pantalla hasta que el usuario detiene la ejecución.

Figura 23

Diagrama de flujo del programa en la estación base



3.7 Integración del prototipo del sistema de comunicación

Una vez concluida la etapa de codificación y validación del software, se procede a la integración del prototipo del sistema de comunicación. En esta fase se ensamblan los módulos desarrollados, incorporando las placas transmisoras al dron y la estación terrena receptora, con el fin de realizar las pruebas experimentales en condiciones reales de operación. Esta etapa permite verificar el funcionamiento conjunto del hardware y software, evaluando la estabilidad y eficiencia del enlace de comunicación inalámbrica.

3.7.1. Nodo receptor.

Aquí se integra la placa receptora con una carcasa del tamaño adecuado, así como un soporte adaptado para poder elevar y ajustar la posición del nodo receptor. Se describen los materiales y herramientas empleadas como taladro, destornilladores, cutter y elementos de sujeción, así como las etapas de perforado, ensamblaje y montaje del equipo. Este procedimiento busca asegurar una instalación adecuada y funcional que permita mantener la antena en una posición óptima para la recepción de las señales emitidas por el dron.

La **Figura 24** muestra el proceso de elaboración de la carcasa y el soporte del nodo receptor correspondiente a la estación terrena del testbed. Esta etapa incluye el diseño y armado de la estructura física que aloja la placa electrónica, la antena y los conectores necesarios para su funcionamiento. El ensamblaje se realizó manualmente, utilizando herramientas básicas para el corte, perforación y ajuste de piezas. Esta adaptación permitió proteger los componentes del sistema y facilitar su montaje en el entorno de evaluación del enlace aire-tierra.

Figura 24

Carcasa del nodo receptor



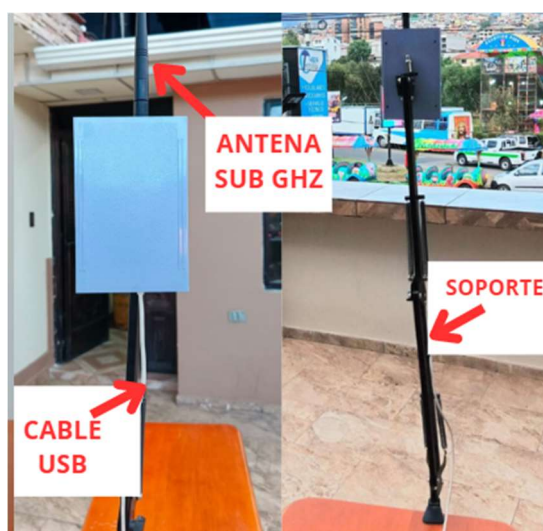
Luego de la construcción de la carcasa, se procede con el montaje completo del prototipo correspondiente al nodo receptor. En esta fase se integran las placas electrónicas dentro del encapsulado y se instala el sistema sobre un soporte ajustable, diseñado para regular la altura y orientación del equipo durante las pruebas. Este soporte permite elevar el nodo y mantener la antena a una distancia adecuada del suelo, reduciendo las posibles interferencias electromagnéticas y obstrucciones dentro de las zonas de Fresnel, lo que contribuye a mejorar la calidad y estabilidad del enlace inalámbrico durante la evaluación experimental del sistema.

La **Figura 25** presenta el nodo receptor correspondiente a la estación terrena, mostrando su vista frontal y el montaje final. En la estructura se observa la carcasa metálica que protege el

circuito principal, la antena sub-GHz empleada para la recepción de datos, el cable USB utilizado para la alimentación y comunicación con la estación de control, así como el soporte ajustable que permite elevar el equipo para optimizar la captación de la señal. Este diseño garantiza una instalación estable, segura y adecuada para las pruebas experimentales del enlace aire-tierra del sistema de comunicación.

Figura 25

Nodo receptor



3.7.2. Nodo móvil Transmisor.

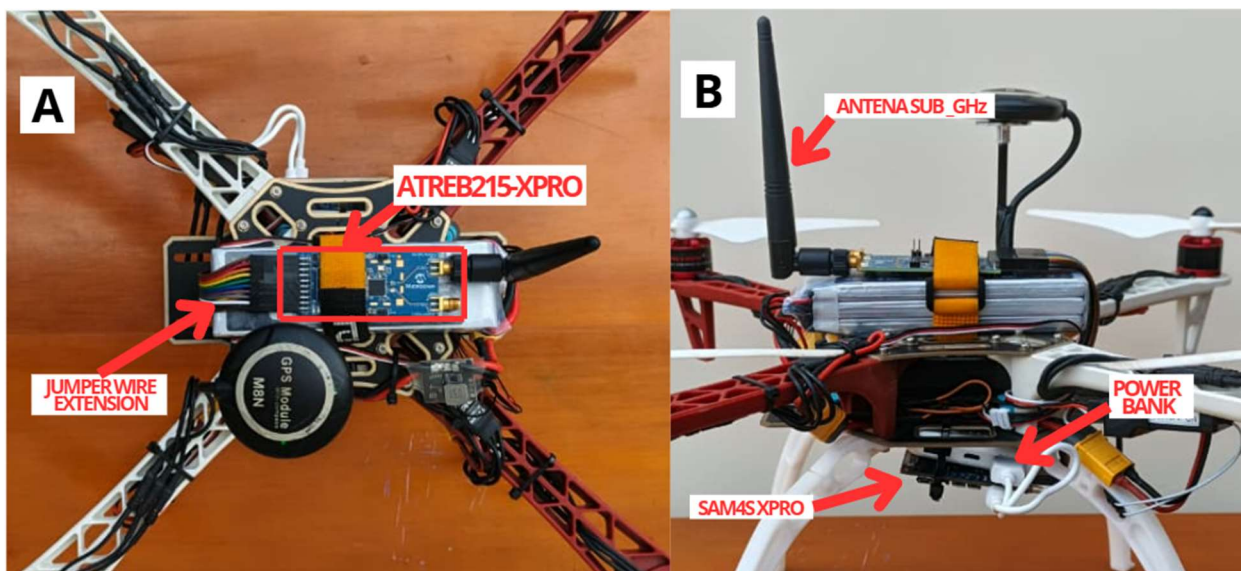
Para el nodo móvil transmisor, se realizó la integración completa del sistema de comunicación sobre un dron de desarrollo anteriormente electo, aprovechando su estructura amplia y modular que ofrece mayor espacio disponible en comparación con modelos comerciales. Esta característica facilita la incorporación de placas electrónicas, extensiones de cableado y sistemas de alimentación dedicados sin comprometer la estabilidad del vuelo.

En la **Figura 26** se presentan los componentes principales instalados en la plataforma aérea, distribuidos en su vista superior y lateral, los cuales conforman el conjunto operativo del transmisor durante las pruebas experimentales. En la vista **A (superior)** se aprecia la disposición

central del módulo ATREB215-XPRO, encargado de la transmisión sub-GHz, fijado sobre la parte superior del chasis. Este módulo se conecta al controlador mediante una extensión de jumper wires, lo que facilita el montaje y reduce tensiones mecánicas en los pines. En la vista **B (lateral)** se observa la integración completa del sistema electrónico, incluyendo la antena sub-GHz conectada directamente al ATREB215-XPRO, el módulo SAM4S-XPRO encargado del procesamiento y gestión del enlace, y una power bank dedicada que suministra energía independiente al sistema de comunicaciones. Esta configuración lateral evidencia el espacio disponible en el dron de desarrollo para alojar simultáneamente la batería, los módulos, el cableado y la electrónica de transmisión sin interferir con los componentes de control de vuelo.

Figura 26

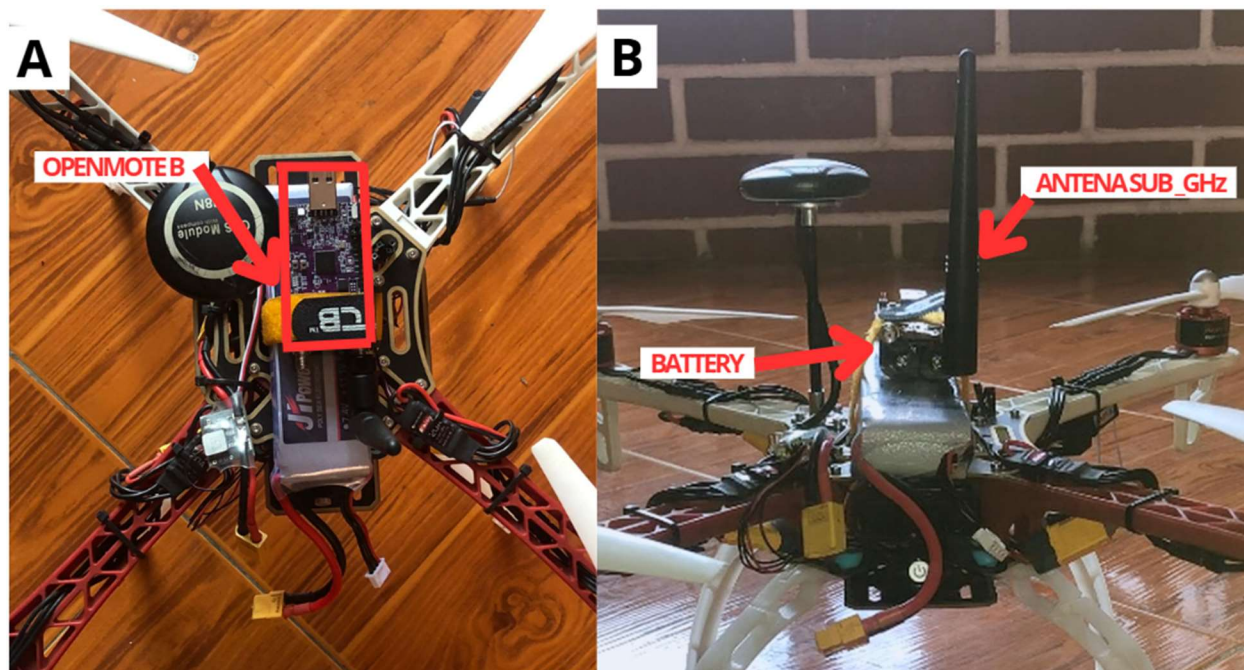
Nodo Transmisor



La **Figura 27** presenta la integración final del nodo móvil basado en **OpenMote B** montado sobre el dron de desarrollo. Gracias al tamaño reducido de esta placa y a la incorporación de una batería propia, se optimiza el espacio disponible y se reduce el peso total del sistema, sin comprometer la estabilidad del vuelo. En la **vista A**, se observa la disposición superior del sistema, donde el OpenMote B se encuentra firmemente sujeto sobre la estructura central del dron. Por su parte, la **vista B** muestra la configuración frontal, donde se aprecia la ubicación de la batería incorporada en la placa Openmote B, así como la antena sub-GHz para maximizar la ganancia y mejorar la cobertura durante la transmisión. Esta distribución permite mantener un enlace inalámbrico estable durante las pruebas en vuelo, preservando el equilibrio estructural y evitando interferencias con las hélices o el controlador de vuelo.

Figura 27

Componentes del nodo móvil TX OPENMOTE B



3.8 Estimación de distancia.

En esta sección se estima la distancia máxima según el datasheet del tranceptor AT86RF215 y el estándar 802.15.4g-2012 en donde ocuparemos la sensibilidad de recepción más alta la cual corresponde a la modulación OQPSK-6.25 la cual tiene -123 dBm.

Realizamos un presupuesto de enlace (Link Budget)

Ecuación:

$$LB = P_{TX} + G_{TX} + G_{RX} - S_{RX}$$

Donde:

- P_{TX} = potencia TX (dBm)
- G_{TX}, G_{RX} = ganancia de antenas (dBi)
- S_{RX} = sensibilidad del receptor (dBm)

Sustitución:

- $P_{TX} = +14$ dBm (tabla AT86RF215 para OQPSK)
- $S_{RX} = -123$ dBm (OQPSK-6.25)
- $G_{TX} = G_{RX} = 2$ dBi

$$LB = 14 + 2 + 2 - (-123) = 141 \text{ dB}$$

Margen de enlace (por condiciones reales)

$$PL_{\max} = LB - M$$

Donde M es margen por pérdidas reales (orientación, multipath, cables, etc.).

En tesis puedes justificar $M = 20$ dB como enfoque conservador en entorno real.

$$PL_{\max} = 141 - 20 = 121 \text{ dB}$$

Convertir a distancia (modelo log-distance)

$$PL(d) = PL(d_0) + 10n \log_{10} \left(\frac{d}{d_0} \right)$$

$PL(d)$: pérdida total de trayectoria (dB) a la distancia d (cuánto se atenúa la señal al llegar al receptor).

d : distancia entre transmisor y receptor (m o km, pero consistente con el modelo).

$PL(d_0)$: pérdida de trayectoria (dB) en la distancia de referencia d_0 (punto base del modelo).

d_0 : distancia de referencia (normalmente 1 m).

$\log_{10}\left(\frac{d}{d_0}\right)$: término logarítmico que indica cómo crece la pérdida cuando la distancia aumenta (por factores multiplicativos).

n : exponente de pérdida (depende del entorno); $n \approx 2$ en espacio libre y $n \approx 3-4$ en escenarios reales con obstáculos/multipath.

$10n$: factor que escala la rapidez con la que aumenta la pérdida; por cada 10 \times en distancia, la pérdida sube aproximadamente $10n$ dB.

Calculamos $PL(d_0)$ en $d_0 = 1$ m

Se toma $d_0 = 1$ m = 0.001 km y se calcula con espacio libre y frecuencia de 900MHz:

$$PL(1m) = 32.44 + 20\log_{10}(f_{\text{MHz}}) + 20\log_{10}(d_{\text{km}})$$

$$PL(1m) = 32.44 + 20\log_{10}(900) + 20\log_{10}(0.001)$$

$$\log_{10}(900) = 2.9542 \Rightarrow 20\log_{10}(900) = 59.084$$

$$\log_{10}(0.001) = -3 \Rightarrow 20\log_{10}(0.001) = -60$$

$$PL(1m) = 32.44 + 59.084 - 60 = 31.524 \text{ dB}$$

Modelo log-distance y despeje de distancia

$$PL(d) = PL(d_0) + 10n\log_{10}\left(\frac{d}{d_0}\right)$$

Con $d_0 = 1$ m, queda:

$$PL(d) = PL(1m) + 10n \log_{10}(d)$$

Como $PL(d) = PL_{\max}$:

$$121 = 31.524 + 10(3) \log_{10}(d)$$

$$121 - 31.524 = 30 \log_{10}(d)$$

$$89.476 = 30 \log_{10}(d)$$

$$\log_{10}(d) = \frac{89.476}{30} = 2.9825$$

$$d = 10^{2.9825} = 960.6 \text{ m}$$

Resultado final

$$d \approx 961 \text{ m} \approx 1 \text{ km}$$

3.9 Ubicación de los escenarios de pruebas.

En este apartado se seleccionaron las ubicaciones en las que se desarrollará el testbed de barrido para las 31 modulaciones del estándar IEEE 802.15.4g-2012. La elección de los sitios se realizó considerando entornos que permitieran evaluar el comportamiento del enlace en diferentes condiciones de propagación. Para ello, se definieron dos tipos de escenarios: uno urbano, caracterizado por la presencia de edificaciones y elementos que generan multitrayecto, y otro rural o de campo abierto, donde las obstrucciones e interferencias son mínimas.

Con base en este criterio, se seleccionaron dos ciudades del país para el desarrollo de las diferentes etapas del testbed: Ibarra y Azogues. En la ciudad de Ibarra se llevaron a cabo las pruebas iniciales de comunicación, cuyo propósito fue validar el correcto funcionamiento del enlace, ajustar parámetros del código y determinar las condiciones de operación bajo un entorno

controlado. Estas pruebas preliminares permitieron depurar la implementación y asegurar que la comunicación se estableciera de manera estable antes de proceder con las mediciones formales en Azogues esta ciudad fue seleccionada debido a su topografía irregular y factores que introducen variaciones en la densidad atmosférica y perfiles de multitrayecto más complejos que los experimentados en Ibarra.

De manera previa a las mediciones, se realizó una estimación teórica del alcance máximo utilizando parámetros del fabricante del transceptor (potencia de transmisión y sensibilidad de recepción) y un modelo de pérdida de trayectoria, lo que permitió obtener un alcance esperado cercano a 1 km para la configuración más robusta. A partir de este resultado, se definieron cuatro distancias de evaluación (100 m, 400 m, 700 m y 1000 m) con el fin de analizar de forma comparable las métricas más representativas del proyecto: el Packet Data Rate (PDR), para cuantificar la confiabilidad del enlace, y el RSSI, para observar el nivel de señal recibida y estimar cuán cerca o lejos se encuentra el transmisor respecto al receptor.

Figura 28

Pruebas de comunicación iniciales.



Ubicación: Chaltura 0.3504333724351655, -78.18442680389799

En la Fig. 28 se presenta el tramo seleccionado para las pruebas de comunicación iniciales, en el cual se marcaron cuatro puntos de referencia a 100, 400, 700 y 1000 m desde el punto de partida. En esta fase no se buscó todavía obtener resultados definitivos, sino comprobar que el enlace funcionaba de extremo a extremo y que el sistema de medición era estable.

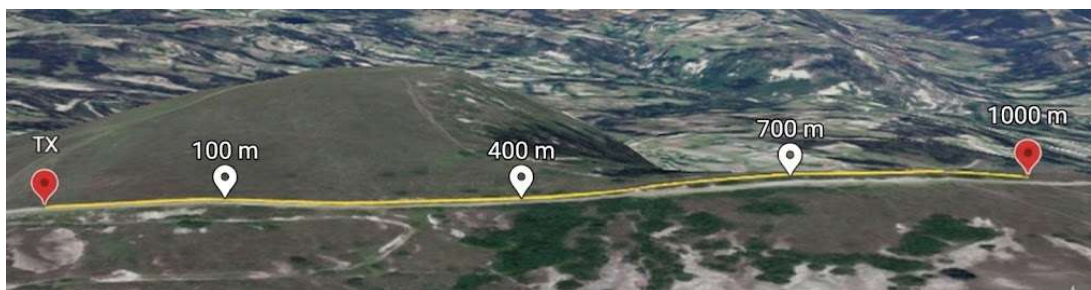
Estas pruebas permitieron ajustar parámetros prácticos del testbed, como niveles de potencia, configuración de radio y temporizaciones, además de afinar el código de programación de las placas utilizadas. Con ello se validó que la plataforma estaba lista para pasar a las pruebas finales, donde se ejecutaron los barridos completos y se generó la tabla de resultados correspondiente a las 31 modulaciones del estándar IEEE 802.15.4g-2012.

Posteriormente, en la ciudad de Azogues se realizaron las pruebas definitivas orientadas a cumplir el Objetivo 4 de la tesis, el cual consiste en efectuar mediciones de vuelo en un entorno real, bajo condiciones favorables, para obtener métricas representativas que permitan construir una tabla comparativa entre configuraciones y distancias alcanzadas.

Para ello, se seleccionaron dos escenarios dentro de Azogues: uno ubicado en una zona urbana y otro en un entorno rural o de campo abierto. Estas áreas representan condiciones contrastantes de propagación y permiten analizar el desempeño del sistema de comunicación frente a diferentes niveles de obstrucción, interferencia y multirayecto. En ambos escenarios se ejecutaron los barridos completos del conjunto de 31 modulaciones, registrando los parámetros necesarios para posteriormente tabular y analizar los resultados.

Figura 29*Distancia zona Urbana*

Ubicación: Azogues -2.7434727677941657, -78.85119455902377

Figura 30*Distancia Campo abierto*

Ubicación: Cuenca - Meseta Pachamama -2.8311967286190214, -78.94011102586177

Con el análisis de los puntos geográficos y distancias máxima del enlace de comunicación se procede a realizar las pruebas para la obtención de los resultados en donde inicialmente se coloca la estación base en un punto elevado, luego se despliega el dron en los puntos a las distancias previamente analizadas para realizar los barridos de las 31 modulaciones (Presets) con los se realizaran la tabla final que se adjuntara en el capítulo 4.

3.10 Pruebas de campo

Con la definición previa de los puntos geográficos y de la distancia máxima del enlace, se pasó a la fase de pruebas del testbed para levantar los resultados experimentales. La estación base

(estación terrena) se instaló en una zona elevada para favorecer la línea de vista y disminuir, en lo posible, la influencia de obstáculos del entorno sobre la propagación. Con esa referencia fija, se realizó el despliegue del dron en las distancias mencionadas anteriormente. En cada punto se ejecutó el barrido completo de las 31 modulaciones (presets), manteniendo la misma secuencia de configuración en transmisión y recepción.

Estación terrena (montaje en tierra). En esta etapa se evidencia el montaje de la estación base, donde se colocó el sistema de control y adquisición de datos junto con la antena del enlace. Esta configuración se mantuvo fija durante todas las pruebas, ya que funciona como referencia del escenario y permite que los cambios observados se atribuyan principalmente a la distancia y a la modulación activa, y no a variaciones en la ubicación del nodo en tierra.

Figura 31

Estacion terrena.



Dron en vuelo (punto de transmisión móvil). En la segunda evidencia se observa el dron operando en el entorno real del ensayo. El dron fue desplazado hacia los puntos establecidos y, una vez alcanzada la posición de medición, se mantuvo el tiempo suficiente para completar el barrido

de presets. De esta manera, cada distancia corresponde a un ciclo completo de prueba, garantizando que todas las modulaciones se evalúen en el mismo punto y bajo un criterio uniforme de ejecución.

Figura 32

Visualización del dron en el aire con placas de comunicación.



Registro por consola (Rx Atmel). La captura de terminal de la Figura 33 muestra el comportamiento del sistema durante el barrido, donde se van reportando las tramas asociadas a cada preset configurado. Al final se confirma que el ciclo de recepción se completó correctamente, indicando que fueron recorridas las 31 configuraciones previstas. Este registro se utilizó como respaldo del cumplimiento del barrido y como evidencia del orden de ejecución seguido en la práctica.

Figura 33

Terminal Serial de la placa de recepcion Atmel

```

COM16 - Tera Term VT
Archivo  Editar  Configuracion  Control  Ventana  Ayuda
XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
> Rx (RFD9, -20dBm, from 0x1234): CFG=31 MOD=HR-OFDM FRAME=091 XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
> Rx (RFD9, -20dBm, from 0x1234): CFG=31 MOD=HR-OFDM FRAME=092 XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
> Rx (RFD9, -20dBm, from 0x1234): CFG=31 MOD=HR-OFDM FRAME=093 XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
> Rx (RFD9, -20dBm, from 0x1234): CFG=31 MOD=HR-OFDM FRAME=094 XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
> Rx (RFD9, -20dBm, from 0x1234): CFG=31 MOD=HR-OFDM FRAME=095 XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
> Rx (RFD9, -21dBm, from 0x1234): CFG=31 MOD=HR-OFDM FRAME=096 XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
> Rx (RFD9, -21dBm, from 0x1234): CFG=31 MOD=HR-OFDM FRAME=097 XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
> Rx (RFD9, -21dBm, from 0x1234): CFG=31 MOD=HR-OFDM FRAME=098 XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
> Rx (RFD9, -21dBm, from 0x1234): CFG=31 MOD=HR-OFDM FRAME=099 XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
> Rx (RFD9, -21dBm, from 0x1234): CFG=31 MOD=HR-OFDM FRAME=100 XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX
[TB] finalizado RX-only: 31 presets recorridos

```

Registro por consola (Rx OpenMote B). En la captura de la Figura 34 correspondiente a OpenMote se observa la recepción de paquetes y el reporte de métricas asociadas a cada transmisión. Este tipo de salida permitió consolidar la información necesaria para el procesamiento posterior de resultados.

Figura 34

Terminal Serial de la placa de recepcion Openmote

```

Termite 3.4 (by CompuPhase)
COM30 115200 bps, 8N1, no handshake
Local  RTS  DTR  Remote  CTS  DSR  RI  CD  ERK  BRK
Tamaño : 91 bytes
RSSI   : -96 dBm
Total  : 491
Validos : 491
Erreños : 0
PDR    : 100.00 %

----- Paquete recibido -----
Contenido : {"config_id": 1, "packet_id": 45, "temp": 2500, "hum": 60, "press": 101325, "light": 500}

Tamaño : 91 bytes
RSSI   : -93 dBm
Total  : 492
Validos : 492
Erreños : 0
PDR    : 100.00 %

48:01: ----- Paquete recibido -----
Contenido : {"config_id": 1, "packet_id": 46, "temp": 2500, "hum": 60, "press": 101325, "light": 500}

Tamaño : 91 bytes
RSSI   : -92 dBm
Total  : 493
Validos : 493
Erreños : 0
PDR    : 100.00 %

```

Con lo anterior queda descrita la ejecución del escenario experimental, el montaje del testbed y la forma en que se capturaron y registraron las evidencias durante los barridos. En consecuencia, se cierra el capítulo de diseño e implementación, y se da paso al Capítulo 4, donde se presenta la tabla final de desempeño por modulación (Preset) y el análisis comparativo de los resultados obtenidos en función de la distancia y de las condiciones observadas del enlace.

Capítulo IV: Evaluación de resultados

El presente capítulo expone los resultados obtenidos tras la ejecución exitosa de las pruebas experimentales en los escenarios de evaluación descritos en el capítulo anterior. La información recolectada se consolidó en dos tablas principales urbano y campo abierto, las cuales fueron procesadas mediante métodos estadísticos descriptivos para garantizar su consistencia y organización. A partir de esta tabulación, se generaron representaciones gráficas detalladas que permiten visualizar y analizar el comportamiento del estándar, facilitando así la interpretación de las métricas de desempeño establecidas como el Packet Data Rate (PDR) y la sensibilidad del Receptor, en cada uno de los enlaces evaluados.

4.1 Cumplimiento de la metodología

Dando continuidad a las fases establecidas por la metodología en cascada y con el fin de satisfacer el objetivo específico número 4 de este proyecto, se presenta a continuación el procesamiento de los resultados obtenidos en campo. Tras verificar la integridad de las pruebas en los escenarios definidos, se sistematizó la información en bases de datos concretas. A partir de ello, y empleando métodos estadísticos, se generaron las gráficas de análisis que fundamentan la evaluación de la sensibilidad y el rendimiento de las modulaciones en el testbed implementado.

Una vez recolectadas las muestras en los escenarios urbano y de campo abierto, se procedió al tratamiento digital de la información mediante *scripts* de programación diseñados para la extracción y limpieza de datos. A partir de los datos depurados, se generaron gráficas estadísticas que vinculan la distancia del enlace con la sensibilidad de recepción y la robustez de la modulación, proporcionando una visualización clara del comportamiento del estándar frente a las condiciones de propagación reales.

4.2 Resultados zona urbana

La métrica principal para cuantificar el desempeño es la Tasa de Entrega de Paquetes (PDR), expresada en porcentaje. Esta variable representa la confiabilidad del enlace.

Tabla 15 Tabla comparativa (PDR) entre OpenMote B y Atmel en Entorno Urbano.

PHY Alias	TX 100m	TX 400m	TX 700m	TX 1000m
	Openmote – Atmel	Openmote – Atmel	Openmote – Atmel	Openmote – Atmel
2FSK-50	98% - 100%	81% - 99%	80% - 98%	58% - 79%
2FSK-100	100 % - 100%	93% - 100%	89% - 100%	41% - 62%
4FSK-200	100% - 100%	95% - 100%	85% - 99%	21% - 74%
2FSK-FEC-50	100% - 100%	86% - 98%	84% - 98%	0% - 1%
2FSK-FEC-100	100% - 100%	90% - 97%	90% - 89%	0% - 9%
4FSK-FEC-200	100% - 100%	90% - 99%	0% - 99%	0% - 2%
OFDM1-100	100% - 100%	71% - 100%	70% - 99%	0% - 0%
OFDM1-200	100% - 100%	56% - 98%	58% - 94%	0% - 0%
OFDM1-400	100% - 100%	49% - 97%	68% - 96%	0% - 0%
OFDM1-800	96% - 100%	76% - 99%	0% - 98%	0% - 0%
OFDM2-50	100% - 100%	71% - 100%	76% - 100%	0% - 0%
OFDM2-100	100% - 100%	65% - 100%	0% - 99%	0% - 0%
OFDM2-200	96% - 100%	67% - 99%	0% - 99%	0% - 0%
OFDM2-400	100% - 100%	50% - 100%	0% - 97%	0% - 0%
OFDM2-600	100% - 100%	45% - 100%	0% - 89%	0% - 0%
OFDM2-800	91% - 100%	35% - 100%	0% - 86%	0% - 0%
OFDM3-50	100% - 100%	0% - 100%	0% - 82%	0% - 0%
OFDM3-100	100% - 100%	0% - 100%	0% - 89%	0% - 0%
OFDM3-200	100% - 100%	0% - 99%	0% - 91%	0% - 0%
OFDM3-300	100% - 100%	0% - 98%	0% - 99%	0% - 0%
OFDM3-400	100% - 100%	0% - 100%	0% - 97%	0% - 0%
OFDM3-600	100% - 100%	0% - 100%	0% - 98%	0% - 0%
OFDM4-50	98% - 100%	0% - 100%	0% - 99%	0% - 0%
OFDM4-100	100% - 100%	0% - 100%	0% - 91%	0% - 0%
OFDM4-150	100% - 100%	0% - 100%	0% - 92%	0% - 0%
OFDM4-200	96% - 100%	0% - 100%	0% - 99%	0% - 0%
OFDM4-300	100% - 100%	0% - 99%	1% - 99%	0% - 0%
OQPSK-6.25	100% - 100%	100% - 100%	100% - 100%	11% - 61%
OQPSK-12.5	100% - 100%	100% - 100%	55% - 83%	5% - 31%
OQPSK-25	100% - 100%	0% - 99%	1% - 98%	0% - 9%
OQPSK-50	100% - 100%	0% - 98%	0% - 98%	0% - 11%

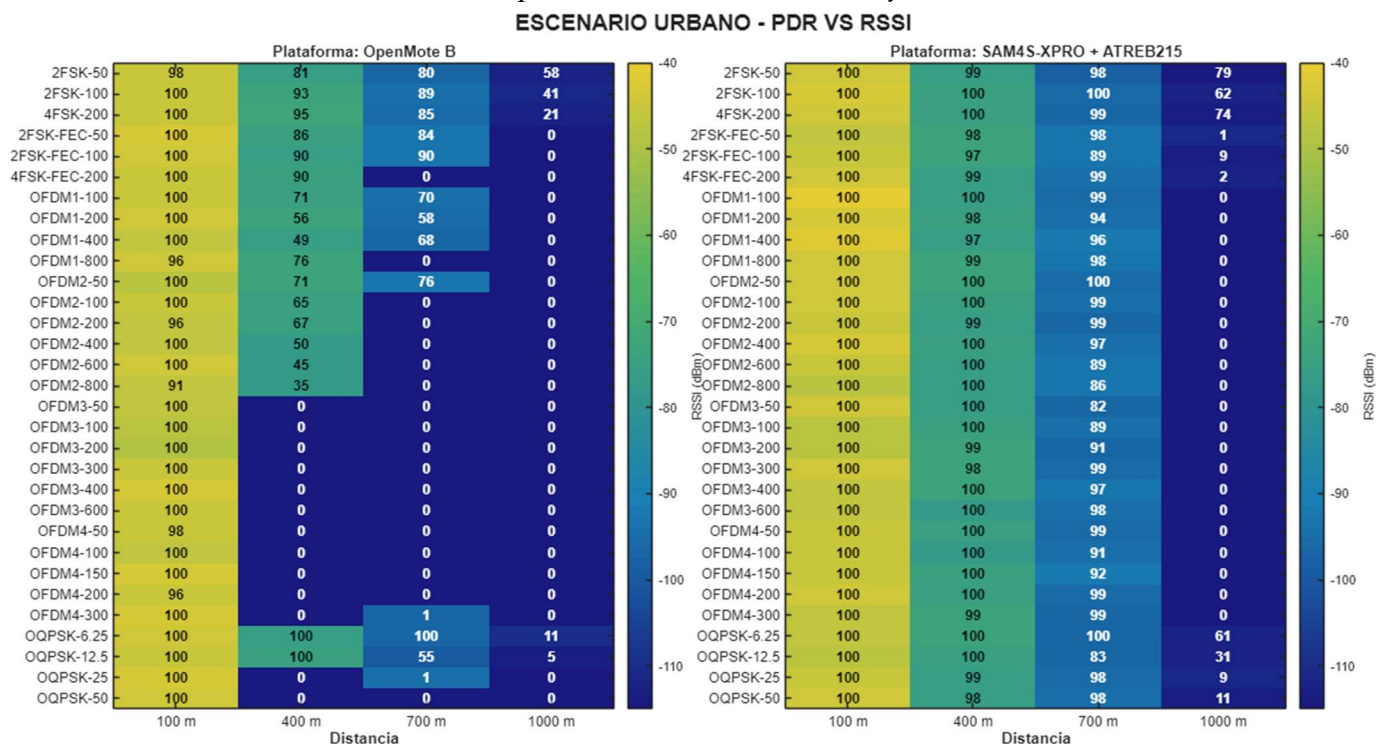
En este escenario, la tabla 15 representa los resultados de las pruebas se desarrollaron bajo condiciones de propagación caracterizadas por la presencia de obstáculos estructurales, edificaciones e interferencia electromagnética propia de la banda ISM en entornos habitados. Los datos presentados a continuación reflejan el comportamiento de las 31 configuraciones de modulación (PHY) del estándar IEEE 802.15.4g, evaluadas en cuatro distancias: 100 m, 400 m, 700 m y 1000 m.

4.2.1. Graficas de resultados zona urbana.

La figura 36 presenta el comportamiento conjunto de PDR y RSSI en un escenario urbano, comparando dos plataformas: OpenMote B (panel izquierdo) y SAMAS-XPRO + ATREB215 (panel derecho). En cada panel, las filas corresponden a distintas configuraciones de modulación (2FSK, OFDM y OQPSK con diferentes parámetros), mientras que las columnas representan la distancia (100, 400, 700 y 1000 m).

Figura 35

PDR vs RSSI en escenario urbano para distintas modulaciones y distancias



En el caso de OpenMote B, a 100 m casi todas las modulaciones mantienen un PDR cercano al 100%, pero al incrementar la distancia la entrega de paquetes cae con rapidez: a 400 m ya se observan pérdidas notables y desde 700 m muchas configuraciones llegan a valores muy bajos o incluso 0%, por lo que a 1000 m el enlace resulta prácticamente no confiable. En cambio, con SAMAS-XPRO + ATREB215 el desempeño se mantiene más sólido, con PDR casi total a 100–400 m y todavía alto a 700 m en la mayoría de los casos; sin embargo, a 1000 m varias opciones, especialmente OFDM, tienden a fallar, mientras que 2FSK y algunas variantes de OQPSK aún conservan entrega parcial. En general, ATREB215 muestra mejor cobertura y robustez en entorno urbano, aunque la modulación elegida influye mucho cuando se trabaja al límite de distancia.

Figura 36

Análisis de desempeño PDR a 100 metros en escenario urbano.

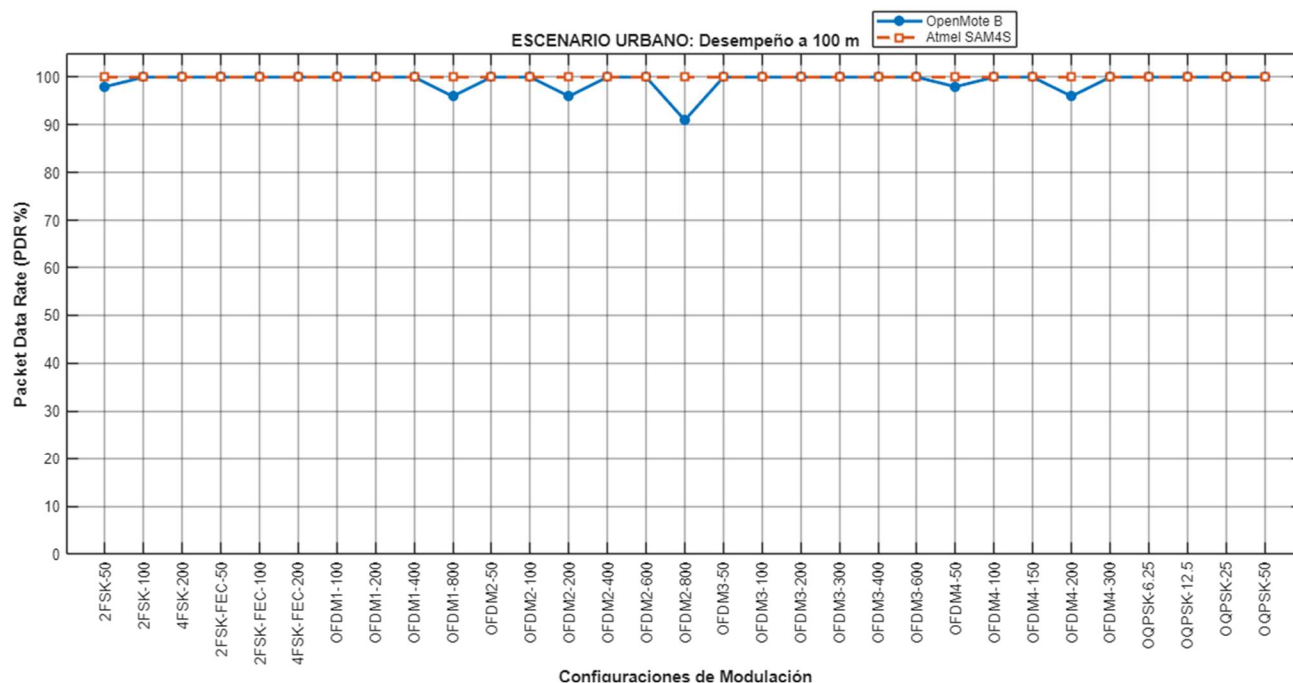


Figura 37

Análisis de desempeño PDR a 400 metros en escenario urbano

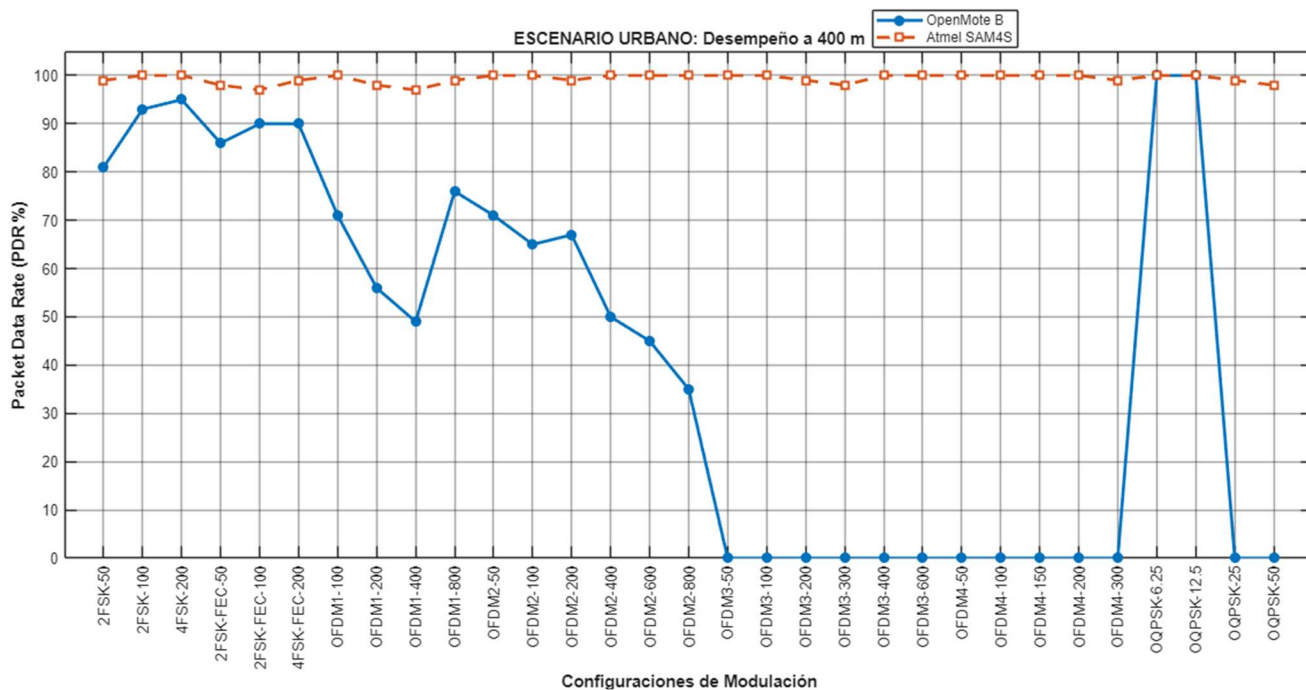


Figura 38

Análisis de desempeño PDR a 700 metros en escenario urbano

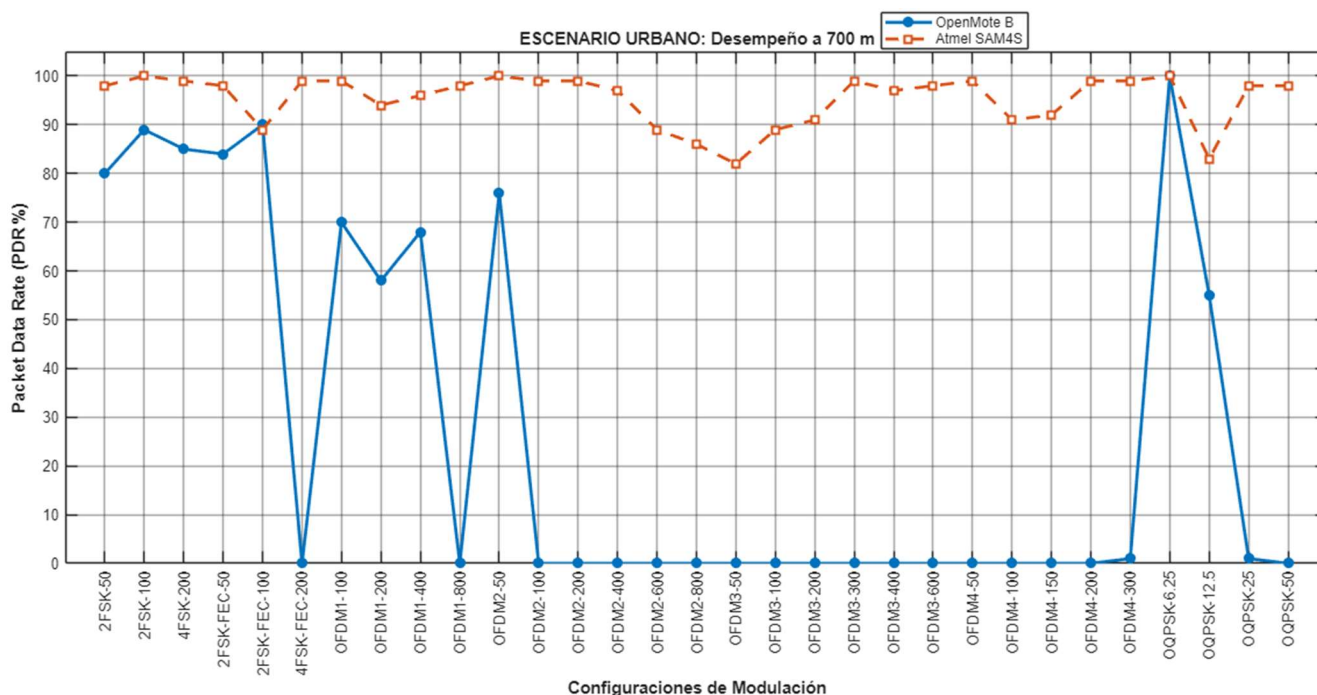
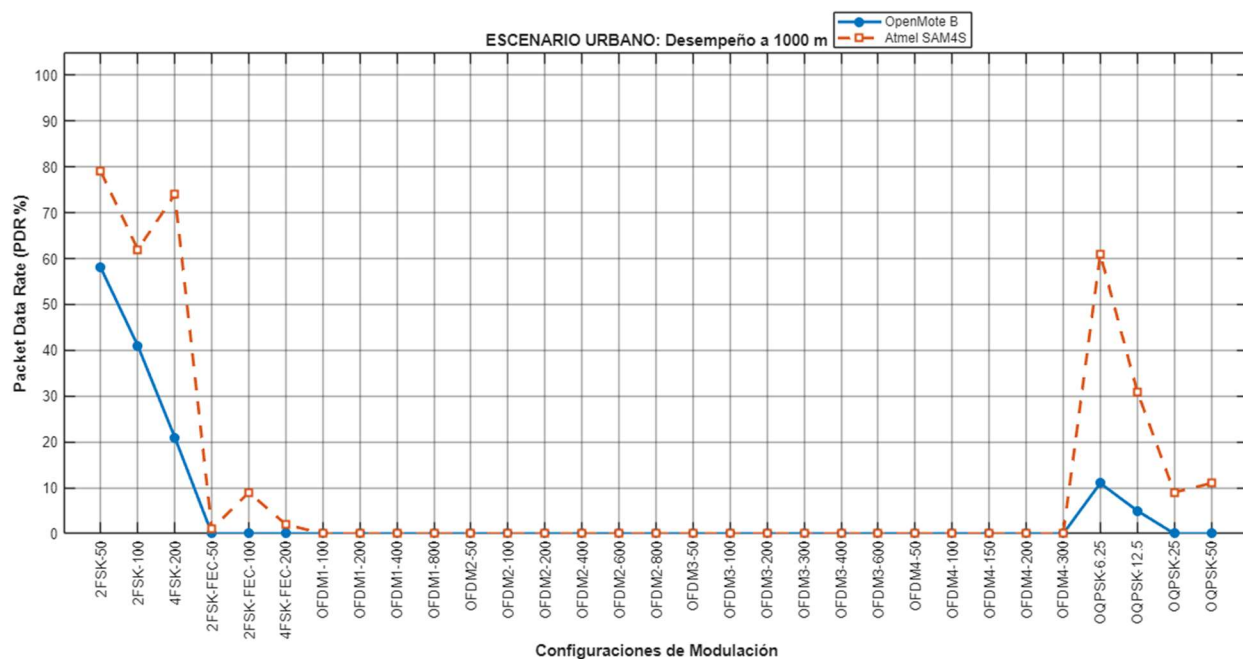


Figura 39

Análisis de desempeño PDR a 1000 metros en escenario urbano



4.3 Resultados campo abierto

La métrica principal para cuantificar el desempeño en campo abierto es la Tasa de Entrega de Paquetes (PDR), expresada en porcentaje. En este escenario, el PDR se utiliza como indicador directo de la confiabilidad del enlace bajo condiciones de propagación con mayor línea de vista y menor densidad de obstáculos, permitiendo observar con claridad cómo influyen la distancia y la configuración PHY en la estabilidad de la comunicación entre plataformas. Cabe destacar que el transmisor (TX) se ubicó a bordo del dron, por lo que el enlace estuvo influenciado por la altura de operación, variaciones de orientación y cambios dinámicos de posición durante las mediciones. En consecuencia, pequeñas variaciones en la alineación de antenas y en la trayectoria pueden reflejarse en fluctuaciones del PDR, especialmente a mayores distancias.

Tabla 16 Tabla comparativa (PDR) entre OpenMote B y Atmel en Campo Abierto.

PHY Alias	TX 100m	TX 400m	TX 700m	TX 1000m
	Openmote – Atmel	Openmote – Atmel	Openmote – Atmel	Openmote – Atmel
2FSK-50	98% - 99%	81% - 100%	56% - 99%	71% - 85%
2FSK-100	100% - 100%	96% - 100%	71% - 100%	55% - 81%
4FSK-200	100% - 100%	98% - 100%	46% - 100%	26% - 76%
2FSK-FEC-50	100% - 100%	96% - 99%	97% - 99%	7% - 81%
2FSK-FEC-100	100% - 100%	98% - 100%	18% - 98%	18% - 7%
4FSK-FEC-200	100% - 100%	93% - 100%	67% - 99%	1% - 11%
OFDM1-100	100% - 100%	81% - 100%	0% - 100%	0% - 1%
OFDM1-200	100% - 100%	86% - 99%	0% - 99%	0% - 0%
OFDM1-400	100% - 100%	79% - 99%	0% - 98%	0% - 0%
OFDM1-800	99% - 100%	89% - 99%	0% - 99%	0% - 0%
OFDM2-50	100% - 100%	91% - 100%	0% - 98%	0% - 0%
OFDM2-100	100% - 100%	85% - 100%	0% - 99%	0% - 0%
OFDM2-200	100% - 100%	87% - 99%	0% - 100%	0% - 0%
OFDM2-400	100% - 100%	80% - 100%	1% - 100%	0% - 0%
OFDM2-600	100% - 100%	81% - 100%	0% - 100%	0% - 0%
OFDM2-800	99% - 100%	51% - 100%	0% - 99%	0% - 0%
OFDM3-50	100% - 100%	11% - 100%	0% - 100%	0% - 0%
OFDM3-100	100% - 100%	0% - 100%	0% - 99%	0% - 0%
OFDM3-200	100% - 100%	2% - 99%	0% - 100%	0% - 0%
OFDM3-300	100% - 100%	0% - 100%	1% - 100%	0% - 0%
OFDM3-400	100% - 100%	0% - 100%	0% - 100%	0% - 0%
OFDM3-600	100% - 100%	0% - 100%	0% - 99%	0% - 0%
OFDM4-50	98% - 100%	0% - 100%	0% - 99%	0% - 0%
OFDM4-100	100% - 100%	0% - 100%	0% - 100%	0% - 0%
OFDM4-150	100% - 100%	0% - 100%	0% - 100%	0% - 0%
OFDM4-200	99% - 100%	3% - 100%	0% - 98%	0% - 0%
OFDM4-300	100% - 100%	0% - 99%	0% - 98%	0% - 0%
OQPSK-6.25	100% - 100%	100% - 100%	91% - 100%	1% - 71%
OQPSK-12.5	100% - 100%	100% - 100%	85% - 99%	5% - 79%
OQPSK-25	100% - 100%	0% - 100%	0% - 96%	11% - 58%
OQPSK-50	100% - 100%	0% - 100%	0% - 89%	1% - 51%

En campo abierto el desempeño se mantiene muy estable a 100 m, con PDR cercano al 100% en casi todas las configuraciones y en ambas plataformas. A 400 m, las modulaciones FSK y OQPSK continúan con valores altos y bastante uniformes, mientras OFDM empieza a mostrar

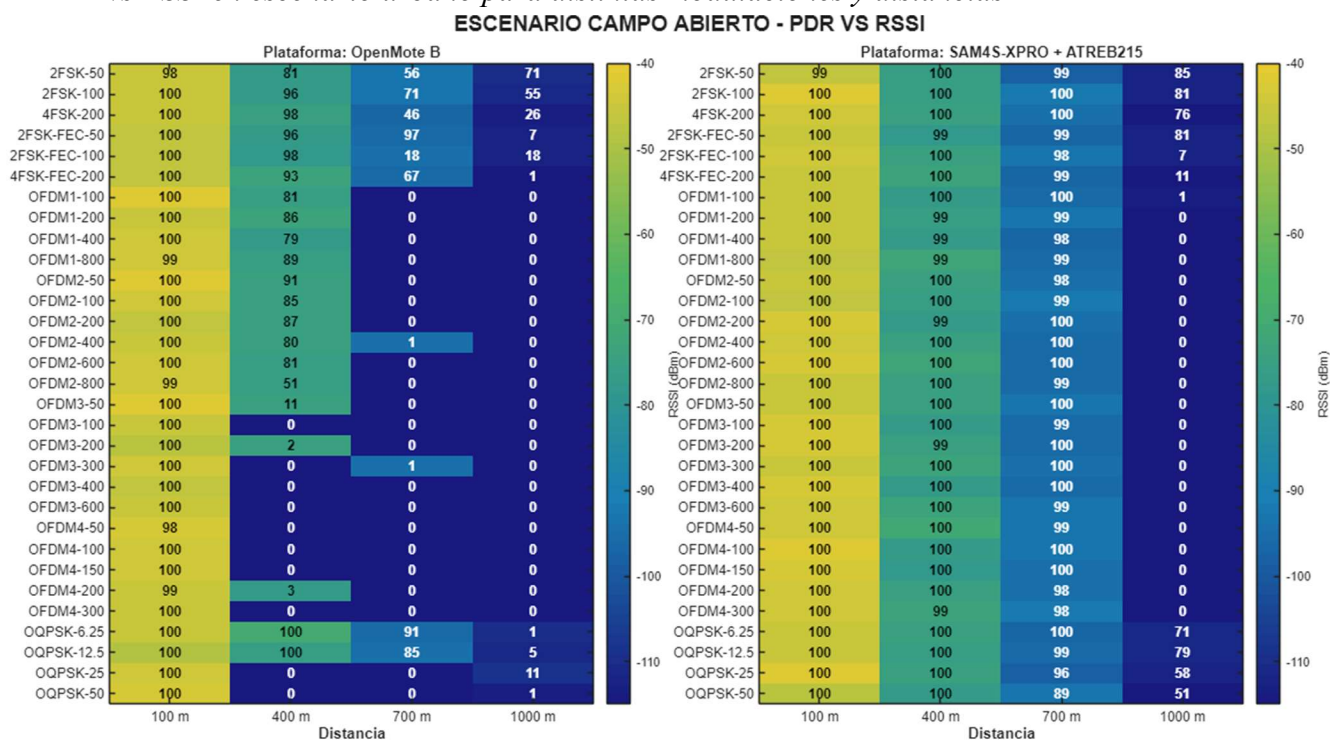
mayor variación entre configuraciones. A 700 m la diferencia se vuelve más marcada: varias opciones de FSK todavía conservan entregas elevadas, pero en OFDM aparecen caídas frecuentes a valores bajos o incluso nulos. Finalmente, a 1000 m el enlace aún logra entregas medibles en FSK/OQPSK, a diferencia de lo observado en el entorno urbano, lo que evidencia que las condiciones de línea de vista y menor obstrucción en campo abierto mejoran la confiabilidad aire-tierra incluso con el TX a bordo del dron, aunque con degradación esperada por el aumento de distancia.

4.3.1. Graficas de resultados campo abierto

La Figura 41 muestra la relación conjunta entre PDR y RSSI en campo abierto, comparando OpenMote B (izquierda) y SAM4S-XPRO + ATREB215 (derecha). Las filas corresponden a las modulaciones IEEE 802.15.4g (2FSK/4FSK, OFDM y OQPSK) y las columnas a las distancias 100, 400, 700 y 1000 m; la escala de color permite apreciar cómo varían la confiabilidad y el nivel de señal al aumentar la separación.

Figura 40

PDR vs RSSI en escenario urbano para distintas modulaciones y distancias



En campo abierto se observa una relación coherente entre el nivel de señal recibido (RSSI) y la tasa de entrega de paquetes (PDR): a medida que la distancia aumenta y el RSSI se vuelve más negativo, el PDR tiende a degradarse. A 100 m y 400 m ambas plataformas mantienen RSSI relativamente favorable y PDR alto en la mayoría de PHY; sin embargo, desde 700 m la diferencia entre plataformas se hace evidente. En SAM4S-XPRO + ATREB215 el enlace conserva valores de RSSI menos críticos y, en consecuencia, sostiene PDR elevado en un mayor número de configuraciones, destacando que varias OFDM siguen operativas (especialmente hasta 700 m), lo que sugiere mejor tolerancia del receptor y mayor estabilidad del enlace. En cambio, en OpenMote B el RSSI cae con mayor severidad conforme aumenta la distancia y el PDR se concentra en pocas configuraciones, con un comportamiento claramente más limitado en OFDM. Aun así, en ambos casos se aprecia que las modulaciones más robustas como FSK y OQPSK, aunque con menores tasas de datos logran mantener entregas parciales incluso hacia 1000 m, evidenciando que en campo abierto el enlace aire-tierra mejora frente al escenario urbano.

Figura 41

Análisis de desempeño PDR a 100 metros en campo abierto

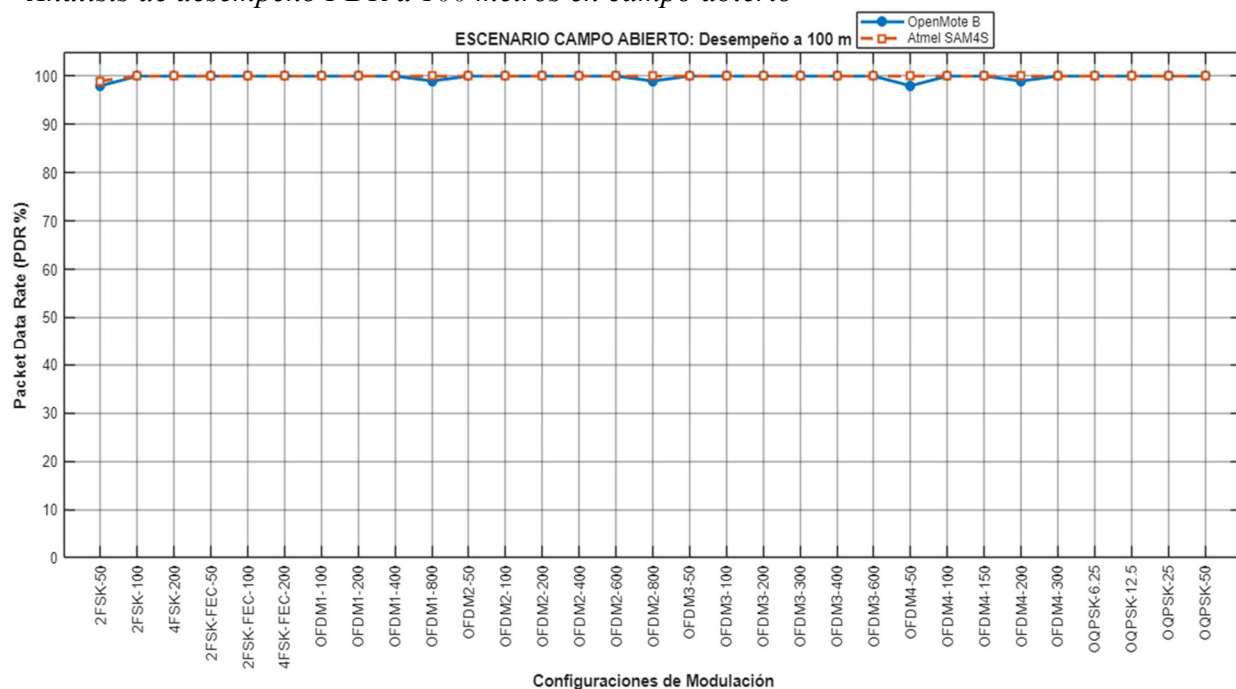


Figura 43

Análisis de desempeño PDR a 400 metros en campo abierto

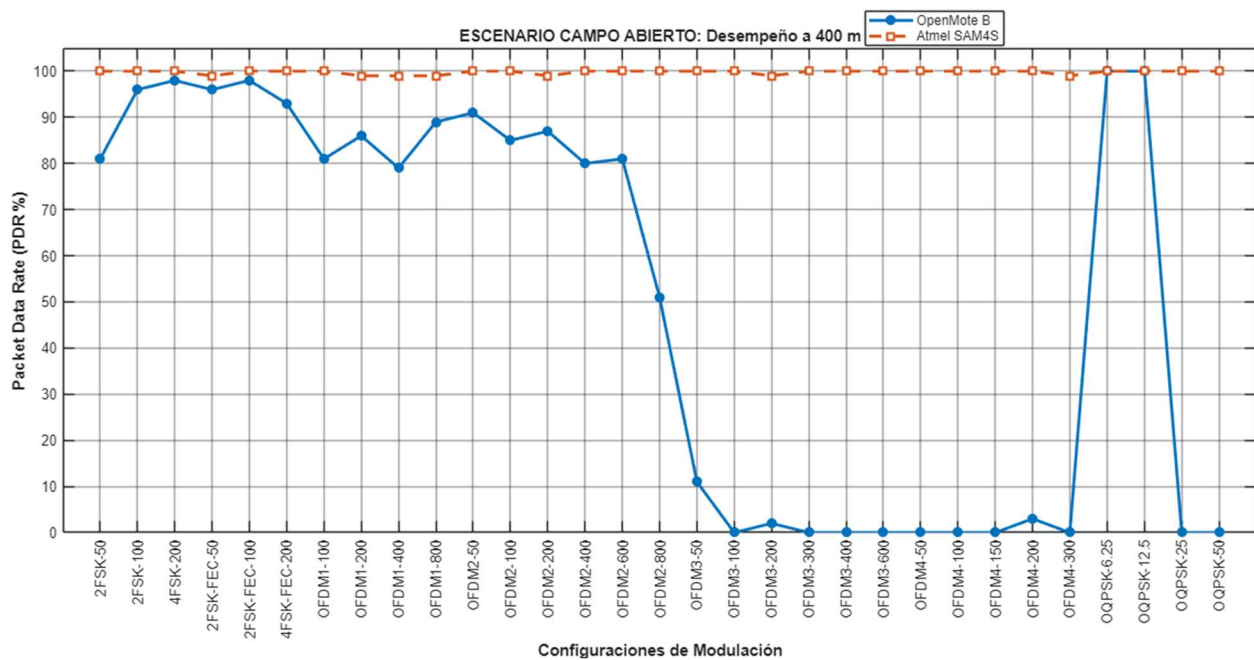


Figura 42

Análisis de desempeño PDR a 700 metros en campo abierto.

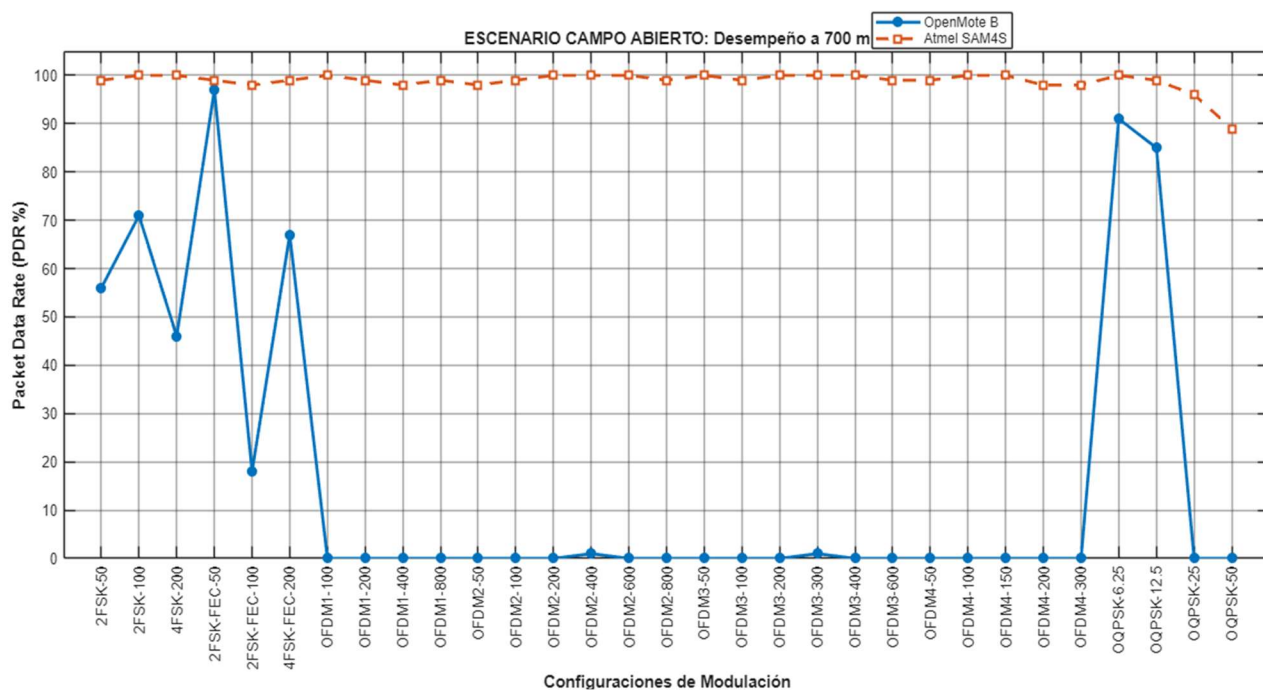
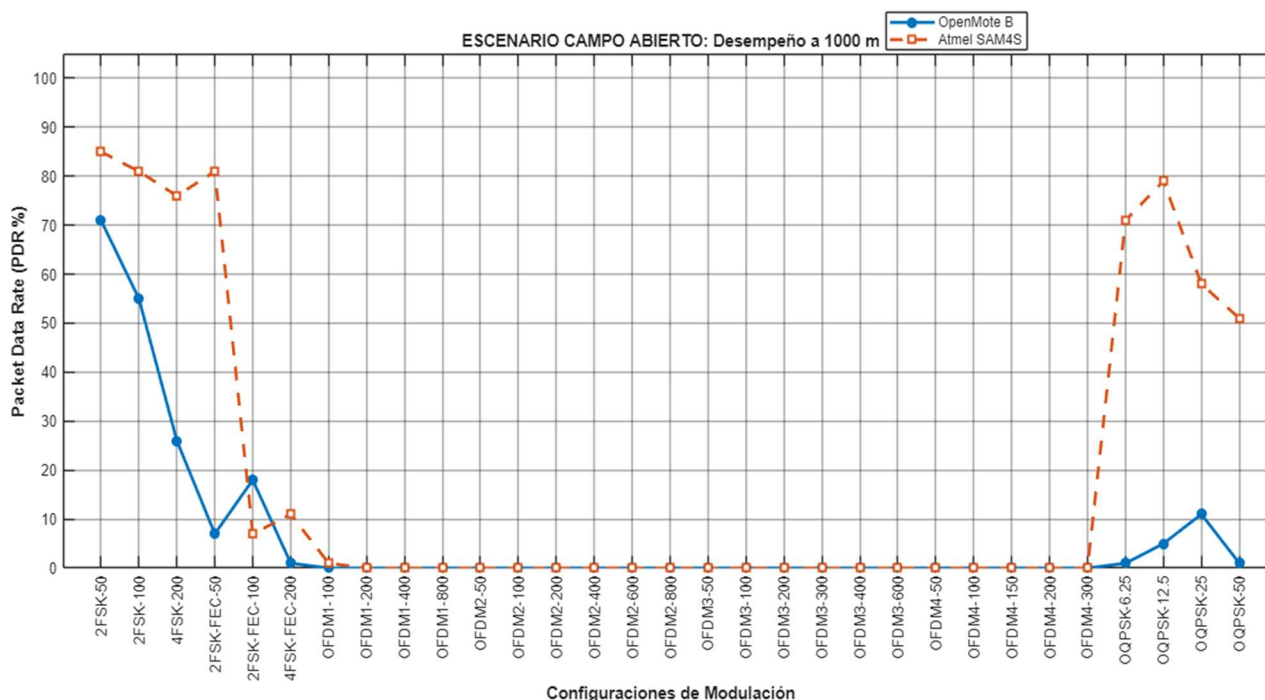


Figura 44

Análisis de desempeño PDR a 1000 metros en campo abierto.



4.4 Discusión sobre los resultados obtenidos

Los resultados obtenidos en los escenarios urbano y de campo abierto permiten discutir, con base en evidencia experimental, el potencial del estándar IEEE 802.15.4g para enlaces aire–tierra en aplicaciones con drones. En primer lugar, es clave contextualizar que el banco de pruebas se diseñó como un testbed de rendimiento: en cada configuración PHY se enviaron 100 paquetes en un intervalo corto de tiempo y luego se cambió de modulación para evaluar múltiples perfiles en condiciones comparables. Por esta razón, un PDR bajo en determinadas configuraciones no debe interpretarse automáticamente como “inservible”, sino como una señal de que, a ese ritmo de transmisión, con esa modulación y a esa distancia, la confiabilidad cae. En aplicaciones reales, especialmente en telemetría o sensado desde drones, suele ser más razonable un envío más pausado

y espaciado, lo que reduce congestión, colisiones, y permite operar con PHY robustas sin exigirles tasas sostenidas como en una prueba de estrés.

En el entorno urbano (Tabla 15 y mapa PDR–RSSI), el comportamiento muestra una degradación progresiva conforme aumenta la distancia, pero también evidencia una diferencia clara entre plataformas. A 100 m los resultados son prácticamente ideales en la mayoría de las modulaciones, lo que valida el enlace cuando el margen de señal es alto. Sin embargo, al llegar a 400 m y 700 m, el patrón se separa: la plataforma SAM4S-XPRO + ATREB215 mantiene un conjunto más amplio de configuraciones con PDR alto y RSSI todavía utilizable, mientras que en OpenMote B se observa una caída más agresiva del rendimiento en varias familias de modulación. Esta diferencia se vuelve crítica a 1000 m, donde en urbano la entrega de paquetes tiende a ser muy limitada, especialmente para configuraciones que dependen de condiciones de canal más favorables. En términos prácticos, el escenario urbano confirma el efecto combinado de obstáculos, multitrayecto e interferencia propia de entornos habitados: incluso con el TX a bordo del dron, el canal se vuelve altamente variable y penaliza a las configuraciones menos tolerantes al deterioro del RSSI.

Un punto relevante del escenario urbano es el desempeño de las modulaciones OFDM en la plataforma ATREB215. En el mapa PDR–RSSI se aprecia que, para varias configuraciones, OFDM logra sostener resultados competitivos respecto a otras familias, lo cual es coherente con el principio de OFDM: al usar subportadoras, la señal puede manejar mejor ciertas condiciones del canal, como selectividad en frecuencia y degradaciones por multitrayecto, típicas en áreas con muchas reflexiones. Esto no significa que OFDM sea una mala opción en todo caso, sino que presenta ventajas cuando el medio tiene varias señales como las zonas urbanas. En contraste, en OpenMote B los perfiles OFDM muestran una reducción más marcada a distancias medias y

largas, lo que sugiere una menor tolerancia del conjunto hardware específicamente el radio cuando el canal se complica.

En campo abierto (Tabla 16 y mapa PDR–RSSI), el panorama general mejora respecto al urbano, y esto se nota especialmente en la posibilidad de obtener entregas medibles a distancias donde en urbano ya no era viable. Con predominio de línea de vista, menor obstrucción y menos interferencia estructural, el RSSI se mantiene menos crítico en buena parte de las combinaciones a 100 m y 400 m, y recién a 700 m–1000 m se observa la degradación fuerte. No obstante, el comportamiento por familia de modulación cambia: aunque el escenario sea “más limpio”, varias configuraciones OFDM no sostienen el mismo rendimiento que mostraron en urbano dentro de la plataforma OpenMote y, en general, a 1000 m su desempeño tiende a ser muy limitado. En cambio, modulaciones consideradas más robustas (como FSK y OQPSK) siguen mostrando capacidad de entregar paquetes incluso cuando el RSSI cae, aunque con degradación natural por distancia. Esto es importante: en un enlace aire–tierra, la robustez no solo se mide por velocidad máxima, sino por la capacidad de mantener comunicación cuando el margen disminuye.

La lectura conjunta de PDR y RSSI refuerza la interpretación anterior: cuando el RSSI se desplaza hacia valores más negativos, el PDR cae, pero no lo hace igual para todas las plataformas ni para todas las modulaciones. La plataforma SAM4S-XPRO + ATREB215 evidencia un comportamiento más consistente: conserva PDR elevado en un número mayor de PHY a distancias medias, lo que sugiere un mejor margen efectivo del enlace. En la discusión del testbed, esto se puede asociar a la calidad de implementación: la construcción del módulo de radio, la etapa RF, la estabilidad del oscilador, el desempeño del receptor y el diseño general de la placa suelen influir en sensibilidad, selectividad y tolerancia al ruido. Por costo y diseño, la solución basada en Microchip (ATREB215) tiende a ser más sólida como plataforma de evaluación, mientras que

OpenMote B aunque funcional muestra un rendimiento menor en situaciones exigentes, especialmente al acercarse al límite del enlace.

Aun así, el menor rendimiento de OpenMote B no debe traducirse en una conclusión simplista. Su ventaja práctica está en su tamaño, compatibilidad y simplicidad, y los resultados muestran que en distancias cortas a medias (por ejemplo, ≤ 400 m) puede operar de forma muy estable en varias configuraciones, lo que la vuelve útil en aplicaciones donde el dron trabaja en áreas relativamente cercanas o en misiones con enlaces no tan extendidos. Además, si la aplicación no requiere transmisiones intensivas “en ráfaga” como en el testbed (100 paquetes en pocos segundos), sino reportes periódicos más espaciados, la confiabilidad puede ser suficiente para telemetría, monitoreo ambiental o envío de estados. En cambio, cuando el objetivo es maximizar confiabilidad en distancias mayores y bajo variabilidad del canal, el conjunto SAM4S-XPRO + ATREB215 se presenta como una opción más eficiente en ambos entornos, al sostener mejor el rendimiento y ofrecer una operación más estable a medida que el RSSI se degrada.

Finalmente, estas observaciones sostienen la idea central del trabajo: el estándar IEEE 802.15.4g puede utilizarse en aplicaciones con drones, pero su desempeño depende fuertemente de tres decisiones: (1) la plataforma hardware (calidad RF y diseño), (2) la selección de la modulación según el entorno (urbano vs abierto), y (3) el patrón de tráfico real de la aplicación (frecuencia de envío y tamaño de datos). En el testbed se priorizó comparar configuraciones bajo condiciones intensivas y rápidas, lo cual es útil para medir límites y tendencias; sin embargo, para aplicaciones reales se recomienda complementar con perfiles de transmisión más representativos (envíos periódicos y no tan seguidos), de modo que se determine con mayor precisión qué combinaciones PHY-plataforma son las más adecuadas para cada misión aérea.

Conclusiones

El análisis desarrollado en esta investigación confirma que las tecnologías de baja potencia y largo alcance constituyen una base adecuada para aplicaciones en entornos abiertos y para escenarios de redes aéreas, al priorizar eficiencia energética, simplicidad de despliegue y operación en bandas ISM. En este contexto, la evaluación del estándar IEEE 802.15.4g resulta especialmente pertinente, ya que ofrece múltiples opciones de capa física que permiten adaptar el enlace según los requerimientos de cobertura, robustez y ritmo de transmisión, aspectos clave cuando el transmisor se encuentra a bordo de un dron y el canal puede variar por distancia, orientación y condiciones del entorno.

El testbed propuesto se estructuró como un enlace punto a punto en sub-GHz, orientado a caracterizar el comportamiento de 31 configuraciones PHY bajo dos condiciones representativas: urbano y campo abierto. A diferencia de un despliegue final de aplicación, la metodología utilizó ráfagas rápidas de paquetes para comparar configuraciones de forma homogénea y revelar límites de rendimiento. Por ello, un PDR reducido en ciertos perfiles no implica que una modulación sea inutilizable, sino que, bajo un patrón de transmisión intensivo, el enlace pierde confiabilidad; en aplicaciones reales de drones, donde la telemetría y el sensado suelen transmitirse de manera más espaciada, es esperable que las modulaciones robustas mantengan un comportamiento funcional con mayores márgenes.

En el escenario urbano, los mapas PDR–RSSI y la tabla comparativa evidencian cómo la presencia de obstáculos, reflexiones e interferencia incrementa la variabilidad del canal y acelera la degradación al aumentar la distancia. En este entorno, la plataforma SAM4S-XPRO + ATREB215 mantiene un comportamiento más estable, con valores de PDR altos en un mayor número de configuraciones y con una caída menos abrupta conforme el RSSI se vuelve más negativo. Además, se observa que OFDM presenta un desempeño competitivo en esta plataforma

para varias configuraciones, lo que es consistente con el uso de subportadoras que pueden aportar tolerancia frente a condiciones complejas del canal cuando el hardware acompaña esa exigencia. En contraste, OpenMote B muestra una reducción más marcada del rendimiento en distancias medias y largas, particularmente en configuraciones OFDM, lo que sugiere menor margen efectivo y mayor sensibilidad al deterioro del RSSI en condiciones urbanas.

En campo abierto, el enlace mejora de manera evidente respecto al escenario urbano, principalmente por el predominio de línea de vista y la reducción de obstrucciones. Esto se refleja en la posibilidad de mantener entregas medibles a mayores distancias y en una relación más estable entre RSSI y PDR, donde la degradación responde de forma más directa al incremento de separación entre nodos. En este escenario, las modulaciones más robustas como FSK y OQPSK sostienen mejores resultados conforme el RSSI cae, lo que las vuelve apropiadas para misiones donde la prioridad es mantener conectividad aire–tierra con márgenes reducidos. En cambio, varias configuraciones OFDM no muestran el mismo alcance práctico, especialmente en OpenMote B, lo que refuerza que su uso es más conveniente cuando el enlace dispone de buen margen o cuando se cuenta con una plataforma de mayor capacidad RF como la basada en ATREB215.

La comparación entre plataformas también permite discutir el impacto del diseño y la calidad del hardware en el desempeño real del enlace. La solución SAM4S-XPRO + ATREB215 presenta resultados globalmente superiores y más consistentes en ambos entornos, lo que puede atribuirse a una implementación RF más robusta, mejor estabilidad y mayor precisión en la modulación/demodulación, aspectos que normalmente se correlacionan con el costo y la calidad de construcción. OpenMote B, aunque mostró un rendimiento menor al exigir distancias largas y condiciones más críticas, no debe descartarse: su desempeño sólido en rangos cortos y medios, su formato compacto y su practicidad la hacen útil para aplicaciones cercanas al punto receptor, para

despliegues livianos o para escenarios de campo abierto donde el diseño de la misión mantenga distancias controladas.

Los resultados consolidan la idea central del trabajo: IEEE 802.15.4g puede emplearse como base para comunicaciones en redes aéreas con drones, pero la confiabilidad depende de la selección adecuada del PHY, del entorno de propagación, del margen RSSI disponible y del patrón de tráfico. El testbed permitió identificar tendencias y límites bajo condiciones intensivas de transmisión, aportando evidencia para proponer criterios de diseño más realistas, donde la tasa de envío se ajuste a la naturaleza de la aplicación y donde la elección de modulación dependa de la aplicación para garantizar robustez o capacidad según la distancia y el comportamiento del canal.

Recomendaciones

Para que los resultados del testbed sean más útiles en una implementación real con drones, conviene evaluar también el enlace con envíos espaciados (telemetría cada cierto tiempo) y no solo con ráfagas rápidas de paquetes. En una misión de vuelo no siempre se transmite a máxima velocidad; muchas veces importa más que los datos lleguen con estabilidad, aunque sea con menos paquetes por segundo.

En el momento de escoger la plataforma, el criterio puede basarse en el margen real del enlace observado en PDR-RSSI. La combinación SAM4S-XPRO + ATREB215 mostró un comportamiento más consistente, por lo que encaja mejor cuando se busca mayor alcance efectivo y estabilidad en condiciones cambiantes, sobre todo en urbano. OpenMote B, aunque rinde menos en escenarios exigentes, sigue siendo útil por su tamaño, practicidad y buen desempeño a distancias cortas y medias, donde puede funcionar bien en aplicaciones cercanas al punto receptor o en misiones con radio de operación controlado.

La selección de la modulación debería alinearse con la finalidad del dato. Cuando lo importante es sostener la comunicación con el dron y evitar pérdidas, las familias FSK y OQPSK suelen adaptarse mejor, especialmente cuando el RSSI empieza a caer; su ventaja no está en “llenar el canal” con muchos paquetes, sino en mantener entregas más estables si el tráfico se maneja con intervalos adecuados. En cambio, si se necesita más rendimiento en distancias cortas y el enlace tiene buen margen, OFDM puede aprovecharse, y en los resultados se nota que con ATREB215 se comporta mejor incluso en urbano, donde el canal es más complicado.

Para escenarios urbanos o con muchas reflexiones, vale la pena planificar el enlace pensando en variabilidad del canal: cambios de orientación del dron, multitrayecto y ruido en banda ISM. Allí OFDM puede aportar ventajas en la plataforma ATREB215, pero el diseño debe acompañarse con decisiones prácticas como el canal menos ocupado, un punto receptor bien ubicado, y una distancia objetivo realista. En campo abierto, el enfoque puede priorizar estabilidad y cobertura, aprovechando la línea de vista para sostener enlaces más largos con modulaciones robustas.

También ayuda reforzar la campaña experimental incorporando factores que en un dron afectan directo al RSSI: altura de vuelo, ángulo/orientación, tipo de antena y ubicación del receptor en tierra. Con pequeñas variaciones de estos parámetros el enlace puede cambiar bastante, sobre todo a 700 m–1000 m. Medirlos de forma controlada (una variable a la vez) permite transformar el resultado en reglas prácticas de despliegue: altura mínima conveniente, posición del receptor, y rango donde conviene cambiar de PHY.

Además, el análisis puede ampliarse a futuro incorporando un sensor real y transmitiendo datos de sensado (temperatura, humedad, posición, entre otros) en condiciones más cercanas a una aplicación práctica. En ese caso, el rendimiento del enlace podría evaluarse con menos paquetes y envíos más espaciados, lo que permitiría observar el comportamiento de la comunicación bajo una

carga típica de telemetría y no únicamente bajo tráfico intensivo de prueba. Aun así, con el enfoque experimental aplicado en este trabajo se obtuvieron resultados suficientemente claros y comparables, permitiendo construir tablas de referencia y criterios de selección para el uso de IEEE 802.15.4g en escenarios como agroindustria, monitoreo en campo abierto y telemetría aire–tierra en drones. A continuación, se plantean aplicaciones que se pueden realizar con este estándar:

1. Transmisión de Video.

Esta aplicación explota la tasa máxima de transmisión de 800 kbps disponible en el modo OFDM Option 1 del estándar IEEE 802.15.4g. En escenarios donde el dron opera a corta distancia del receptor y existe un nivel adecuado de señal (LoS), es posible transmitir video comprimido mediante el códec H.264 en resoluciones QVGA (320×240) o CIF (352×288), con una tasa de entre 10 y 15 cuadros por segundo (fps).

Este esquema permite realizar inspecciones visuales en tiempo real de infraestructuras como líneas de alta tensión, represas o cubiertas industriales, garantizando una supervisión inmediata sin depender de enlaces Wi-Fi convencionales de corto alcance.

2. Telemetría para Aplicaciones Agroindustriales

Para aplicaciones en entornos rurales extensos, las modulaciones OQPSK y FSK resultan más adecuadas debido a su mayor sensibilidad y estabilidad frente a variaciones del canal. El sistema permite la transmisión continua de tramas de telemetría crítica, incluyendo coordenadas GPS, altitud, velocidad, estado de batería y datos provenientes de sensores ambientales (por ejemplo, humedad del suelo). Estas comunicaciones pueden mantenerse a distancias superiores a 700 metros, incluso ante cambios bruscos de orientación del dron. Este comportamiento garantiza la continuidad del enlace en zonas agrícolas extensas donde no existe infraestructura de conectividad tradicional.

3. Recolección de Datos en Entornos Urbanos.

El sistema basado en el microcontrolador SAM4S-XPRO junto con el transceptor ATREB215 permite un desempeño adecuado frente a condiciones de multitrayecto características de entornos urbanos.

En este esquema, el dron actúa como recolector móvil de datos (data mule), sobrevolando nodos sensores instalados en puntos de difícil acceso, como azoteas o luminarias públicas. Una vez establecida la proximidad, se activa el modo OFDM a 800 kbps para descargar ráfagas de información histórica, como registros de calidad del aire o datos de tráfico vehicular.

La alta tasa de transmisión reduce el tiempo necesario para la descarga de datos, optimizando el consumo energético del dron durante la misión.

4. Red de Comunicación para Emergencias y Rescate

La posibilidad de cambiar dinámicamente el esquema de modulación permite adaptar el sistema a entornos altamente variables, como zonas afectadas por desastres naturales. En condiciones de interferencia severa o enlaces sin línea de vista (NLoS), se emplea modulación OQPSK con tasas entre 6.25 y 50 kbps para priorizar la confiabilidad sobre la velocidad. Bajo este enfoque se transmiten mensajes cortos de texto, coordenadas de localización y datos básicos de identificación. Este mecanismo permite mantener operativa una red de comunicación aérea provisional que funcione como enlace entre rescatistas y un centro de control en tierra.

5. Monitoreo Ambiental y Generación de Mapas en Tiempo Real

El uso del modo OFDM con ancho de banda de 1200 kHz permite la transmisión de tramas de datos de mayor complejidad generadas por sensores multiespectrales o térmicos integrados en el dron. Durante el sobrevuelo, el sistema envía paquetes que contienen múltiples variables ambientales previamente procesadas a bordo, permitiendo que la estación terrestre procese y visualice mapas de distribución térmica o índices de vegetación. Esta capacidad resulta adecuada

para aplicaciones como detección temprana de incendios forestales o análisis de cobertura vegetal en grandes extensiones.

Bibliografía

- Amin, M. S., & Rahman, S. (2023). An Introduction of Open System Interconnection (OSI) Model and its Architecture. *ResearchGate*.
https://www.researchgate.net/publication/371120497_An_Introduction_of_Open_System_Interconnection_OSI_Model_and_its_Architecture
- Austin, R. (2010). *Unmanned Aircraft Systems: UAVS Design, Development and Deployment*. John Wiley & Sons.
- Awati, R., Froehlich, A., & Rosencrance, L. (2025). *What is the OSI model? The 7 layers of OSI explained*. <https://www.techtarget.com/searchnetworking/definition/OSI>
- Bawany, N., & others. (2025). *Comparison of LPWAN Technologies: Challenges and Solutions for IoT Applications*. <https://arxiv.org/pdf/2503.11162>
- Buyuksar, A. B., Erdogan, E., & Altunbas, I. (2022). On the Performance of UAV Relaying with Reconfigurable Antenna and Media Based Modulation in the Presence of Shadowed Fading. *ArXiv Preprint ArXiv:2206.04302*.
- Chabot, D., Hodgson, A. J., Hodgson, J. C., & Anderson, K. (2022). ‘Drone’: technically correct, popularly accepted, socially acceptable. *Drone Systems and Applications*, 10(1), 399–405.
<https://doi.org/10.1139/dsa-2022-0041>
- Dabiri, M. T., Safi, H., Parsaeefard, S., & Saad, W. (2019). Analytical Channel Models for Millimeter Wave UAV Networks under Hovering Fluctuations. *ArXiv Preprint ArXiv:1905.01477*.
- de Aviación Civil del Ecuador, D. G. (2025). *Brochure informativo: Aeronaves Pilotadas a Distancia (UAS)*. <https://www.aviacioncivil.gob.ec>

- Deng, X., Deng, Z., Zheng, L., Yang, C., & Chen, C. (2024). Optimization of D2D emergency communication resources for UAV relay based on DA-STD3. *EURASIP Journal on Wireless Communications and Networking*, 2024(1), 88. <https://doi.org/10.1186/s13638-024-02416-x>
- desconocido, A. (2024). *Drones y el ecosistema*. <https://dronesyunmejorambiente.blogspot.com/2024/06/drones-y-el-ecosistema.html>
- Diane, A., Diallo, O., & Ndoye, E. H. M. (2025). A systematic and comprehensive review on low power wide area network: characteristics, architecture, applications and research challenges. *Discover Internet of Things*, 5(1), 7. <https://doi.org/10.1007/s43926-025-00097-6>
- Dobrilović, D., Mazalica, M., & Gecin, G. (2022). The Performance Analyses of IEEE 802.15.4G SUN Low-Power Wireless Networks and Their Application. *Interdisciplinary Description of Complex Systems*, 20(3), 250–256. <https://doi.org/10.7906/indecs.20.3.4>
- Floreano, D., & Wood, R. J. (2015). Science, technology and the future of small autonomous drones. *Nature*, 521(7553), 460–466. <https://doi.org/10.1038/nature14542>
- Ghosh, S., Roy, S. D., Panigrahi, B., & Kundu, S. (2024). On Providing Energy Harvested Multi-hop D2D Communication with UAV Bridge in Disaster Area. *Wireless Personal Communications*, 138(3), 1501–1529. <https://doi.org/10.1007/s11277-024-11547-9>
- HARADA, H., MIZUTANI, K., FUJIWARA, J., MOCHIZUKI, K., OBATA, K., & OKUMURA, R. (2017). IEEE 802.15.4g Based Wi-SUN Communication Systems. *IEICE Transactions on Communications*, E100.B(7), 1032–1043. <https://doi.org/10.1587/transcom.2016SCI0002>
- Hussain, A., Li, S., Hussain, T., Lin, X., Ali, F., & AlZubi, A. A. (2024). Computing Challenges of UAV Networks: A Comprehensive Survey. *Computers, Materials and Continua*, 81(2), 1999–2051. <https://doi.org/https://doi.org/10.32604/cmc.2024.056183>
- IEEE Open Journal of the Communications Society. (2024). *Call for Papers: Low-Power Wide-Area Networks (LPWAN)*.

- IEEE Standards Association. (2012a). *IEEE Standard for Local and Metropolitan Area Networks—Part 15.4: Low-Rate Wireless Personal Area Networks (LR-WPANs) Amendment 3: Physical Layer (PHY) Specifications for Low-Data-Rate, Wireless, Smart Metering Utility Networks*.
- IEEE Standards Association. (2012b). *IEEE Standard for Local and Metropolitan Area Networks—Part 15.4: Low-Rate Wireless Personal Area Networks (LR-WPANs) Amendment 3: Physical Layer (PHY) Specifications for Smart Utility Networks* (Issue IEEE Std 802.15.4g-2012). <https://doi.org/10.1109/IEEESTD.2012.6163952>
- Inc., T. C. (2024). *LoRaWAN vs NB-IoT vs Sigfox: Which is Best for Your IoT Application?* <https://tektelic.com/expertise/lorawan-vs-nb-iot-sigfox-and-lte-comparison/>
- International Data Corporation. (2021). *Worldwide Drone Market Forecast, 2021–2025*. <https://www.idc.com>
- ISO/IEC/IEEE. (2018). *Norma internacional ISO/IEC/IEEE - Ingeniería de sistemas y software - Procesos del ciclo de vida - Ingeniería de requisitos*.
- Lekic, M., & Gajic, D. (2020). Performance Evaluation of IEEE 802.15.4g Physical Layers in Urban Environments. *Proceedings of the ERK 2020 Conference*.
- Lekic, M., & Gardasevic, G. (2020). Performance Evaluation of IEEE 802.15.4g Physical Layers in Urban Environments. *Proceedings of the ERK 2020 Conference*.
- Loh, T. H., Hudlička, M., Brown, T., Tian, Z., & Humphreys, D. (2016). *Literature review of wireless link quality metrics*. <https://doi.org/10.13140/RG.2.2.10309.14567>
- Muñoz, A., & Pérez, J. (2018a). Evaluación del rendimiento de enlaces inalámbricos de bajo consumo en entornos urbanos y rurales. *Revista Iberoamericana de Tecnologías Del Aprendizaje*, 13(2), 45–52.

- Muñoz, A., & Pérez, J. (2018b). Evaluación del rendimiento de enlaces inalámbricos de bajo consumo en entornos urbanos y rurales. *Revista Iberoamericana de Tecnologías Del Aprendizaje*, 13(2), 45–52.
- Muñoz, J., Chang, T., Vilajosana, X., & Watteyne, T. (2018). Evaluation of IEEE802.15.4g for Environmental Observations. *Sensors*, 18(10). <https://doi.org/10.3390/s18103468>
- Nagai, Y., Guo, J., Sumi, T., Orlik, P. V., & Mineno, H. (2021). *Sub-1 GHz Wireless Coexistence of IEEE 802.15.4g and IEEE 802.11ah Using Hybrid CSMA/CA* (Issues TR2021-116). <https://www.merl.com/publications/docs/TR2021-116.pdf>
- Pinel-Ramos, L., Ortega-Villa, A., González-Leyva, L., Martínez-Pérez, L., & Merino-Sotelo, J. (2023a). El uso de drones como herramienta de estudio y conservación ambiental. *Reacción: Revista de Divulgación Científica de La Universidad Veracruzana*, 2(2), 38–47. <https://www.uv.mx/neuro/files/2023/10/Pinel-Ramos-et-al-2023-Drones-divulgacion-solo-articulo.pdf>
- Pinel-Ramos, L., Ortega-Villa, A., González-Leyva, L., Martínez-Pérez, L., & Merino-Sotelo, J. (2023b). El uso de drones como herramienta de estudio y conservación ambiental. *Reacción: Revista de Divulgación Científica de La Universidad Veracruzana*, 2(2), 38–47. <https://www.uv.mx/neuro/files/2023/10/Pinel-Ramos-et-al-2023-Drones-divulgacion-solo-articulo.pdf>
- Pitu, F., & Gaitan, N. C. (2025). Implementing a Wide-Area Network and Low Power Solution Using Long-Range Wide-Area Network Technology. *Technologies*, 13(1). <https://doi.org/10.3390/technologies13010036>
- Polygons.at. (2023a). *Comparison of LPWAN Protocols for IoT – Part 1*. <https://polygons.at/2023/02/04/comparison-of-lpwan-protocols-for-iot-part-1/>

- Polygons.at. (2023b). *Comparison of LPWAN Protocols for IoT – Part 1*.
<https://polygons.at/2023/02/04/comparison-of-lpwan-protocols-for-iot-part-1/>
- Pressman, R. S., & Maxim, B. R. (2020). *Software Engineering: A Practitioner's Approach* (9th ed.). McGraw-Hill Education.
- PwC. (2023). *Clarity from above: PwC Global Drone Market Forecast 2023–2030*.
- Royce, W. W. (1970). Managing the Development of Large Software Systems. *Proceedings of IEEE WESCON*, 1–9.
- Shakhatreh, H., Sawalmeh, A., Al-Fuqaha, A., Dou, Z., Almaita, E., Khalil, I., Shamsiah Othman, N., Khreishah, A., & Guizani, M. (2018). Unmanned Aerial Vehicles: A Survey on Civil Applications and Key Research Challenges. *ArXiv E-Prints*, arXiv:1805.00881.
<https://doi.org/10.48550/arXiv.1805.00881>
- Shayea, I., Dushi, P., Banafaa, M., Rashid, R. A., Ali, S., Sarijari, M. A., Daradkeh, Y. I., & Mohamad, H. (2022). Handover Management for Drones in Future Mobile Networks—A Survey. *Sensors*, 22(17). <https://doi.org/10.3390/s22176424>
- Singya, P. K., & Alouini, M.-S. (2021). Performance of UAV assisted Multiuser Terrestrial-Satellite Communication System over Mixed FSO/RF Channels. *ArXiv Preprint ArXiv:2109.05762*.
- Software, B. M. C. (2023). OSI Model: The 7 Layers of Network Architecture. *BMC Blogs*.
<https://www.bmc.com/blogs/osi-model-7-layers/>
- Solimini, A. (2019). *Reliable IEEE 802.15.4g-based Smart Utility Networks via Adaptive Techniques* [Universidad de Padua]. https://thesis.unipd.it/retrieve/2ef37bac-7ed9-48e1-8281-85a583a1848b/tesi__Solimini.pdf

- Tangsunantham, N., & Pirak, C. (2023). Experimental Performance Analysis of Hardware-Based Link Quality Estimation Modelling Applied to Smart Grid Communications. *Energies*, *16*(11). <https://doi.org/10.3390/en16114326>
- TEKTELIC Communications. (2025). *Packet Delivery Ratio (PDR)*. <https://tektelic.com/what-it-is/packet-delivery-ratio/>
- Tuset-Peiró, P., Gomes, R. D., Thubert, P., Cuerva, E., Egusquiza, E., & Vilajosana, X. (2020). A Dataset to Evaluate IEEE 802.15.4g SUN for Dependable Low-Power Wireless Communications in Industrial Scenarios. *Data*, *5*(3). <https://doi.org/10.3390/data5030064>
- Unidas, N. (2015). *Objetivo 9: Construir infraestructuras resilientes, promover la industrialización inclusiva y sostenible y fomentar la innovación*. <https://www.un.org/sustainabledevelopment/es/infrastructure/>
- Wei, Z., Cai, Y., Sun, Z., Ng, D. W. K., Yuan, J., Zhou, M., & Sun, L. (2020). Sum-Rate Maximization for IRS-Assisted UAV OFDMA Communication Systems. *ArXiv Preprint ArXiv:2008.09939*.
- Wei, Z., Zhu, M., Zhang, N., Wang, L., Zou, Y., Meng, Z., Wu, H., & Feng, Z. (2022). *UAV Assisted Data Collection for Internet of Things: A Survey*. <https://arxiv.org/abs/2211.09555>

Anexos

8.1 Datasheet Atmel AT86RF215 Device Family



Atmel AT86RF215 Device Family

**Sub-1GHz/2.4GHz Transceiver and I/Q Radio for
IEEE Std 802.15.4™-2015
IEEE Std 802.15.4g™-2012
ETSI TS 102 887-1**

AT86RF215 / AT86RF215IQ / AT86RF215M

DATASHEET

Features AT86RF215

- Fully integrated radio transceiver covering 389.5-510MHz / 779-1020MHz / 2400-2483.5MHz including:
 - European band: 863-870MHz / 870-876MHz / 915-921MHz
 - Chinese band: 470-510MHz / 779-787MHz
 - North American band: 902-928MHz
 - Korean band: 917-923.5MHz
 - Japanese band: 920-928MHz
 - World-wide ISM band: 2400-2483.5MHz
- I/Q data interface:
 - One TX and two RX serial low voltage differential signal (LVDS) interfaces
 - 13-bit I/Q data interface with a sampling frequency of up to 4MHz
- Transceiver Control interface: SPI (serial peripheral interface)
- Supported PHYs (*proprietary)
 - MR-FSK
 - Symbol rates: 50, 100, 150, 200, 300*, 400ksymbol/s
 - Rate 1/2-FEC: RSC and NRNSC, with and without interleaving
 - Order: 2-level, 4-level
 - MR-OFDM
 - Option 1: 100, 200, 400, 800, 1200*, 1600*, 2400*kb/s
 - Option 2: 50, 100, 200, 400, 600, 800, 1200*kb/s
 - Option 3: 50, 100, 200, 300, 400, 600kb/s
 - Option 4: 50, 100, 150, 200, 300kb/s
 - MR-O-QPSK
 - 100kchip/s with 6.25, 12.5, 25, 50kb/s data rate
 - 200kchip/s with 12.5, 25*, 50*, 100*kb/s data rate
 - 1000kchip/s with 31.25, 125, 250, 500kb/s data rate
 - 2000kchip/s with 31.25, 125, 250, 500, 1000*kb/s data rate
 - O-QPSK
 - 1000kchip/s with 250kb/s and 500*kb/s data rate
 - 2000kchip/s with 250kb/s and 1000*kb/s data rate
- Bi-directional differential RF signal ports for:
 - Band I: 433/470/780/863/868/915/917/920MHz
 - Band II: 2450MHz

- Simultaneous operation of sub-1GHz and 2.4GHz transceiver
- Separate 2kbytes RX and TX frame buffer
- IEEE MAC support
 - Frame filter (IEEE Std 802.15.4-2006)
 - FCS handling
 - Automatic acknowledgement (IEEE Std 802.15.4-2006)
 - CCA with automatic transmit
- Industry leading link budget
 - Programmable TX output power up to +14.5dBm@900MHz band
 - Noise figure below 5dB for sub-1GHz and 2.4GHz transceiver
 - Receiver sensitivity down to -123dBm at 6.25kb/s MR-O-QPSK
- Radio transceiver features
 - Integrated TX/RX switch, LNA, PLL loop filter and RF frontend control
 - Fast settling PLL supporting frequency hopping
 - Automatic filter calibration
- Received signal strength indicator / energy detection
- True random number generator
- Optimized for low BOM cost and ease of production
- Low power supply voltage from 1.8V to 3.6V
- Internal voltage regulators and battery monitor
- Reduced power consumption (RPC) modes for MR-FSK and MR-OQPSK
- Low current consumption (incl. baseband processing / without I/Q interface)
 - Deep sleep 30nA
 - RX listen 6..28mA (RPC mode dependent)
 - RX active 28mA
 - TX 62mA @14dBm output power
- Industrial temperature range from -40°C to +85°C
- 48-pin low-profile lead-free plastic QFN package

1. Description

The AT86RF215 is a multi-band radio transceiver for various sub-1GHz bands and the 2.4GHz band specially designed for smart metering and applications implementing IEEE Std 802.15.4g™-2012 [3], ETSI TS 102 887-1 [5], IEEE Std 802.15.4™-2015 [7].

The device is comprised of two independent transceivers, each with its own baseband and I/Q data interface. The AT86RF215 incorporates two transceivers and two baseband cores forming two independent radio systems. The transceivers are highly integrated minimizing the number of external components required on the printed circuit board (PCB). The supply voltage ranges from 1.8V to 3.6V. A 26MHz temperature controlled oscillator (TCXO) or a crystal oscillator (XTAL) is used as a reference clock.

The AT86RF215 allows simultaneous independent reception in the sub-1GHz and 2.4GHz bands. Each radio frequency (RF) port is accessed with balanced differential signal pairs. Optimal sensitivity and output power are achieved with 50Ω differential load. The device offers a high link budget with maximum TX output power of 14.5dBm@900MHz and sensitivity down to -123dBm@MR-OQPSK-6.25kb/s.

The device is controlled via a fast serial peripheral interface (SPI). Dedicated MAC hardware, random number generator and on-board battery monitoring improve overall system efficiency and timing.

The AT86RF215 can be operated with an external microcontroller (e.g. Atmel SAM4 Family) and/or an external baseband processor.

1.1 Device Family

1.1.1 Overview

Table 1-1. Device Family Overview

Device	Description
AT86RF215	<ul style="list-style-type: none">Dual band transceiver and I/Q radioEmbedded baseband supporting MR-FSK, MR-OFDM, MR-O-QPSK, and O-QPSKCompliant to IEEE Std 802.15.4g™-2012 [3]; IEEE Std 802.15.4™-2011 [2]; ETSI TS 102 887-1 [5], IEEE Std 802.15.4™-2015 [7]
AT86RF215IQ	<ul style="list-style-type: none">I/Q radio (13-bit I/Q low voltage differential signal (LVDS) interface)
AT86RF215M	<ul style="list-style-type: none">Sub-1GHz Transceiver and I/Q radioEmbedded baseband supporting MR-FSK, MR-OFDM, MR-O-QPSK, and O-QPSKCompliant to IEEE Std 802.15.4g™-2012 [3]; ETSI TS 102 887-1 [5]

Note: For operation of the AT86RF215M see "[Basic Operation of AT86RF215M](#)" on page 42.

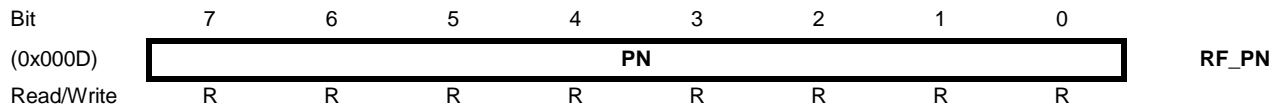
1.1.2 Device Identification

The device identifier can be read from the register [RF_PN](#). The version number of the device can be read from the register [RF_VN](#).

1.1.3 Register Description

1.1.3.1 RF_PN – Device Part Number

The register contains the part number of the device.



- **Bit 7:0 – RF_PN.PN: Device Part Number**

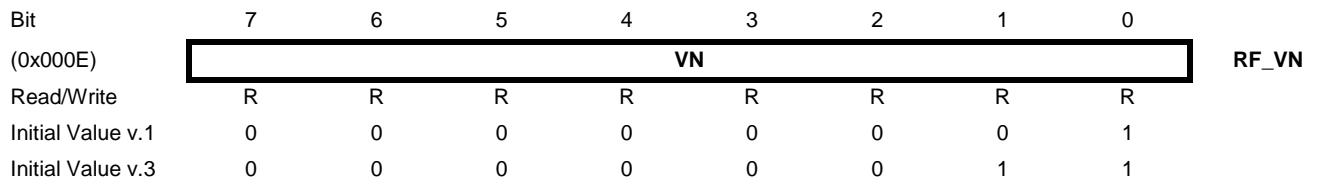
The register contains the part number of the device.

Table 1-2. PN

Sub-register	Value	Description
PN	0x34	AT86RF215
	0x35	AT86RF215IQ
	0x36	AT86RF215M

1.1.3.2 RF_VN – Device Version Number

The register contains the version number of the device.

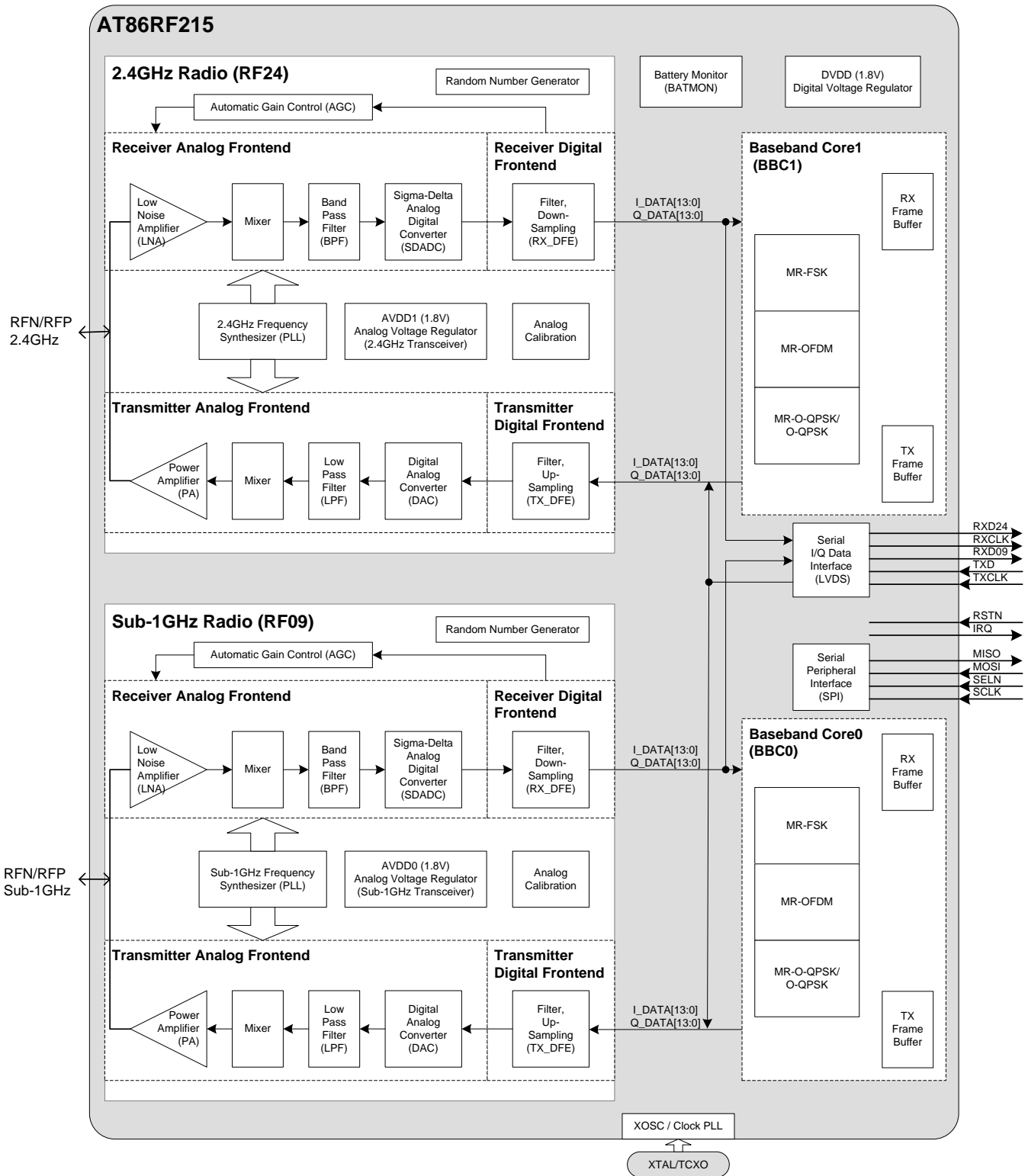


1.2 Block Diagram

The device features two independent radio systems. It contains one sub-1GHz transceiver and one 2.4GHz transceiver. Each transceiver is paired with a baseband core optimized to demodulate signals commonly used in the associated band, thus providing complete RF-to-Baseband operation. The internal baseband cores support MR-FSK, O-QPSK/MR-O-QPSK and MR-OFDM modulation schemes. Alternatively users can route the I/Q data stream directly to an external processor for advanced signal processing using the 13-bit LVDS interface.

The AT86RF215 block diagram is shown in Figure 1-1.

Figure 1-1. AT86RF215 Block Diagram



- Notes:
1. Baseband Core0/1 are not available at AT86RF215IQ
 2. 2.4GHz Radio (RF24) and Baseband Core1 (BBC1) are not available at AT86RF215M

1.3 Control Logic and Naming Conventions

Both radio and baseband cores have separate register blocks. The sub-1GHz radio register names are prefixed by “RF09_”. The 2.4GHz radio transceiver register names are prefixed by “RF24_”. The register descriptions, including sub-register descriptions, for both radios and their respective basebands are identical. In rare cases where a register is only valid for one specific radio (or baseband), the register for the other radio (or baseband) is ignored.

The baseband processor Core0 is connected to the sub-1GHz radio and Core1 is connected to the 2.4GHz radio.

The baseband registers of Core0 are prefixed by “BBC0_”. The baseband register of Core1 are prefixed by “BBC1_”. The general reference for both core registers is prefixed by “BBCn_”. Both cores are identical and have separate register spaces.

Common registers of the AT86RF215 which are not specific for the radio or baseband are prefixed by “RF_”.

Note, the datasheet refers to the naming convention of IEEE Std 802.15.4g™-2012 [3] in regards to multi rate and multi regional frequency (MR) PHYs. The IEEE Std 802.15.4™-2015 [7] names the PHYs SUN, i.e. smart metering utility network.

2. Pin-out Diagram and Description

2.1 Pin-out Diagram

The pin-out of the AT86RF215 is shown in Figure 2-1.

Figure 2-1. Pin-out

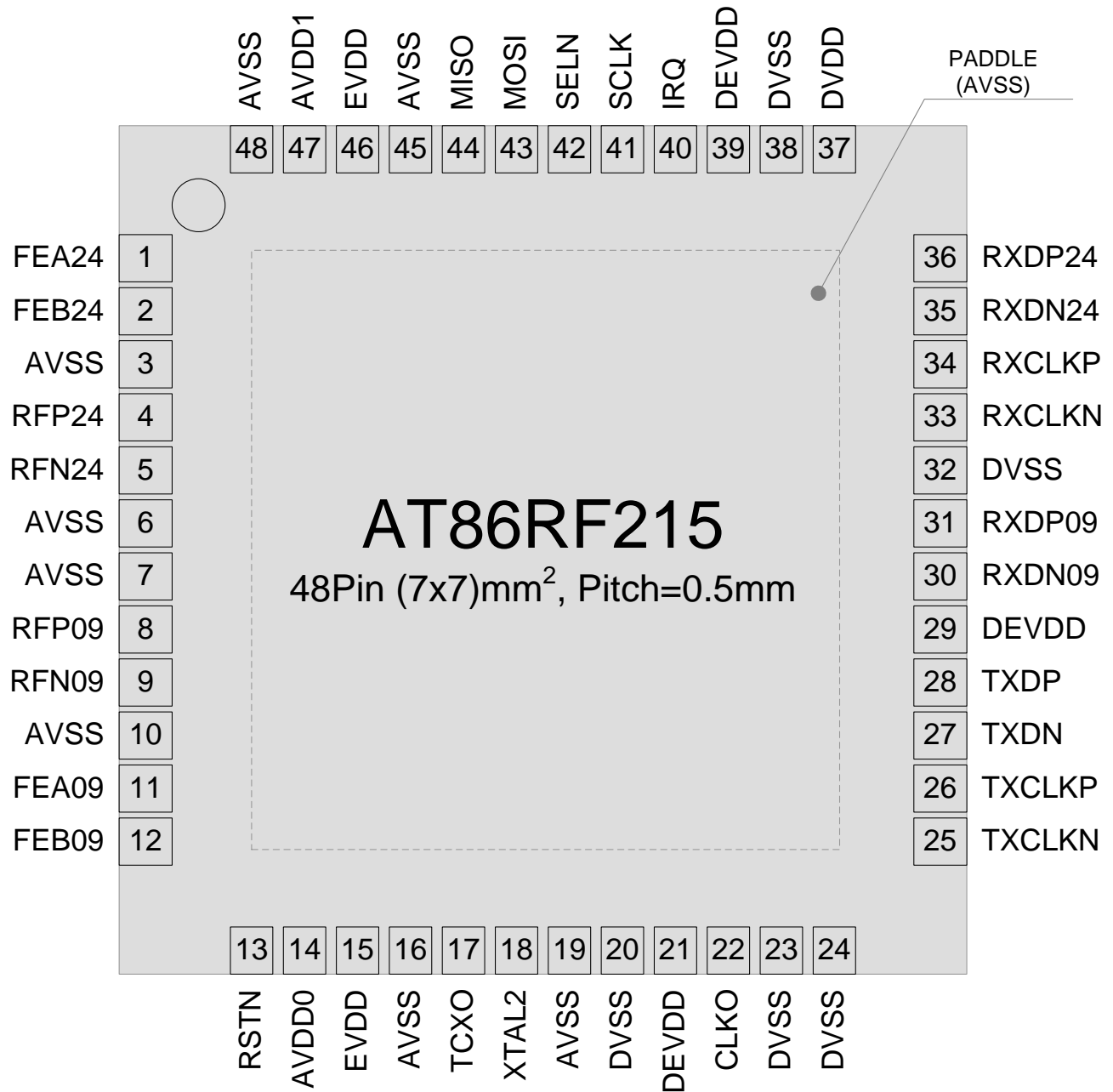


Table 2-1. Pin Description

# Pin	Name	Type	Description
1	FEA24	Output	RF frontend control; digital output for the 2.4GHz transceiver
2	FEB24	Output	RF frontend control; digital output for the 2.4GHz transceiver
3	AVSS	In/Out	Analog ground (RF)
4	RFP24	In/Out	Differential RF input/output 2.4GHz (positive)
5	RFN24	In/Out	Differential RF input/output 2.4GHz (negative)
6	AVSS	In/Out	Analog ground (RF)
7	AVSS	In/Out	Analog ground (RF)
8	RFP09	In/Out	Differential RF input/output for sub-1GHz transceiver (positive)
9	RFN09	In/Out	Differential RF input/output for sub-1GHz transceiver (negative)
10	AVSS	In/Out	Analog ground (RF)
11	FEA09	Output	RF frontend control; digital output for the sub-1GHz transceiver
12	FEB09	Output	RF frontend control; digital output for the sub-1GHz transceiver
13	RSTN	Input	Reset input (active low)
14	AVDD0	In/Out	Internal regulated analog 1.8V supply output voltage (internally generated) for analog circuitry of the sub-1GHz transceiver
15	EVDD	Input	External analog supply voltage (V_{DD}); 3.0V typical
16	AVSS	In/out	Analog ground
17	TCXO	Input	TCXO or crystal oscillator (26MHz) input
18	XTAL2	Output	Crystal oscillator
19	AVSS	In/Out	Analog ground
20	DVSS	In/Out	Digital ground
21	DEVDD	Input	External digital supply voltage (V_{DD}); 3.0V typical
22	CLKO	Output	Clock output
23	DVSS	In/Out	Digital ground
24	DVSS	In/Out	Digital ground
25	TXCLKN	Input	Differential TX I/Q clock interface input (negative)
26	TXCLKP	Input	Differential TX I/Q clock interface input (positive)
27	TXDN	Input	Differential TX I/Q data interface input (negative)
28	TXDP	Input	Differential TX I/Q data interface input (positive)
29	DEVDD	Input	External digital supply voltage (V_{DD}); 3.0V typical
30	RXDN09	Output	Differential RX I/Q data interface output sub-1GHz transceiver (negative)
31	RXDP09	Output	Differential RX I/Q data interface output sub-1GHz transceiver (positive)
32	DVSS	In/Out	Digital ground
33	RXCLKN	Output	Differential RX I/Q clock interface output (negative)
34	RXCLKP	Output	Differential RX I/Q clock interface output (positive)
35	RXDN24	Output	Differential RX I/Q data interface output 2.4GHz transceiver (negative)
36	RXDP24	Output	Differential RX I/Q data interface output 2.4GHz transceiver (positive)
37	DVDD	In/Out	Internal regulated supply output voltage (internally generated) for digital circuitry
38	DVSS	In/Out	Digital ground

# Pin	Name	Type	Description
39	DEVDD	Output	External digital supply voltage (V_{DD}); 3.0V typical
40	IRQ	Output	Interrupt output
41	SCLK	Input	SPI interface clock input
42	SELN	Input	SPI select input (active low)
43	MOSI	Input	SPI data input
44	MISO	Output	SPI data output
45	AVSS	In/Out	Analog ground
46	EVDD	Input	External analog supply voltage (V_{DD}); 3.0V typical
47	AVDD1	In/Out	Internal regulated analog 1.8V supply output voltage (internally generated) for analog circuitry for the 2.4GHz transceiver
48	AVSS	In/Out	Analog ground

2.2 Pin Description

2.2.1 RFP09/RFN09, RFP24/RFN24

The differential RF pins (RFP09/RFN09; RFP24/RFN24) provide common-mode rejection to suppress the switching noise of the internal and external digital signal processing blocks.

A 50Ω differential load at the RF ports ensures high sensitivity and output power. A DC path between the RF pins is supported; a DC path to ground or supply voltage is not supported. When connecting an RF load providing a DC path to the power supply or ground, AC coupling is required.

The pins RFP24/RFN24 of AT86RF215M are shortened to AVSS internally and may not be connected.

2.2.2 EVDD, DEVDD (V_{DD})

EVDD is the external analog supply voltage. DEVDD is the external digital supply voltage. External decoupling capacitors must be placed close to these device pins. EVDD and DEVDD must be shorted at board level and should always have the same potential.

2.2.3 AVDD0, AVDD1

AVDD0 and AVDD1 are internally generated/regulated analog supply voltages. External compensation capacitors must be placed close to these device pins. These supplies are activated, and de-activated, by the sleep-mode logic. Do not use these signals as references or power supplies. AVDD0 and AVDD1 must not be shorted. For further information about the analog supply voltages are described in section "[Voltage Regulator](#)" on page 75.

An external compensation capacitor at the pin AVDD1 is not required for AT86RF215M, the pin can have no connections.

2.2.4 DVDD

DVDD is an internally generated/regulated digital supply voltage. An external compensation capacitor must be placed close to this device pin. For further information about the digital supply voltage are described in section "[Voltage Regulator](#)" on page 75.

2.2.5 AVSS, DVSS

AVSS is the analog ground; DVSS is the digital ground voltage. The analog and the digital grounds should be separated on the PCB and only connected at a single point on the PCB.

2.2.6 MISO, MOSI, SCLK, SELN

Pins MISO, MOSI, SCLK and SELN are SPI specific pins which provide register read/write access for device operation. For further information about the control interface see section "[SPI Transceiver Control Interface](#)" on page 16.

2.2.7 RXDN09/RXDP09, RXDN24/RXDP24, RXCLKP/RXCLKN, TXDP/TXDN, TXCLKP/TXCLKN

Pins RXDN09/RXDP09, RXDN24/RXDP24, RXCLKP/RXCLKN, TXDP/TXDN and TXCLKP/TXCLKN are low voltage differential signal (LVDS) I/Q data interface pins. For further information see section "[Serial I/Q Data Interface](#)" on page 22.

The pins RXDN24/RXDP24 are not supported for AT86RF215M, the pins shall have no connections.

2.2.8 IRQ

Pin IRQ is the interrupt pin from the transceiver to the microcontroller and is controlled by both radios and basebands. The interrupt source can be detected by reading the interrupt status registers using the device control interface (SPI). For further information about IRQ configuration see section "[Interrupt Signalling](#)" on page 19.

2.2.9 RSTN

Pin RSTN is the active low reset pin. For further information see section "[Reset Modes](#)" on page 13.

2.2.10 FEA09/FEB09, FEA24/FEB24

The digital output pins FEAnn and FEBnn can control an external RF analog frontend device, in general external LNA, PA. For each transceiver band two frontend control pins are specified. The pins are not differential. For further information see section "[External Frontend Control](#)" on page 70.

The pins FEA24/FEB24 are not supported for AT86RF215M, the pins shall have no connections.

2.2.11 TCXO/XTAL2

Pin TCXO (Temperature Controlled Crystal Oscillator) is the input pin of a 26MHz clock from a TCXO device. Pin XTAL2 must be grounded if operating the device with a TCXO.

Alternatively, the device can be operated with a 26MHz Crystal (XTAL) which must be connected between pin TCXO and pin XTAL2. For further information see section "[Crystal Oscillator and TCXO](#)" on page 67.

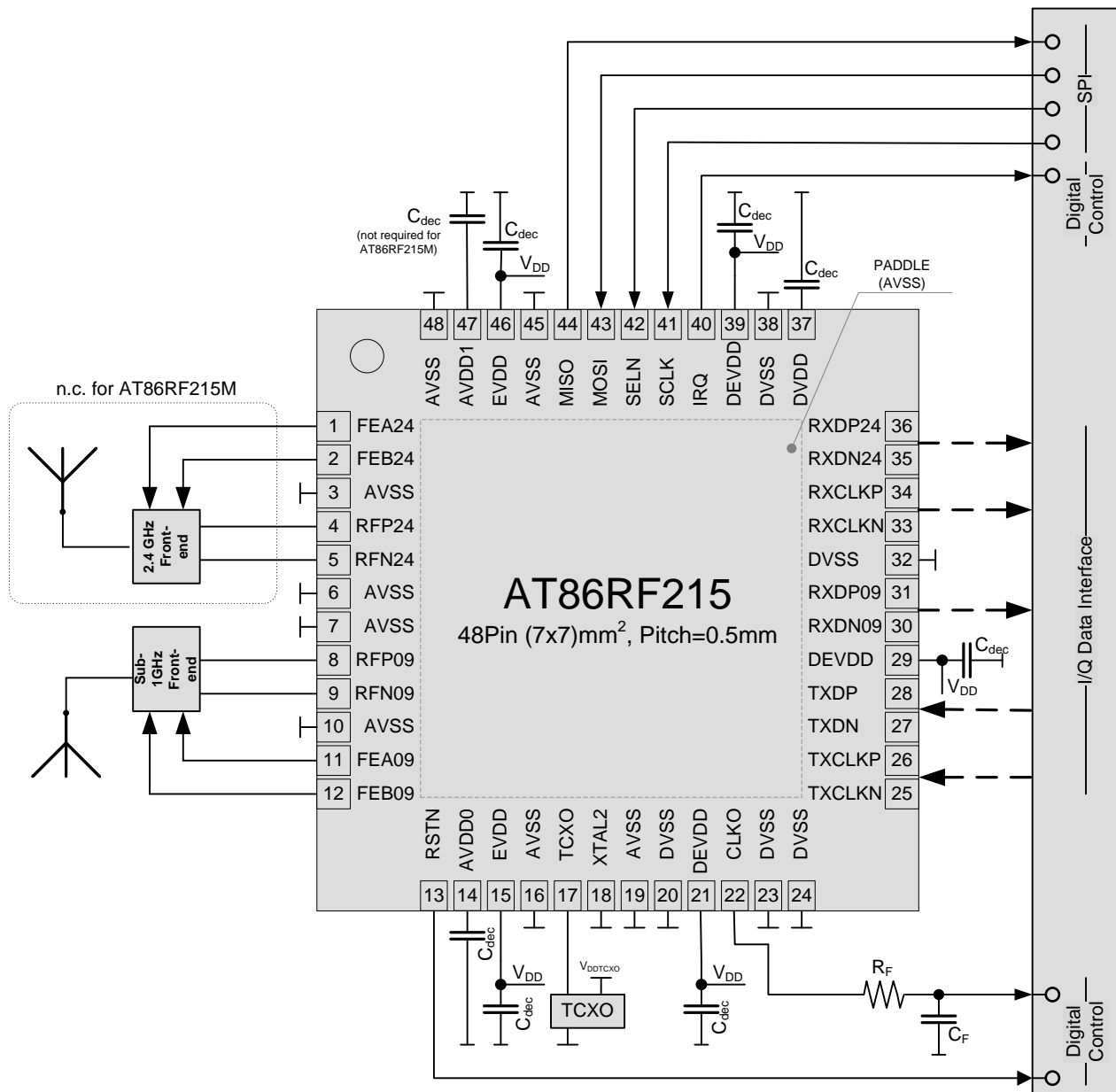
2.2.12 CLKO

Pin CLKO provides a clock output signal. An external microcontroller can use this clock signal as an input clock source. For further information about the clock output configuration see "[Clock Output](#)" on page 20.

3. Application Schematic

A basic application schematic of the AT86RF215 is shown in Figure 3-1. The RF ports require a 50Ω differential load for best RF performance. The transceiver is operated with a 26MHz TCXO.

Figure 3-1. Basic Application Schematic

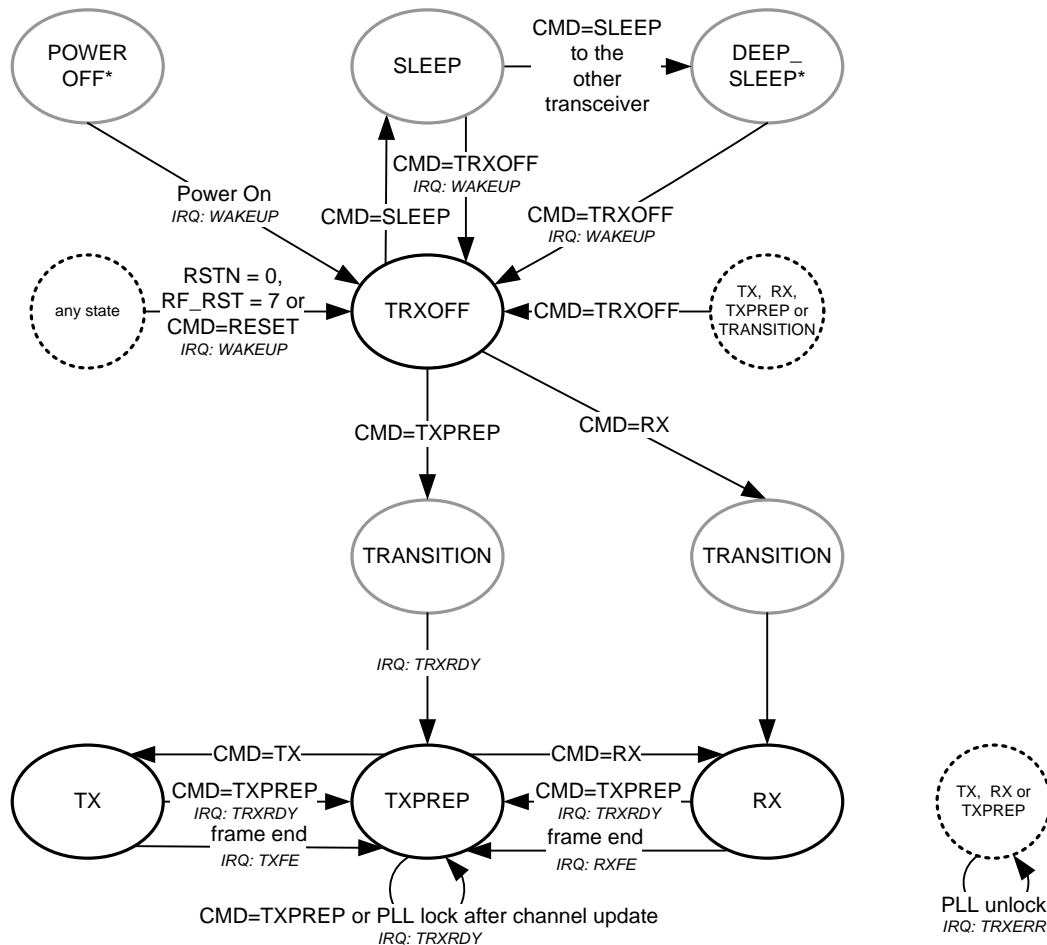


The external analog power supply EVDD, the external digital power supply DEVDD and the integrated voltage regulators outputs AVDD0, DVDD and AVDD1 must be decoupled by a capacitor (C_{dec}). All decoupling capacitors should be placed as close as possible to the pins and should have low-resistance and low-inductance connection to ground. EVDD and DEVDD must be shorted at PCB level and should always have the same potential (V_{DD}).

5.2 State Machine

The AT86RF215 state machine forms the basis for both operating modes. Figure 5-5 shows the state machine of one of the transceivers. This section describes the different states and how to initiate state transitions.

Figure 5-5. State Machine



Legend:

- ← CMD=TRXOFF — transition by value written to register
- ← RSTN = 0 — transition by pin RSTN value
- ← frame end — transition by event end of transmission or reception
- ← IRQ: WAKEUP — interrupt status

* Internal state, cannot be read from register RFn_STATE

The current transceiver state is determined by reading the register `RFn_STATE`. A state change is initiated by writing a command to the register `RFn_CMD`. The provided command is appended to the command queue. The command queue has a depth of one element. As soon as the previous command has been executed, the next command is fetched and handled. For example, if in the state TRXOFF the commands TXPREP and TX are written consecutively to the register `RFn_CMD`, the transition from state TRXOFF to TXPREP is executed before the transition to state TX is started.

6.1.4 Transmit Control

There are three different methods to control the transmitter:

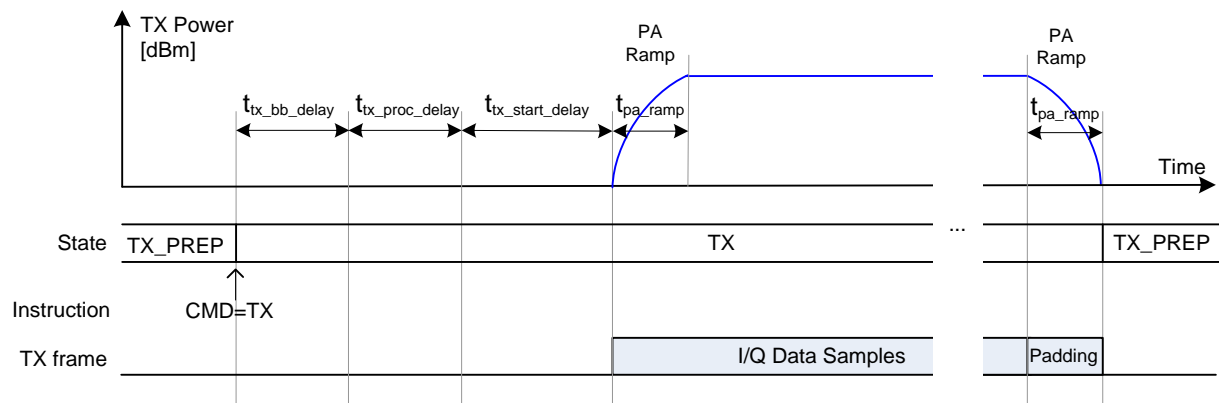
- Baseband mode
- I/Q radio mode with SPI control
- I/Q radio mode using embedded control

Baseband Mode

In the baseband mode (see "Operating Modes" on page 30), the alignment between transmitter signal ramp up/down and baseband data is automatically done by the baseband core.

Figure 6-3 shows the transmit timing diagram. From the state TXPREP, the transmission is started by writing the command TX to the register RFn_CMD. The state machine immediately changes to state TX.

Figure 6-3. Transmitter Control Timing Diagram for Baseband Mode



The actual frame start is delayed by internal processing delays:

- Transmit baseband processing delay $t_{tx_bb_delay}$, which is PHY mode dependent
- Transmit processing delay $t_{tx_proc_delay}$, which is dependent of the [Transmitter Digital Frontend](#)
- Transmitter start up delay $t_{tx_start_delay}$.

The start of the power amplifier ramp is automatically aligned to these delays. Table 6-2 shows the $t_{tx_bb_delay}$ for different PHY mode settings.

Table 6-2. Transmit Baseband Processing Delay

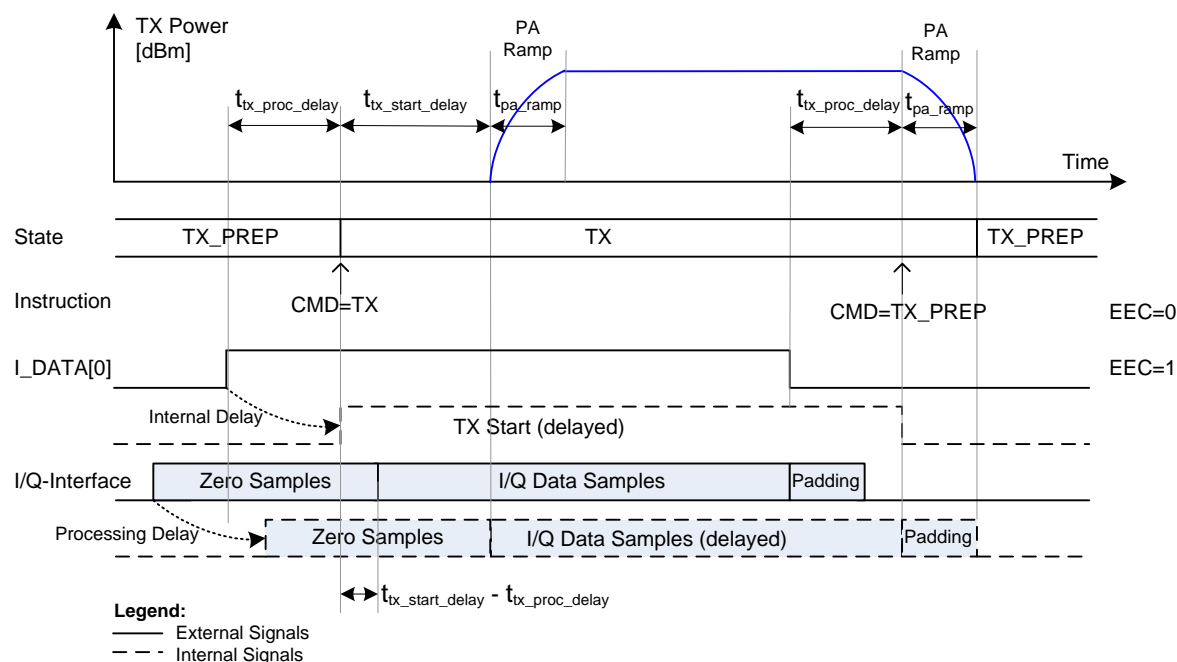
PC.PT	Condition	$t_{tx_bb_delay}$ [μ s]
1 MR-FSK	FSKC1.SRATE = 0	42
	FSKC1.SRATE = 1	21
	FSKC1.SRATE = 2	19
	FSKC1.SRATE = 3	11
	FSKC1.SRATE = 4	9.5
	FSKC1.SRATE = 5	5.5
2 MR-OFDM		<3.5
3 MR-OQPSK		<3.0

I/Q Radio Mode

In the I/Q radio mode, the alignment between the PA ramp and baseband data has to be controlled by the external microcontroller see "Word Format" on page 24.

Figure 6-4 shows the timing of control signals to start and end the transmit process including the data samples applied to the serial I/Q data interface. The transceiver must be in state TXPREP before transmission can be started.

Figure 6-4. Transmitter Control Timing Diagram for I/Q Radio Mode



In order to start transmitting, either the SPI command $RFn_CMD=TX$ (while $RF_IQIFC0.EEC=0$) or the embedded control (i.e. $RF_IQIFC0.EEC=1$) in the I/Q data stream $I_DATA[0]=1$ can be used. When transmitting is started, zero samples are sent at the serial I/Q data interface. The I/Q data samples of the I/Q data interface are subject to processing delay $t_{tx_proc_delay}$ (see Table 6-1 on page 44). In order to make the timing between TX start signal and I/Q data samples independent from this processing delay, the embedded TX start signal is internally delayed by the same time as the processing delay. The begin of the PA ramp-up is delayed by $t_{tx_start_delay}$ (see Table 10-7 on page 189). Consequently, the TX start signal has to appear $t_{tx_start_delay}$ earlier than the I/Q data samples if it is desired that the PA ramp fades the TX signal magnitude.

Note, that the TX start signal is not delayed by $t_{tx_proc_delay}$ if the SPI command is used. Consequently, the time between the SPI command and the begin of the data samples is $t_{tx_start_delay} - t_{tx_proc_delay}$ which may be positive or negative depending on the processing delay of the TX digital frontend.

The transmit process can be finished by the SPI command $CMD.CMD=TXPREP$ if embedded control is not enabled ($RF_IQIFC0.EEC=0$). Alternatively, if embedded control is enabled ($RF_IQIFC0.EEC=1$), the transmit process is stopped if the embedded control bit in the I/Q data stream is zero ($I_DATA[0]=0$).

The beginning of the PA ramp-down is delayed by $t_{tx_proc_delay}$ to align it with the I/Q data samples. It is advisable to add padding samples in the I/Q data stream to provide a non-zero signal amplitude during PA ramp down.

The usage of the transmitter control in I/Q radio mode is also described in the section "Transmitter Usage in I/Q Radio Mode" on page 178.

6.1.5 Register Description

6.1.5.1 RFn_TXCUTC – Transmitter Filter Cutoff Control and PA Ramp Time

The register configures the transmitter filter and PA ramp time.

Bit	7	6	5	4	3	2	1	0	
	PARAMP		–	–	LPFCUT				RFn_TXCUTC
Read/Write	RW	RW	R	R	RW	RW	RW	RW	
Initial Value	0	0	0	0	1	0	0	0	

- **Bit 7:6 – TXCUTC.PARAMP: Power Amplifier Ramp Time**

The sub-register configures the ramp up/down time of the power amplifier.

Table 6-3. PARAMP

Sub-register	Name	Value	Description
PARAMP	RF_PARAMP4U	0x0	$t_{pa_ramp} = 4\mu s$
	RF_PARAMP8U	0x1	$t_{pa_ramp} = 8\mu s$
	RF_PARAMP16U	0x2	$t_{pa_ramp} = 16\mu s$
	RF_PARAMP32U	0x3	$t_{pa_ramp} = 32\mu s$

- **Bit 3:0 – TXCUTC.LPFCUT: Transmitter cut-off frequency**

The sub-register configures the transmitter low pass filter cut-off frequency.

Table 6-4. LPFCUT

Sub-register	Name	Value	Description
LPFCUT	RF_FLC80KHZ	0x0	$f_{LPFCUT} = 80kHz$
	RF_FLC100KHZ	0x1	$f_{LPFCUT} = 100kHz$
	RF_FLC125KHZ	0x2	$f_{LPFCUT} = 125kHz$
	RF_FLC160KHZ	0x3	$f_{LPFCUT} = 160kHz$
	RF_FLC200KHZ	0x4	$f_{LPFCUT} = 200kHz$
	RF_FLC250KHZ	0x5	$f_{LPFCUT} = 250kHz$
	RF_FLC315KHZ	0x6	$f_{LPFCUT} = 315kHz$
	RF_FLC400KHZ	0x7	$f_{LPFCUT} = 400kHz$
	RF_FLC500KHZ	0x8	$f_{LPFCUT} = 500kHz$
	RF_FLC625KHZ	0x9	$f_{LPFCUT} = 625kHz$
	RF_FLC800KHZ	0xA	$f_{LPFCUT} = 800kHz$
	RF_FLC1000KHZ	0xB	$f_{LPFCUT} = 1000kHz$

6.1.5.2 RFn_TXDFE – Transmitter TX Digital Frontend

The register configures the transmitter digital frontend.

Bit	7	6	5	4	3	2	1	0	
	RCUT			DM	SR				RFn_TXDFE
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	0	0	0	0	0	0	0	1	

- **Bit 7:5 – TXDFE.RCUT: TX filter relative to the cut-off frequency**

The sub-register configures where the relative cut-off frequency f_{CUT} is set; where 1.0 refers to half the TXDFE sample frequency f_s .

6.6 Voltage Regulator

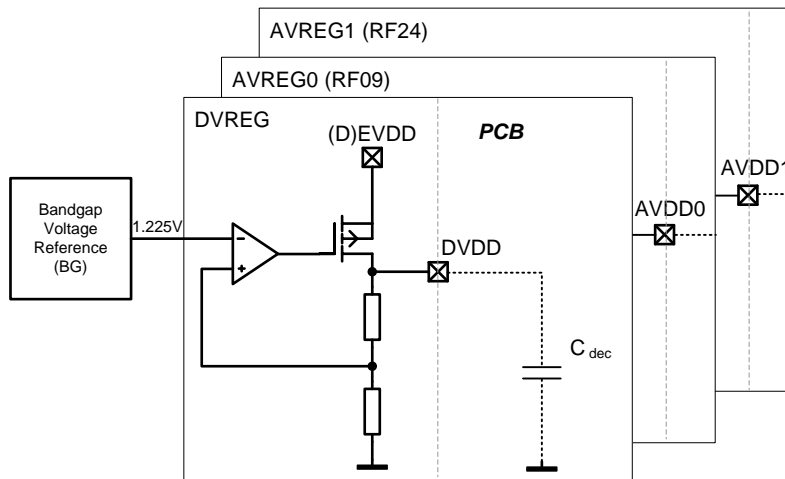
6.6.1 Main Power Supplies

The AT86RF215 has three independent bandgap stabilized internal voltage regulators:

- DVREG: Digital 1.8V domain, pin DVDD
- AVREG0: Analog/RF 1.8V sub-1GHz transceiver domain, pin AVDD0
- AVREG1: Analog/RF 1.8V 2.4GHz transceiver domain, pin AVDD1

A simplified schematic of the internal voltage regulators is shown in [Figure 6-12](#).

Figure 6-12. Simplified Schematic of Voltage Regulator



The voltage regulators require decouple capacitors for stable operation. The values of the decouple capacitors determine the settling time. A recommended value is $C_{dec} = 100\text{nF}$ (see [Table 10-4 on page 188](#)). The decouple capacitors should be placed as close as possible to the pins and should be connected to ground with the shortest possible traces. The pins DVDD, AVDD0 and AVDD1 must not be shorted.

The DVREG is enabled during start-up and is switched off in state DEEP_SLEEP. The AVREG is enabled only on request by the radio. [Table 6-34](#) reflects the status of the voltage regulators in various transceiver states.

Table 6-34. Voltage Regulator Status

Sub-1GHz transceiver state	2.4GHz transceiver state	DVREG	AVREG0	AVREG1	Comments
TRXOFF	TRXOFF	ON	OFF	OFF	
SLEEP	TRXOFF	ON	OFF	OFF	
TRXOFF	SLEEP	ON	OFF	OFF	
SLEEP	SLEEP	OFF	OFF	OFF	DEEP_SLEEP
TRXOFF, SLEEP	TXPREP, TX, RX	ON	OFF	ON ¹	See Note 1
TXPREP, TX, RX	TRXOFF, SLEEP	ON	ON ¹	OFF	See Note 1
TXPREP, TX, RX	TXPREP, TX, RX	ON	ON ¹	ON ¹	See Note 1

6.8 Analog Calibrations

Several analog radio blocks include calibration loops to minimize performance degradation due to process and temperature variation. All calibrations are initiated during the state transition from state TRXOFF to state TXPREP or to state RX (see ["State Machine" on page 33](#)). To achieve best calibration values and maximum RF performance, TX output power (register [PAC.TXPWR](#)) and the center frequency (see section ["Frequency Synthesizer \(PLL\)" on page 62](#)) must be configured in state TRXOFF.

Following calibrations are performed:

- RX band-pass and TX low-pass filter cut-off frequency
- RX band-pass and TX low-pass filter DC offset
- Transmitter LO leakage
- PLL center frequency.

At default register settings, the analog supply voltage is disabled in state TRXOFF to minimize supply current. Since all calibrations are based on the analog supply voltage AVDD0/AVDD1, the analog voltage regulator is turned on as a first step in the calibration sequence. The time to set up the analog supply voltage depends on the decouple capacitance (C_{dec}) at the pins AVDD0/AVDD1 and may be significant with respect to the duration of the calibrations. To minimize the state transition time, it is possible to enable the analog supply voltage at the state TRXOFF by setting sub-register [AUXS.AVEN](#) to 1.

Refer to [Table 10-7 on page 189](#) for typical transition time from state TRXOFF to state TXPREP. The interrupt [IRQS.TRXRDY](#) indicates that all calibrations are completed successfully.

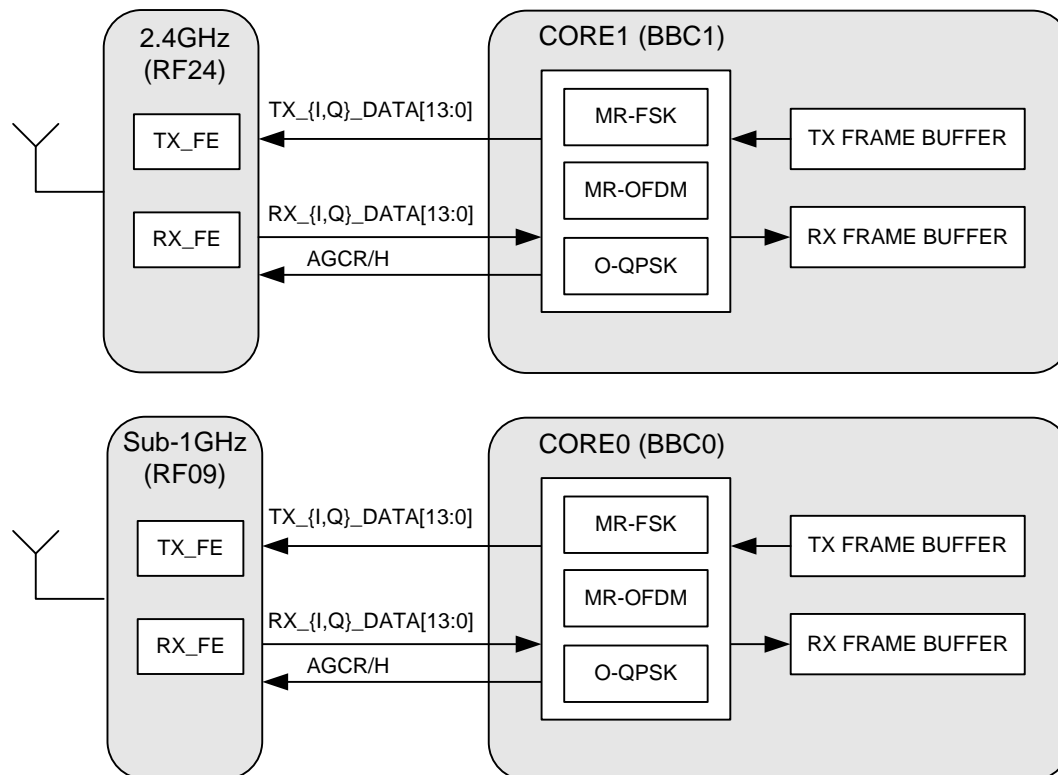
6.9 Baseband Core

6.9.1 Overview

The AT86RF215 features dedicated baseband core functionality of:

- An MR-FSK PHY in support of [3] and [5]
- An MR-OFDM PHY in support of [3] and [5]
- An O-QPSK PHY in support of [3], [2] and [5]

Figure 6-14. Simplified Block Diagram of the Baseband Cores



As shown in Figure 6-14, the AT86RF215 includes baseband core CORE0 connected with the sub-1GHz radio and baseband core CORE1 connected with the 2.4GHz radio. CORE0 and CORE1 are identical and can be independently used.

Each baseband core contains PHY implementations for MR-FSK, MR-OFDM and O-QPSK, according to section "MR-FSK PHY" on page 86, section "MR-OFDM PHY" on page 112 and section "O-QPSK PHY" on page 120, respectively.

For each core, only one of the PHYs can be selected at a time. The PHY of the baseband core is selected by sub-register [PC.PT](#). With sub-register [PC.BBEN](#) the baseband core is enabled separately. The baseband core can be disabled in two ways: set [PC.BBEN](#) or [PC.PT](#) to 0. For configuration of the PHYs the transceiver must be in the [State TRXOFF](#).

The selected PHY accesses the transmit frame buffer and receive frame buffer containing the PHY payload for transmit and receive, respectively. Details of the frame buffer are described in section "Frame Buffer" on page 132.

The selected PHY accesses the radio using the TX and RX I/Q data interface, see section "[Transmitter Digital Frontend](#)" on page 43 and section "[Receiver Digital Frontend](#)" on page 53, respectively.

6.9.2 Baseband Interrupts

If the baseband core is used (i.e. transceiver is operated in baseband mode, see section "[Operating Modes](#)" on page 30), baseband-specific interrupts are issued. These interrupts indicate receive and transmit status and frame processing information of the baseband core. The corresponding interrupts can be enabled or disabled by the register [BBCn_IRQM](#). The baseband interrupt reasons can be read from the register [BBCn_IRQS](#). Each baseband core (BBC0 and BBC1) uses its own interrupt status and mask registers.

In [Table 6-41](#) an overview of all baseband interrupts is shown with references to more detailed descriptions. For further information about radio interrupts see section "[Interrupts](#)" on page 38.

Table 6-41. Baseband Interrupts

Interrupt	Section for Further Information	Comment
IRQS.RXFS	"MR-FSK PHY" on page 86 , "MR-OFDM PHY" on page 112 and "O-QPSK PHY" on page 120	This interrupt is issued if a valid PHY header is detected during frame receive. With the occurrence of IRQ RXFS, the valid PHR information is updated in PHY registers (i.e. BBCn_RXFLH , BBCn_RXFLL).
IRQS.RXFE	"Frame Filter" on page 141	The IRQ RXFE is issued at the end of a successful frame reception. The complete frame payload is stored in the receive frame buffer. With this interrupt, the transceiver changes automatically from state RX to state TXPREP. Additionally, the First Level of Filtering must pass. If the Address Filter is enabled, a matching frame must be recognized. The IRQ RXFE is issued t_{RXFE} after frame end (see "Transition Timing" on page 189).
IRQS.RXEM	"Frame Filter" on page 141	This interrupt occurs during frame receive if the Address Filter is enabled and if the received frame is recognized as extended. The exact IRQ timing depends on the MAC header. The IRQ occurs if the MAC header parsing is completed.
IRQS.RXAM	"Frame Filter" on page 141	This interrupt occurs during frame receive if the Address Filter is enabled and if the received frame is recognized as matching. The exact IRQ timing depends on the MAC header. The IRQ occurs if the MAC header parsing is completed.
IRQS.TXFE		The IRQ_TXFE is issued when a frame is completely transmitted.
IRQS.AGCH	"Automatic Gain Control (AGC)" on page 53	The interrupt AGCH is issued during frame receive if a preamble of the selected PHY is detected. With this IRQ the AGC is notified from the baseband core to hold its current amplification settings. IRQs AGCH and AGCR are exclusive. With the occurrence of AGCH a pending IRQ AGCR is cleared. The register BBCn_IRQS only indicates the last occurred of both IRQs. This interrupt is for information purposes only.
IRQS.AGCR	"Automatic Gain Control (AGC)" on page 53	The interrupt AGCR is issued during frame receive if a receive process is finished. With this IRQ the AGC is notified from the baseband core to release its amplification settings and adapt its amplification to the receive signal strength automatically. IRQ AGCR also indicates a finished or canceled receive process. If IRQ AGCR occurs during the receive process, the reception is canceled and restarted. IRQs AGCH and AGCR are exclusive. With the occurrence of AGCR a pending IRQ AGCH is cleared. The register BBCn_IRQS only indicates the last occurred of both IRQs. This interrupt is for information purposes only.

6.9.3 Register Description

6.9.3.1 BBCn_PC – PHY Control

This register configures the baseband PHY.

Bit	7	6	5	4	3	2	1	0	
	CTX	FCSFE	FCSOK	TXAFCS	FCST	BBEN	PT		BBCn_PC
Read/Write	RW	RW	R	RW	RW	RW	RW	RW	
Initial Value	0	1	0	1	0	1	0	0	

- **Bit 7 – PC.CTX: Continuous Transmit**

This sub-register enables the continuous transmit mode.

Table 6-42. CTX

Sub-register	Value	Description
CTX	<u>0x0</u>	Continuous transmission disabled
	<u>0x1</u>	Continuous transmission enabled

- **Bit 6 – PC.FCSFE: Frame Check Sequence Filter Enable**

This sub-register configures the filter function of the FCS check. If this sub-register is set to 1, an IRQ RXFE occurs only if the frame has a valid FCS. If this sub-register is set to 0, an IRQ RXFE occurs regardless of the FCS validity.

Table 6-43. FCSFE

Sub-register	Value	Description
FCSFE	<u>0x0</u>	FCS filter disabled
	<u>0x1</u>	FCS filter enabled

- **Bit 5 – PC.FCSOK: Frame Check Sequence OK**

This sub-register indicates whether the FCS of a detected frame is valid or not. This sub-register is automatically set to 0 if a frame start is detected. FCSOK is updated once the frame is received completely.

Table 6-44. FCSOK

Sub-register	Value	Description
FCSOK	<u>0x0</u>	FCS not valid
	<u>0x1</u>	FCS valid

- **Bit 4 – PC.TXAFCS: Transmitter Auto Frame Check Sequence**

If the sub-register TXAFCS is set to 1 during transmission, the internal calculated FCS (type dependent of FCST) is inserted into the last 2 or 4 PSDU octets, respectively. Note, this sub-register should be set to 1 only if the TX frame length is greater than the length of the selected FCS type, otherwise sub-register TXAFCS should be set to 0.

Table 6-45. TXAFCS

Sub-register	Value	Description
TXAFCS	<u>0x0</u>	FCS not calculated
	<u>0x1</u>	FCS autonomously calculated

- **Bit 3 – PC.FCST: Frame Check Sequence Type**

The sub-register FCST configures the used Frame Check Sequence Type.

Bit	7	6	5	4	3	2	1	0	
	RCUT			DM	SR				RFn_TXDFE
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	0	0	0	0	0	0	0	1	

- **Bit 4 – TXDFE.DM: Direct Modulation**

If this sub-register is set to 1 the transmitter direct modulation is enabled. Direct modulation is available for FSK and OQPSK (OQPSKC0.FCHIP=0;1). Direct modulation must also be enabled at the BBCx registers (FSKDM.EN and OQPSKC0.DM).

6.10.7.20 BBCn_FSKRPC – FSK Reduced Power Consumption

This register contains configurations to control the reduced power consumption for the MR-FSK PHY.

Bit	7	6	5	4	3	2	1	0	
	–	–	–	–	EN	BASET			BBCn_FSKRPC
Read/Write	R	R	R	R	RW	RW	RW	RW	
Initial Value	0	0	0	0	0	0	1	1	

- **Bit 3 – FSKRPC.EN: Enable**

This bit enables reduced power consumption during the listen phase of the MR-FSK PHY.

- **Bit 2:0 – FSKRPC.BASET: Base Time**

This subfield configures the base time for reduced power consumption configuration during the listen phase of the MR-FSK PHY (see register FSKRPCONT and FSKRPCOFFT).

Table 6-87. BASET

Sub-register	Value	Description
BASET	0x0	0.5 us
	0x1	1.0 us
	0x2	2.0 us
	0x3	4.0 us
	0x4	8.0 us
	0x5	16.0 us
	0x6	32.0 us
	0x7	64.0 us

6.10.7.21 BBCn_FSKRPCONT – FSK Reduced Power Consumption On Time

This register configures the on time to control the reduced power consumption for the MR-FSK PHY.

Bit	7	6	5	4	3	2	1	0	
	FSKRPCONT								BBCn_FSKRPCONT
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	0	1	0	0	0	0	0	

- **Bit 7:0 – FSKRPCONT.FSKRPCONT: FSK Reduced Power Consumption On Time**

This register configures the active period in multiples of the base time (see register FSKRPC).

6.10.7.22 BBCn_FSKRPCOFFT – FSK Reduced Power Consumption Off Time

This register configures the off time to control the reduced power consumption for the MR-FSK PHY.

Bit	7	6	5	4	3	2	1	0	
	FSKRPCOFFT								BBCn_
									FSKRPCOFFT
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	0	1	0	0	0	0	0	

- **Bit 7:0 – FSKRPCOFFT.FSKRPCOFFT: FSK Reduced Power Consumption Off Time**

This register configures the power save period in multiples of the base time (see register FSKRPC).

6.11 MR-OFDM PHY

6.11.1 Overview

The multi-rate and multi-regional orthogonal frequency division multiplexing (MR-OFDM) PHY specified in IEEE Std 802.15.4g™-2012 [3] and ETSI TS 102 887-1 [5] is RF band agnostic and supports data rates ranging from 50kb/s to 800kb/s and extended data rates (*) from 1200kb/s to 2400kb/s as listed in Table 6-88.

Table 6-88. MR-OFDM PHY Options and Modulation Schemes

	MCS	Option 1	Option 2	Option 3	Option 4
OFDMC.OPT		0	1	2	3
Nominal bandwidth [kHz]		1094	552	281	156
DFT size		128	64	32	16
Active tones		104	52	26	14
Pilot tones		8	4	4	2
Data tones		96	48	24	12
		PSDU data rates [kb/s]			
BPSK, rate ½, 4 x frequency repetition	0	100	50	-	-
BPSK, rate ½, 2 x frequency repetition	1	200	100	50	-
QPSK, rate ½, 2 x frequency repetition	2	400	200	100	50
QPSK, rate ½	3	800	400	200	100
QPSK, rate ¾	4	1200(*)	600	300	150
16-QAM, rate ½	5	1600(*)	800	400	200
16-QAM, rate ¾	6	2400(*)	1200(*)	600	300

The subcarrier spacing is constant and equal to 10416-2/3 Hz (or 31250/3 Hz). The symbol rate is 8-1/3 ksymbol/s which corresponds to 120µs per symbol. This symbol includes a quarter-duration cyclic prefix (CP; 24µs) and a base symbol (96µs).

This PHY includes four options, each one characterized by the number of active tones during the PHR or PSDU. The modulation and coding scheme (MCS) allows selecting different PSDU data rates per option. The MCS of the PHY header is defined as the lowest available MCS per option accordingly which is zero for Option 1 and 2, one for Option 3 and two for Option 4, respectively.

While the MR-OFDM bandwidth option ([OFDMC.OPT](#)) is a common prerequisite for transmitter and receiver, the transmitter sends the MCS of the PSDU per frame as part of the PHY header ([OFDMPHRTX.MCS](#)) which is evaluated by the receiver accordingly ([OFDMPHRRX.MCS](#)).

The extended data rates of 1200kb/s, 1600kb/s and 2400kb/s for Option 1 and 1200kb/s for Option 2 use the same modulation and coding schemes as the appropriate modes for Option 3 and Option 4. Interleaving for these modes is defined in accordance to section 18.2.3.5 of [3].

The frame transmission and reception follows the procedures as described in section "Transceiver Usage in Baseband Mode" on page 169 with an basic example provided by section "Example: Transceiver Usage in Baseband Mode" on page 170.

The MR-OFDM PHY is part of each Baseband Core and utilizes the RF frontends as shown in Figure 6-14 via the I/Q data interface. The PHY is connected to the appropriate Transmitter Digital Frontend and Receiver Digital Frontend, respectively.

6.11.2 Transmitter Configuration

While MR-OFDM frame transmission generally follows the procedures described in section "Transceiver Usage in Baseband Mode" on page 169, specific configurations as listed in Table 6-89 must be set to prepare the MR-OFDM PHY and the associated Digital- and RF-Frontend. A specific order of the shown configuration steps is not required. The corresponding register values should only be changed in state TRXOFF.

Table 6-89. Transmitter Configuration Steps

No	Action	Register
0	Activate the MR-OFDM Physical Layer	PC.PT
1	Configure MR-OFDM bandwidth option	OFDMC.OPT
2	Configure modulation and coding scheme	OFDMPHRTX.MCS
3	Select scrambler seed	OFDMC.SSTX
4	Configure PIB attribute phyOFDMInterleaving	OFDMC.POI
5	Specify I/Q data interface rate of the Transmitter Digital Frontend (dependent on OFDMC.OPT)	TXDFE.SR
6	Specify cut-off frequency of the Transmitter Digital Frontend filter (dependent on OFDMC.OPT)	TXDFE.RCUT
7	Specify cut-off frequency of the Transmitter Analog Frontend filter (dependent on OFDMC.OPT)	TXCUTC.LPFCUT
8	Configure transmit power	PAC.TXPWR

The MR-OFDM bandwidth option is the central parameter that determines the sampling rate of the I/Q data interface and particular transmit filter settings. Recommended settings are listed in Table 6-90.

Table 6-90. Recommended Transmitter Frontend Configuration

Register	Option 1	Option 2	Option 3	Option 4
TXDFE.SR	3	3	6	6
TXDFE.RCUT	4	3	3	2
TXCUTC.LPFCUT	10	8	5	3

The modulation (OFDMC.OPT), coding scheme (OFDMPHRTX.MCS) and the scrambler seed (OFDMC.SSTX) are direct entries to the MR-OFDM PHY header fields, as well as the PSDU length (configured by BBCn_TXFLL and BBCn_TXFLH). Additionally, the reserved PHR bits can be configured by OFDMPHRTX.RB5, OFDMPHRTX.RB17, OFDMPHRTX.RB18 and OFDMPHRTX.RB21. According to [5] these bits are not evaluated by the receiver.

The PIB attribute phyOFDMInterleaving as defined in section 9.3. of [3] is configured by OFDMC.POI. It has no influence if the MCS has no frequency spreading defined (OFDMPHRTX.MCS = [3,4,5,6]).

Especially for higher order (16-QAM) modulation with `OFDMPHRTX.MCS=[5,6]`, it is recommended limiting the transmit power setting to comply to EVM requirements according to [3] and optimize receiver performance. Recommended settings are listed in [Table 6-91](#).

Table 6-91. Recommended maximum Transmit Power setting and EVM

	MCS0	MCS1	MCS2	MCS3	MCS4	MCS5	MCS6
EVM requirements [3]	-10	-10	-10	-10	-13	-16	-19
<code>PAC.TXPWR</code> , recommended	31	31	31	31	29	27	25
<code>PAC.TXPWR</code> , maximum	31	31	31	31	31	30	28

6.11.3 Receiver Configuration

6.11.3.1 Receiver Configuration Steps

While MR-OFDM frame reception generally follows the procedures described in section "[Example Receive Procedure Using Basic Mode](#)" on page 173, specific configurations as listed in [Table 6-92](#) must be set in order to prepare the MR-OFDM PHY and the associated Digital- and RF-Frontend. A specific order of the shown configuration steps is not required. The corresponding register values should only be changed in state TRXOFF.

Table 6-92. Receiver Configuration Steps

No	Action	Register
0	Activate the MR-OFDM Physical Layer	<code>PC.PT</code>
1	Configure MR-OFDM bandwidth option	<code>OFDMC.OPT</code>
2	Configure PIB attribute <code>phyOFDMInterleaving</code>	<code>OFDMC.POI</code>
3	Select 'low frequency offset' option if applicable	<code>OFDMC.LFO</code>
4	Specify I/Q data interface rate of the Receiver Digital Frontend (dependent on <code>OFDMC.OPT</code>)	<code>RXD.FE.SR</code>
5	Specify cut-off frequency of the Receiver Digital Frontend filter (dependent on <code>OFDMC.OPT</code> and <code>OFDMC.LFO</code>)	<code>RXD.FE.RCUT</code>
6	Specify bandwidth and IF frequency of the Receiver Analog Frontend filter (dependent on <code>OFDMC.OPT</code> and <code>OFDMC.LFO</code>)	<code>RXBWC.BW</code> and <code>RXBWC.IFS</code>
7	Specify AGC measurement period (dependent on <code>OFDMC.OPT</code>)	<code>AGCC.AVGS</code>
8	Specify AGC speed (dependent on <code>OFDMC.OPT</code>)	<code>AGCC.AGCI</code>
9	Set AGC target level to 3 (default)	<code>AGCS.TGT</code>
10	Adjust preamble detector threshold	<code>OFDMSW.PDT</code>

The MR-OFDM bandwidth option is the central parameter that determines the sampling rate of the I/Q data interface and particular receive filter and AGC settings. Recommended settings are listed in [Table 6-93](#).

The 2.4GHz configuration has slightly opened frontend filters adapted to the higher expected absolute frequency offset. In case that a TCXO or similar clock source is used, the expected frequency offset reduces. This allows narrowing the filter settings equivalent to the sub-1GHz configuration for better ACI suppression. An exception is recommended for option 1 where the higher phase noise of the 2.4GHz radio requires the SSBF bandwidth not to be reduced.

Note, that a TXCO based system with expected low frequency offset should be indicated to the 2.4 GHz PHY MR-OFDM receiver by setting `OFDMC.LFO` to 1. Then the MR-OFDM preamble detector searches for the STF (short training field) pattern in a reduced frequency span which makes it more robust against misdetection.

Table 6-93. Recommended PHY Receiver and Digital Frontend Configuration

Register	Option 1	Option 2	Option 3	Option 4
<code>TXDFE.SR</code>	3	3	6	6
sub-core 0 + sub-1GHz Radio Frontend				
<code>RXDFE.RCUT</code>	4	2	2	1
<code>RXBWC.BW</code>	9	7	4	2
<code>RXBWC.IFS</code>	1	1	0	1
sub-core 1 + 2.4GHz Radio Frontend, <code>OFDMC.LFO=0</code>				
<code>RXDFE.RCUT</code>	4	2	3	1
<code>RXBWC.BW</code>	10	7	5	3
<code>RXBWC.IFS</code>	1	1	1	0
sub-core 1 +2.4GHz Radio Frontend, <code>OFDMC.LFO=1</code>				
<code>RXDFE.RCUT</code>	4	2	2	1
<code>RXBWC.BW</code>	9	7	4	2
<code>RXBWC.IFS</code>	1	1	0	1
<code>AGCC.AVGS</code>	0	0	0	0
<code>AGCC.AGCI</code>	0	0	0	0
<code>OFDMSW.PDT</code>	5	5	4	3

To achieve good results for receiver energy detection, the averaging duration composed of sub-registers `EDD.DTB` and `EDD.DF` should be configured according to the MR-OFDM PHY symbol time.

IEEE Std 802.15.4™-2006 [1] defines 8 symbols periods averaging time for ED. For MR-OFDM this translates to $8 \cdot 120\mu\text{s} = 960\mu\text{s}$, configured by `EDD.DTB=2` and `EDD.DF=30`.

6.11.3.2 Receiver Operation

When the MR-OFDM receiver is activated, it searches for STF preamble patterns. If a preamble is found the IRQ `IRQM.AGCH` is issued and the AGC is put on hold (`AGCC.FRZS = 1`). Synchronization and channel acquisition are executed. The PHY header is demodulated and decoded using the MCS as defined in [3] for the PHR field.

If the CRC-8 check indicates a valid PHY header and the frame length field is greater than zero, the frame start IRQ `IRQM.RXFS` is issued. At this event the MR-OFDM PHR status registers `OFDMPHRRX.MCS`, `OFDMC.SSRX` including the reserved bits `OFDMPHRRX.RB5`, `OFDMPHRRX.RB17`, `OFDMPHRRX.RB18`, and `OFDMPHRRX.RB21` are updated. The PHR frame length field is mapped to the registers `BBCn_RXFLH` and `BBCn_RXFLL`, respectively. Further information on the receive procedure can be found in section "Example Receive Procedure Using Basic Mode" on page 173.

On frame start (IRQ `IRQM.RXFS`), the measured average signal power of the currently received frame is available in sub-register `EDV.EDV`, see section 6.2.4 on page 56 for details.

Spurious Compensation

In case of performance degradation due to clock harmonics on receive channels with center frequency being multiple of 26MHz or 32MHz, the MR-OFDM Spurious Compensation feature can be enabled by sub-register [OFDMPHRRX.SPC](#). In that case the AGC target level ([AGCS.TGT](#)) should be set to 0.

It is not recommended activating Spurious Compensation for MR-OFDM Option 4 because of its small bandwidth, especially if the MCS is expected to be greater three.

Receiver Override

The Receiver Override feature, activated by sub-register [OFDMSW.RXO](#) set to 1, enables the MR-OFDM PHY to restart a preamble detection at any time during reception if the received signal power has increased significantly. This reduces the influence of frame misdetections and hidden node effects.

6.11.4 Register Description

6.11.4.1 BBCn_OFDMPHRTX – MR-OFDM Transmitter PHY Header Configuration

The register is used to compose the MR-OFDM PHY header (PHR) for transmission.

Bit	7	6	5	4	3	2	1	0	
	RB21	RB18	RB17	RB5	–	MCS			BBCn_OFDMPHRTX
Read/Write	RW	RW	RW	RW	R	RW	RW	RW	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7 – OFDMPHRTX.RB21: Reserved PHR Bit 21**

The sub-register defines the PHR bit. The content is transmitted but serves no function.

- **Bit 6 – OFDMPHRTX.RB18: Reserved PHR Bit 18**

The sub-register defines the PHR bit. The content is transmitted but serves no function.

- **Bit 5 – OFDMPHRTX.RB17: Reserved PHR Bit 17**

The sub-register defines the PHR bit. The content is transmitted but serves no function.

- **Bit 4 – OFDMPHRTX.RB5: Reserved PHR Bit 5**

The sub-register defines the PHR bit. The content is transmitted, but serves no function.

- **Bit 2:0 – OFDMPHRTX.MCS: Modulation and Coding Scheme**

The sub-register sets the PSDU modulation and coding scheme, and fills the lower 3 bits of the PHR Rate field. The upper bits are filled with zero respectively.

Table 6-94. MCS

Sub-register	Value	Description
MCS	0x0	BPSK, coding rate 1/2, 4 x frequency repetition
	0x1	BPSK, coding rate 1/2, 2 x frequency repetition
	0x2	QPSK, coding rate 1/2, 2 x frequency repetition
	0x3	QPSK, coding rate 1/2
	0x4	QPSK, coding rate 3/4
	0x5	16-QAM, coding rate 1/2
	0x6	16-QAM, coding rate 3/4

6.11.4.2 BBCn_OFDMPHRRX – MR-OFDM Receiver PHY Header Status

PHY header (PHR) status information is updated at interrupt Receiver Frame Start (RXFS).

Bit	7	6	5	4	3	2	1	0					
	RB21		RB18		RB17		RB5		SPC		MCS		
Read/Write	R	R	R	R	RW	R	R	R					BBCn_OFDMPHRRX
Initial Value	0	0	0	0	0	0	0	0	0	0	0	0	

- **Bit 7 – OFDMPHRRX.RB21: Reserved PHR Bit 21**

This sub-register reflects the content of the reserved PHR bit 21 of the last received MR-OFDM frame.

- **Bit 6 – OFDMPHRRX.RB18: Reserved PHR Bit 18**

This sub-register reflects the content of the reserved PHR bit 18 of the last received MR-OFDM frame.

- **Bit 5 – OFDMPHRRX.RB17: Reserved PHR Bit 17**

This sub-register reflects the content of the reserved PHR bit 17 of the last received MR-OFDM frame.

- **Bit 4 – OFDMPHRRX.RB5: Reserved PHR Bit 5**

This sub-register reflects the content of the reserved PHR bit 5 of the last received MR-OFDM frame.

- **Bit 3 – OFDMPHRRX.SPC: RX Spurious Compensation**

If this sub-register is set to 1, the spurious compensation (SPC) is activated. This is recommended if the receive channel is a multiple of 26MHz or 32MHz. Otherwise, it is recommended to set this sub-register to 0.

- **Bit 2:0 – OFDMPHRRX.MCS: Modulation and Coding Scheme**

The sub-register reflects the lower 3 bits of the PHR rate field and indicates the PSDU modulation and coding scheme of the last received MR-OFDM frame. See OFDMPHRTX.MCS for value-to-coding mapping.

6.11.4.3 BBCn_OFDMC – MR-OFDM PHY Configuration

Bit	7	6	5	4	3	2	1	0	
	SSRX		SSTX		LFO	POI	OPT		
Read/Write	R	R	RW	RW	RW	RW	RW	RW	BBCn_OFDMC
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7:6 – OFDMC.SSRX: Receiver Scrambler Seed Status**

SSRX reflects the PHR scrambler field and sets the initial seed of the de-scrambler PN9 sequence. PHY header (PHR) status information is updated at interrupt Receiver Frame Start (RXFS).

Table 6-95. SSRX

Sub-register	Value	Description
SSRX	0x0	0b000010111
	0x1	0b101110111
	0x2	0b000011100
	0x3	0b101111100

- **Bit 5:4 – OFDMC.SSTX: Transmitter Scrambler Seed Configuration**

SSTX sets the initial seed of the scrambler PN9 sequence and fills the PHR scrambler field (sec. 18.2.3.11, IEEE Std. 802.15.4g-2012).

Table 6-96. SSTX

Sub-register	Value	Description
SSTX	0x0	0b000010111
	0x1	0b101110111
	0x2	0b000011100
	0x3	0b101111100

- **Bit 3 – OFDMC.LFO: Reception with Low Frequency Offset**

The sub-register is configured depending on the absolute frequency offset of the received OFDM signal.

Table 6-97. LFO

Sub-register	Value	Description
LFO	0x0	If the frequency offset has higher deviation than 57.3kHz, this sub-register should be set to 0.
	0x1	If it is guaranteed that the absolute frequency offset of the received OFDM signal is less than 57.3kHz (i.e. usage of a TCXO), this sub-register should be set to 1. In conjunction with an adapted RF frontend configuration, the MR-OFDM receiver benefits from an improved ACI suppression.

- **Bit 2 – OFDMC.POI: PIB Attribute phyOFDMInterleaving**

If this sub-register is 0, the MR-OFDM interleaver has a depth of one symbol. Otherwise, if this sub-register is 1, the MR-OFDM interleaver has a depth equal to the frequency domain spreading factor symbols. This sub-register reflects the PIB attribute phyOFDMInterleaving (see IEEE Std 802.15.4g-2012).

- **Bit 1:0 – OFDMC.OPT: MR-OFDM Bandwidth Option**

MR-OFDM options 1 to 4 are configured by values 0 to 3 respectively.

Table 6-98. OPT

Sub-register	Value	Description
OPT	0x0	Option 1
	0x1	Option 2
	0x2	Option 3
	0x3	Option 4

6.11.4.4 BBCn_OFDMSW – OFDM Switches

This register controls test functionality of the MR-OFDM PHY.

Bit	7	6	5	4	3	2	1	0	
	PDT			R XO	–	–	–	–	BBCn_OFDMSW
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	0	1	1	1	0	0	0	0	

- **Bit 7:5 – OFDMSW.PDT: Preamble Detection Threshold**

Lower values increase the preamble detector sensitivity.

- **Bit 4 – OFDMSW.RXO: Receiver Override**

If Receiver Override is enabled during frame reception, the MR-OFDM receiver restarts synchronization after a rapidly increased signal power per OFDM symbol of more than 12dB.

6.12 O-QPSK PHY

6.12.1 Overview

The baseband sub-core O-QPSK of the AT86RF215 provides functionality with regard to the MR-O-QPSK PHY according to IEEE Std 802.15.4g™-2012 [3] and the O-QPSK PHY of ETSI TS 102 887-1, see [5]. In this document, both PHY types are generalized to **MR-O-QPSK**, due to their similarity and relation.

The supported modes for MR-O-QPSK are shown in Table 6-100. Additional proprietary modes neither specified in [3] nor in [5] are available, see Table 6-100.

Table 6-100. MR-O-QPSK Modes

Chip Rate [kchip/s]	Rate Mode	PSDU Data Rate [kb/s]	Description
100	0	6.25	O-QPSK-A-PHY-ID-0 [3], O-QPSK-PHY-OPTION-1 [5]
	1	12.5	O-QPSK-A-PHY-ID-1 [3]
	2	25	O-QPSK-A-PHY-ID-2 [3]
	3	50	O-QPSK-A-PHY-ID-3 [3]
200	0	12.5	O-QPSK-PHY-OPTION-2 [5]
	1	25	Proprietary (as O-QPSK-A-PHY-ID-1; chip rate is 200kchip/s)
	2	50	Proprietary (as O-QPSK-A-PHY-ID-2; chip rate is 200kchip/s)
	3	100	Proprietary (as O-QPSK-A-PHY-ID-3; chip rate is 200kchip/s)
1000	0	31.25	O-QPSK-B-PHY-ID-0 [3]
	1	125	O-QPSK-B-PHY-ID-1 [3]
	2	250	O-QPSK-B-PHY-ID-2 [3]
	3	500	O-QPSK-B-PHY-ID-3 [3]
2000	0	31.25	O-QPSK-C-PHY-ID-0 [3]
	1	125	O-QPSK-C-PHY-ID-1 [3]
	2	250	O-QPSK-C-PHY-ID-2 [3]
	3	500	O-QPSK-C-PHY-ID-3 [3]
	4	1000	Proprietary (as O-QPSK-C-PHY-ID-3; spreading bypassed)

In addition, support for the O-QPSK PHY of the 780MHz, 915MHz, and 2450MHz frequency band with regard to clause 10 of IEEE Std 802.15.4™-2011 [2] is provided, referred to as **legacy O-QPSK**. Some legacy O-QPSK high data rate modes based on this PHY are supported as well, see Table 6-101.

With respect to the O-QPSK PHY specification of ETSI TS 102 887-1 [5], the AT86RF215 supports PPDU Type 2 (see Figure 6-25) in addition to PPDU Type 1 (see Figure 6-24). PPDU Type 2 can be applied regardless of the chip rate.

Figure 6-24. MR-O-QPSK PPDU Type 1

		Octets	
		3	Variable
Preamble	SFD-1 As defined in [3] clause 18.3.1.2	As defined in in [3] 8.3.1.3	PSDU
SHR		PHR	PHY payload

Figure 6-25. MR-O-QPSK PPDU Type 2

		Octets	
		7	
Preamble	SFD-2 As defined in [5] clause 6.1.2	PSDU	
SHR		PHY payload	

		Octets	
		18	
Preamble	SFD-3 As defined in [5] clause 6.1.2	PSDU	
SHR		PHY payload	

For PPDU Type 2, rate modes other than 0 are not supported since there is no PHR contained signaling the rate mode. [Table 6-101](#) summarizes the supported modes for legacy O-QPSK according to [2]. There is additional support of some of the legacy proprietary high data rate modes compatible with the AT86RF212B and the AT86RF23X family.

Table 6-101. Legacy O-QPSK Modes

Chip Rate [kchip/s]	PSDU Data Rate [kb/s]	Description
1000	250	O-QPSK PHY of the 780MHz and 915MHz frequency band [2]
1000	500	Proprietary high data rate mode compatible with AT86RF212B
2000	250	O-QPSK PHY of the 2450MHz frequency band [2]
2000	1000	Proprietary high data rate mode compatible with AT86RF23X

The AT86RF215 supports simultaneous operation of MR-O-QPSK and legacy O-QPSK according to sub-clause 18.3.3 of [3]. This is described in more detail in section "Receive Operation and Configuration" on page 123.

In order to configure the baseband sub-core of the AT86RF215 with O-QPSK operation mode (MR-O-QPSK or legacy O-QPSK), sub-register `PC.PT` must be set to 3, see "Baseband Core" on page 81.

6.12.2 Transmit Operation and Configuration

6.12.2.1 General Transmit Configuration

The desired chip rate can be selected with sub-register `OQPSKC0.FCHIP`. The desired impulse response of the pulse shaping filter can be selected with sub-register `OQPSKC0.MOD`.

For MR-O-QPSK, the parameters for spreading and coding are implicitly defined by the chip frequency (`OQPSKC0.FCHIP`), see Table 164 and Table 165 of [3] and Table 9 of [5].

Prior to transmission of an MR-O-QPSK PPDU (regardless of the PPDU Type), sub-register [OQPSKPHRTX.LEG](#) must be set to 0.

Only partial user access to PHR sub-field entries exists, as indicated in [Figure 6-26](#).

Figure 6-26. MR-O-QPSK TX-PHR

SM	RM ₁	RM ₀	R ₁	R ₀	L ₁₀ -L ₀	H ₇ -H ₀
0	OQPSKPHRTX.MOD			OQPSKPHRTX.RB0	BBCn_TXFLH , BBCn_TXFLL	HCS, automatically computed

The reserved bit R₁ is used in order to signal proprietary rate modes, see [3]. [Table 6-102](#) provides details of the mapping to the sub-field (RM₁, RM₀, R₁) as a function of the sub-register entries [OQPSKC0.FCHIP](#) and [OQPSKPHRTX.MOD](#). Undefined rate modes are set to rate mode 0, assuring that the AT86RF215 does not assemble a void PPDU.

Table 6-102. MR-O-QPSK Rate Mode Mapping

OQPSKC0.FCHIP	OQPSKPHRTX.MOD	(RM ₁ , RM ₀ , R ₁)
0x0, 0x1, 0x2	0x0	(0,0,0)
	0x1	(0,1,0)
	0x2	(1,0,0)
	0x3	(1,1,0)
	Otherwise	(0,0,0)
0x3	0x0	(0,0,0)
	0x1	(0,1,0)
	0x2	(1,0,0)
	0x3	(1,1,0)
	0x4	(0,1,1)
Otherwise	(0,0,0)	

Configuration of the PPDU Type is obtained by sub-register [OQPSKPHRTX.PPDUT](#). If set to 1 (PPDU Type 2), the frame length entry (obtained by registers [BBCn_TXFLL](#) and [BBCn_TXFLH](#) must be either 7 or 18) selects the corresponding SFD and PSDU interleaver, see [5]. For frame lengths other than 7 or 18, the transceiver assembles PPDU Type 1, even if [OQPSKPHRTX.PPDUT](#) is set to 1.

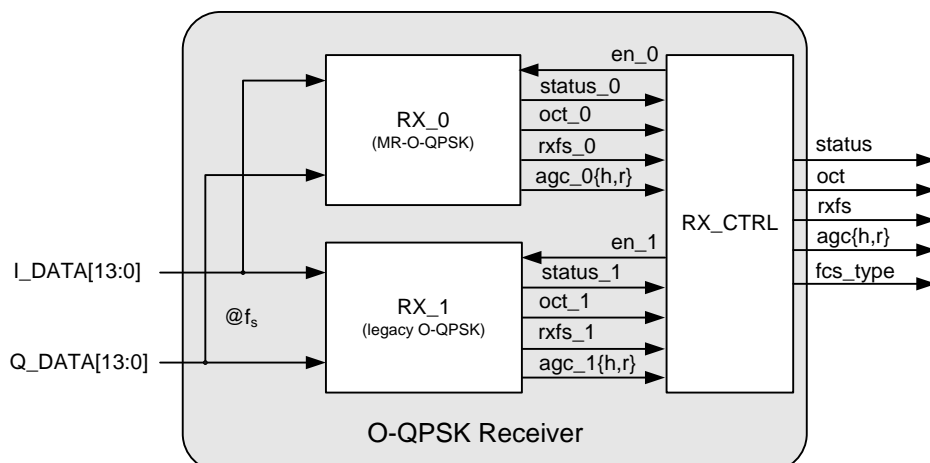
For legacy O-QPSK, the parameters for spreading are implicitly defined by the chip frequency ([OQPSKC0.FCHIP](#)), see [Table 73](#) and [Table 74](#) of [2]. In contrast to the multi-rate MR-O-QPSK PHY, high data rate modes must be pre-configured with sub-register [OQPSKC3.HRLEG](#) for both transmit and receive.

Prior to transmission of a legacy PPDU, sub-register [OQPSKPHRTX.LEG](#) must be set to 1. The configuration of the PHR is shown in [Figure 6-27](#).

Figure 6-27. Legacy O-QPSK TX-PHR

L ₀ -L ₇	R
BBCn_TXFLL [6:0]	OQPSKPHRTX.RB0

Figure 6-28. RX for O-QPSK



During frame reception, each receiver performs preamble detection, SFD search and PHR evaluation. The sensitivity level for preamble detection can be configured with sub-registers [OQPSKC1.PDT0](#) and [OQPSKC1.PDT1](#), respectively. Lower values increase the receiver sensitivity for rate mode 0, whereas larger values improve robustness with regard to the capture effect.

For MR-O-QPSK, the search space of SFD words can be configured with sub-register [OQPSKC3.NSFD](#). If PPDU Type 2 is not used, it is recommended to set [OQPSKC3.NSFD](#) to 0, improving robustness of SHR detection.

For MR-O-QPSK, the HCS of the detected PHR information bits is automatically evaluated. Frames with invalid HCS as well as frames with a detected length field entry equal to 0 are automatically discarded (no frame start event). For legacy O-QPSK, frames with a detected length field entry equal to 0 are automatically discarded. In case of a valid frame start event, the AT86RF215 captures several pieces of status information, as shown in [Table 6-104](#). This information remains unchanged until the next frame start event occurs.

Table 6-104. Receiver Status

Status	Register	Description
Frame length	BBCn_RXFLL , BBCn_RXFLH	The detected PSDU length in octets.
PHY type	OQPSKPHRRX.LEG	Indicates, whether a legacy O-QPSK or MR-O-QPSK frame has been received.
Rate mode	OQPSKPHRRX.MOD	Indicates the detected rate mode (valid for MR-O-QPSK only).
Reserved bit	OQPSKPHRTX.RB0	The value of the detected reserved bit R ₀ (MR-O-QPSK) or R (legacy O-QPSK)
Received signal power	EDV.EDV	An estimate of the received signal power in dBm of the frame
PPDU type	OQPSKPHRRX.PPDUT	Indicates the PPDU type of the received frame (valid for MR-O-QPSK only).

Sub-register Name	IEEE 802.15.4-2006 Attribute or Name	Size [bits]	Reset Value	Comment
AFFTM	frame type bitmask	8	0x0B	Address filter frame type bitmask.
MRFT*	map reserved frame types	1	0	If this sub-register is set to 1, incoming frames with reserved frame types [4..7] are filtered like data frames. If the frame header matches the address filter, RXAM IRQ occurs. A RXEM IRQ is issued anyway.
AFFVM	frame version bitmask	4	3	Address filter frame version mask
AM*	address filter status	1	0	If this bit is set to 1, the address filter has detected an address match. This bit is updated once the MAC header of an incoming frame is completely parsed.
EM	extended match status	1	0	If this bit is set to 1, the frame filter has detected an extended match. The bit is updated once the MAC header of an incoming frame is completely parsed.

Note: Register names marked with a star "*" are indexed with the last digit to be valid for each of the four 3rd level filter units (i.e. AFEN* is implemented as AFEN0, AFEN1, AFEN2, AFEN3).

6.15.2.7 Interrupts

Four baseband IRQs are related to frame reception, see section "Baseband Interrupts" on page 82 for further information about the other baseband interrupts. The interrupt receiver frame start (IRQS.RXFS) indicates a valid frame header detection. The interrupt receiver address match (IRQS.RXAM) occurs if the address filter is enabled and the frame matches the address filter rules. The interrupt receiver extended match (IRQS.RXEM) occurs if the address filter is enabled and the frame matches the extended rules, see above. The interrupt receiver frame end (IRQS.RXFE) occurs at frame end to indicate that the entire frame has been stored to the RX frame buffer and is available for further processing by an external microcontroller. IRQS.RXFE is only issued if all filters are passed. The dependencies of the four RX IRQs are shown in Table 6-136.

Table 6-136. Receiver IRQ Occurrences during Frame Receive Processing

Address filter settings and scan results					IRQ occurrence			
AFEN	AM	EM	PM	First Level of Filtering passed	IRQ RXFS	IRQ RXAM	IRQ RXEM	IRQ RXFE
address filter enabled	address filter match detected	extended match detected	receiver promiscuous mode					
0	n.a.	n.a.	n.a.	0	1	0	0	0
0	n.a.	n.a.	n.a.	1	1	0	0	1
1	0	0	0	0	1	0	0	0
1	1	0	0	0	1	1	0	0
1	0	1	0	0	1	0	1	0
1	1	1	0	0	1	1	1	0
1	0	0	0	1	1	0	0	0
1	0	0	1	1	1	0	0	1
1	0	1	0	1	1	0	1	1
1	0	1	1	1	1	0	1	1
1	1	0	0	1	1	1	0	1

Address filter settings and scan results					IRQ occurrence			
AFEN	AM	EM	PM	First Level of Filtering passed	IRQ RXFS	IRQ RXAM	IRQ RXEM	IRQ RXFE
address filter enabled	address filter match detected	extended match detected	receiver promiscuous mode					
1	1	0	1	1	1	1	0	1
1	1	1	0	1	1	1	1	1
1	1	1	1	1	1	1	1	1

Note: If an ACK frame is received, an IRQ RXFE occurs without the interrupts RXAM and RXEM.

6.15.3 Automatic Acknowledgement (AACK)

6.15.3.1 Overview

Automatic Acknowledgement is a procedure that transmits automatically an acknowledgement (ACK) frame if the following conditions of an incoming frame are met:

- Frame passes all third level filtering rules (see section "Address Filter" on page 142)
- The frame type is one (i.e. data frame) or three (i.e. MAC command frame)
- The ACK request bit of the frame control field is set to 1.

AACK Features:

- Automatic sequence number handling
- Automatic FCS generation
- Configurable timing between RX frame end and ACK frame start
- Data rate of ACK frame can be determined by incoming frame or by predefined TX settings
- Configuration of the ACK frame content source: Either the ACK frame content is generated internally or the ACK frame is sent from the TX frame buffer (requires controller interaction).
- FCS type of the ACK can be derived from incoming frame or from predefined settings

The embedded AACK procedure supports IEEE Std 802.15.4™-2006 [1]. Do not use AACK in conjunction with procedure "Transmit and Switch to Receive (TX2RX)".

6.15.3.2 Configuration

The AACK procedure is enabled if sub-register `AMCS.AACK` is set to 1. Additionally, the frame filter (see section "Frame Filter" on page 141) has to be enabled (and configured).

The ACK time t_{ack} between IRQ RXFE and ACK transmit start is configured by registers `BBCn_AMAACKTL` and `BBCn_AMAACKTH` (see section "Timing" on page 148).

The ACK frame data rate is selected by sub-register `AMCS.AACKDR`. This setting enables the feature ACK data rate adaptation. If sub-register `AMCS.AACKDR` is set to 1, some configured PHY settings are overwritten during the transmission of the ACK frame (see Table 6-137) and restored once the ACK frame transmit is completed. The re-programmed settings are PHY dependent as described in Table 6-137.

Table 6-137. Reprogrammed Data Rate Settings during AACK if sub-register [AMCS.AACKDR](#) is set to 1

PHY type	Reprogrammed data rate settings with feature ACK data rate adaptation	Comment
MR-OFDM	OFDMPHRTX.MCS = OFDMPHRRX.MCS	MCS level of the ACK frame is adapted to the MCS level of the received frame.
MR-FSK	FSKPHRTX.SFD = FSKPHRRX.SFD	SFD selection is adapted to the recognized SFD of the received frame.
MR-OQPSK / OQPSK	OQPSKPHRTX.LEG = OQPSKPHRRX.LEG OQPSKPHRTX.MOD = OQPSKPHRRX.MOD OQPSKPHRTX.PPDUT = OQPSKPHRRX.PPDUT	Transmission of legacy OQPSK upon receive of legacy OQPSK. Adaption of rate mode and PPDU type setting of the ACK frame to the received frame.

The ACK FCS type is selected by the sub-register [AMCS.AACKFA](#). If this sub-register is set to 1, the automatic FCS adaptation of the ACK frame is enabled. This feature applies to MR-FSK and legacy O-QPSK PHY only. For MR-OFDM and MR-OQPSK this feature has no effect since the FCS type of the received frame must match the setting in [PC.FCST](#) anyway.

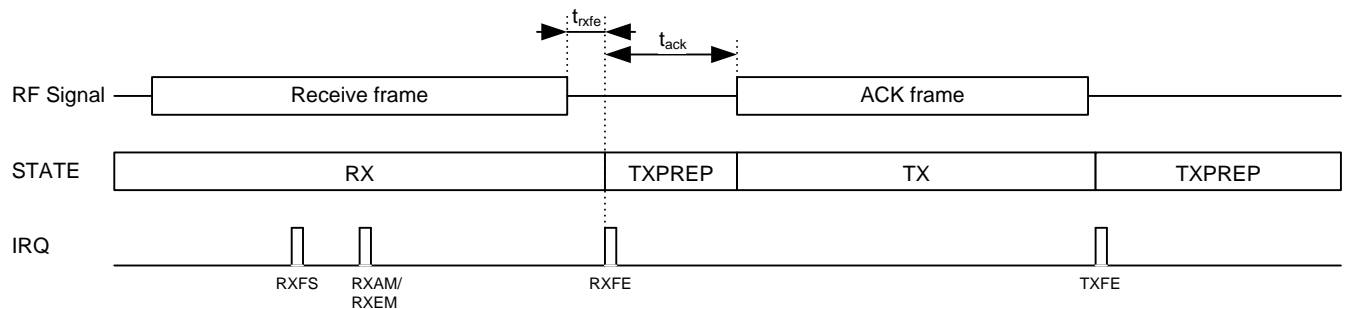
The source of the ACK frame content is set by the sub-register [AMCS.AACKS](#). If this sub-register is set to 0, the ACK frame content is generated autonomously by the AT86RF215. The sequence number of the received frame is copied to the ACK frame. Depending on the selected FCS type, the ACK frame has a length of 5 octets (16-bit FCS) or a length of 7 octets (32-bit FCS). The FCS is appended (as specified in [1] and [3]). The transmit frame buffer is not used.

If the sub-register [AMCS.AACKS](#) is set to 1, the ACK frame content is transmitted using the TX frame buffer content. The ACK frame length must be configured by registers [BBCn_TXFLL](#) and [BBCn_TXFLH](#). The MCU must provide the frame content to the transmit frame buffer and FCS settings before the time t_{ack} expires.

During ACK transmit, the frame pending field of the ACK's frame control field (see [1]) is derived from register [BBCn_AMAACKPD](#). Depending on the address filter unit that has detected an address filter match (see section "Multi Address Filtering (MAF)" on page 144), the content of sub-register [AMAACKPD.PD0](#), [AMAACKPD.PD1](#), [AMAACKPD.PD2](#) or [AMAACKPD.PD3](#) is copied to the frame pending field.

If the ACK frame transmission is sent completely, the IRQ TXFE occurs to indicate that the procedure is completed. [Figure 6-33](#) shows the AT86RF215 state, interrupts and RF-signals for the AACK procedure. If the received frame does not require an acknowledgement (e.g. for a beacon frame), the AACK procedure finishes with the interrupt RXFE in state TXPREP.

Figure 6-33. AACK Procedure



6.15.3.3 Timing

While the AT86RF215 is in the state RX, enabled receiver interrupts occur as described in section "Baseband Interrupts" on page 82. The interrupt RXFE has a delay of t_{rxfe} relative to the last bit at the antenna signal. The time t_{rxfe} depends on PHY settings.

The ACK frame is transmitted t_{ack} after the interrupt RXFE. The time t_{ack} is configurable by registers `BBCn_AMAACKTL` and `BBCn_AMAACKTH`.

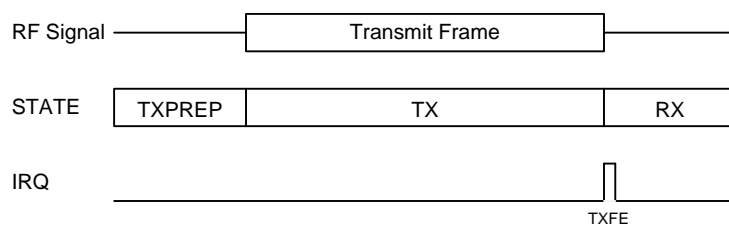
6.15.4 Transmit and Switch to Receive (TX2RX)

Transmit and switch to receive is a procedure that switches to the state RX automatically if the frame transmission is completed. The procedure is useful if an ACK reception is expected after a transmission.

The TX2RX feature can be combined with certain frame filter settings (i.e. blocking all frames except ACK frames) getting only the interrupt RXFE if an ACK frame is expected. Timeouts must be supervised by an external controller.

The procedure TX2RX is enabled by sub-register `AMCS.TX2RX`. Figure 6-34 shows a TX2RX scenario.

Figure 6-34. Behaviour of procedure TX2RX



Do not use procedure TX2RX together with procedure "Automatic Acknowledgement (AACK)" and not together with procedure "Clear Channel Assessment with Automatic Transmit (CCATX)".

6.15.5 Clear Channel Assessment with Automatic Transmit (CCATX)

The procedure CCATX provides a clear channel assessment (CCA) mechanism with an automatic frame transmission if the channel is assessed as idle. The CCA measurement based on the energy detection mode (CCA-ED) is supported only [1].

The procedure CCATX is enabled if the sub-register `AMCS.CCATX` is set to 1. It is started with a single energy detection (ED) measurement (by writing the value 0x1 to sub-register `EDC.EDM`; see section "Energy Measurement" on page 56). The ED measurement time t_{ED} is configured by the register `RFn_EDD` and the AT86RF215 must be in state RX to start the procedure. The interrupt EDC is issued if the ED measurement is finished. The ED result is compared to the threshold value set by register `BBCn_AMEDT`.

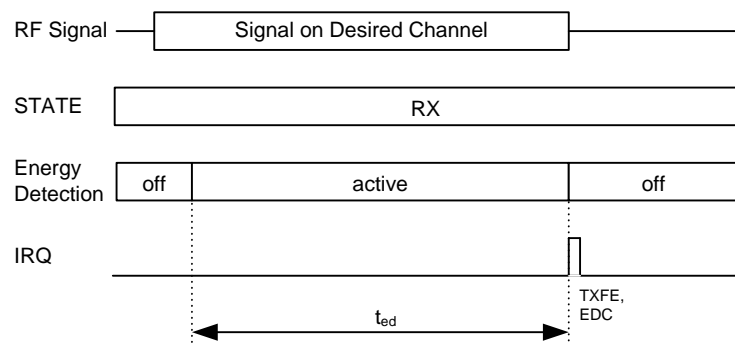
If the measured ED value is above the value in register `BBCn_AMEDT`, the channel is assessed as busy and the interrupt TXFE is issued. The sub-register `AMCS.CCAED` is set with the occurrence of the interrupt EDC containing the result of the comparison.

If the ED value is equal or below the value in register `BBCn_AMEDT`, the channel is assessed as clear. The sub-register `AMCS.CCAED` is set to 0 with the occurrence of the interrupt EDC. The AT86RF215 switches to state TXPREP and state TX automatically afterwards and transmits the frame from the TX frame buffer. Once the state TXPREP is reached the interrupt TRXRDY is issued. Once the frame transmission is completed, the interrupt TXFE is issued.

It is recommended disabling the baseband (set `PC.BBEN` to 0) to avoid that the baseband decodes/receives any frame during the ED measurement. The baseband is enabled automatically again (and the sub-register `PC.BBEN` is automatically set to 1) if the procedure CCATX detects a clear channel since the baseband must be enabled for transmit. If the baseband has been disabled for the measurement period and the channel has assessed as busy, the baseband needs to be enabled again by setting `PC.BBEN` to 1. Do not use procedure CCATX together with procedure "Transmit and Switch to Receive (TX2RX)".

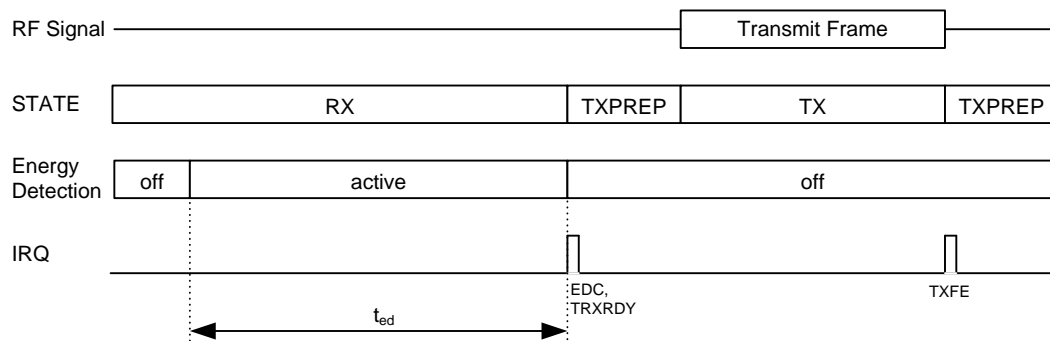
The following [Figure 6-35](#) and [Figure 6-36](#) show the respective behaviour.

Figure 6-35. Behaviour of procedure CCATX detecting a busy channel



Note: The procedure CCATX is started by a single ED measurement only (`EDC.EDM = 0x1`).

Figure 6-36. Behaviour of procedure CCATX detecting a clear channel



6.15.6 Register Description

6.15.6.1 BBCn_AFC0 – Address Filter Configuration 0

This register configures the address filter.

Bit	7	6	5	4	3	2	1	0	
	–	–	–	PM	AFEN3	AFEN2	AFEN1	AFEN0	BBCn_AFC0
Read/Write	R	R	R	RW	RW	RW	RW	RW	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 4 – AFC0.PM: Promiscuous Mode**

This sub-register controls the promiscuous mode.

Table 6-138. PM

Sub-register	Value	Description
PM	0x0	Promiscuous mode is disabled
	0x1	Promiscuous mode is enabled

- **Bit 3 – AFC0.AFEN3: Address Filter Enable 3**

If this sub-register is set to 1, the global filter, the extended filter and the 3rd level filter unit #3 are enabled.

- **Bit 2 – AFC0.AFEN2: Address Filter Enable 2**

If this sub-register is set to 1, the global filter, the extended filter and the 3rd level filter unit #2 are enabled.

- **Bit 1 – AFC0.AFEN1: Address Filter Enable 1**

If this sub-register is set to 1, the global filter, the extended filter and the 3rd level filter unit #1 are enabled.

- **Bit 0 – AFC0.AFEN0: Address Filter Enable 0**

If this sub-register is set to 1, the global filter, the extended filter and the 3rd level filter unit #0 are enabled.

6.15.6.2 BBCn_AFC1 – Address Filter Configuration 1

This register configures the address filter.

Bit	7	6	5	4	3	2	1	0	
	MRFT3	MRFT2	MRFT1	MRFT0	PANC3	PANC2	PANC1	PANC0	BBCn_AFC1
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7 – AFC1.MRFT3: Map Reserved Frame Types 3**

This sub-register controls the 3rd level filter unit 3. If this sub-register is set to 1, frames with reserved frame types (4, 5, 6 or 7) are handled like data frames. Otherwise, reserved frame types are discarded.

- **Bit 6 – AFC1.MRFT2: Map Reserved Frame Types 2**

This sub-register controls the 3rd level filter unit 2. If this sub-register is set to 1, frames with reserved frame types (4, 5, 6 or 7) are handled like data frames. Otherwise, reserved frame types are discarded.

- **Bit 5 – AFC1.MRFT1: Map Reserved Frame Types 1**

This sub-register controls the 3rd level filter unit 1. If this sub-register is set to 1, frames with reserved frame types (4, 5, 6 or 7) are handled like data frames. Otherwise, reserved frame types are discarded.

- **Bit 4 – AFC1.MRFT0: Map Reserved Frame Types 0**

This sub-register controls the 3rd level filter unit 0. If this sub-register is set to 1, frames with reserved frame types (4, 5, 6 or 7) are handled like data frames. Otherwise, reserved frame types are discarded.

- **Bit 3 – AFC1.PANC3: PAN Coordinator 3**

If this sub-register is set to 1, the 3rd level filter unit 3 is configured as a PAN coordinator.

- **Bit 2 – AFC1.PANC2: PAN Coordinator 2**

If this sub-register is set to 1, the 3rd level filter unit 2 is configured as a PAN coordinator.

- **Bit 1 – AFC1.PANC1: PAN Coordinator 1**

If this sub-register is set to 1, the 3rd level filter unit 1 is configured as a PAN coordinator.

- **Bit 0 – AFC1.PANC0: PAN Coordinator 0**

If this sub-register is set to 1, the 3rd level filter unit 0 is configured as a PAN coordinator.

6.15.6.3 BBCn_AFFTM – Address Filter Frame Type Mask

This register controls the global frame type filter. A bit which is 0 in AFFTM refuses frames with respective frame types (i.e. if bit 2 is clear, all frames with frame type 2 are refused). Otherwise a bit is set, frames with respective frame types are processed by further filter stages. The reset value is set to 0x0B. Thus, the address filter does not refuse frames with frame types 0, 1 and 3 (beacon, data, command frames) by default.

Bit	7	6	5	4	3	2	1	0	
	AFFTM								BBCn_AFFTM
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	0	0	0	0	1	0	1	1	

- **Bit 7:0 – AFFTM.AFFTM: Address Filter Frame Type Mask**

6.15.6.4 BBCn_AFFVM – Address Filter Frame Version Mask

Bit	7	6	5	4	3	2	1	0	
	–	–	–	–	AFFVM				BBCn_AFFVM
Read/Write	R	R	R	R	RW	RW	RW	RW	
Initial Value	0	0	0	0	0	0	1	1	

- **Bit 3:0 – AFFVM.AFFVM: Address Filter Frame Version Mask**

This register controls the global frame version filter. A bit which is 0 in AFFVM refuses frames with respective frame versions (i.e. if bit 1 is 0, all frames with frame version 1 are refused). Otherwise a bit is set to 1, frames with respective frame versions are processed by further filter stages. The reset value 3 does not refuse frames with frame version 0 and 1.

6.15.6.5 BBCn_AFS – Address Filter Status

This register provides the status of the address filter.

Bit	7	6	5	4	3	2	1	0	
	–	–	–	EM	AM3	AM2	AM1	AM0	BBCn_AFS
Read/Write	R	R	R	R	R	R	R	R	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 4 – AFS.EM: Extended Match**

This sub-register is set to 1 if the extended filter detects an extended match. This bit is automatically cleared with a frame start event (IRQ RXFS).

- **Bit 3 – AFS.AM3: Address Match Filter 3**

This sub-register is set to 1 if the 3rd level filter unit #3 detects an address match. This bit is automatically cleared with a frame start event (IRQ RXFS).

- **Bit 2 – AFS.AM2: Address Match Filter 2**

This sub-register is set to 1 if the 3rd level filter unit #2 detects an address match. This bit is automatically cleared with a frame start event (IRQ RXFS).

- **Bit 1 – AFS.AM1: Address Match Filter 1**

This sub-register is set to 1 if the 3rd level filter unit #1 detects an address match. This bit is automatically cleared with a frame start event (IRQ RXFS).

- **Bit 0 – AFS.AM0: Address Match Filter 0**

This sub-register is set to 1 if the 3rd level filter unit #0 detects an address match. This bit is automatically cleared with a frame start event (IRQ RXFS).

6.15.6.6 BBCn_MACEA0 – MAC Extended Address Byte 0

This register contains the MAC extended address bits 7 to 0.

Bit	7	6	5	4	3	2	1	0	
	MACEA0								BBCn_MACEA0
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7:0 – MACEA0.MACEA0: MAC Extended Address Byte 0**

6.15.6.7 BBCn_MACEA1 – MAC Extended Address Byte 1

This register contains the MAC extended address bits 15 to 8.

Bit	7	6	5	4	3	2	1	0	
	MACEA1								BBCn_MACEA1
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7:0 – MACEA1.MACEA1: MAC Extended Address Byte 1**

6.15.6.8 BBCn_MACEA2 – MAC Extended Address Byte 2

This register contains the MAC extended address bits 23 to 16.

Bit	7	6	5	4	3	2	1	0	
	MACEA2								BBCn_MACEA2
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7:0 – MACEA2.MACEA2: MAC Extended Address Byte 2**

6.15.6.9 BBCn_MACEA3 – MAC Extended Address Byte 3

This register contains the MAC extended address bits 31 to 17.

Bit	7	6	5	4	3	2	1	0	
	MACEA3								BBCn_MACEA3
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7:0 – MACEA3.MACEA3: MAC Extended Address Byte 3**

6.15.6.10 BBCn_MACEA4 – MAC Extended Address Byte 4

This register contains the MAC extended address bits 39 to 32.

Bit	7	6	5	4	3	2	1	0	
	MACEA4								BBCn_MACEA4
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7:0 – MACEA4.MACEA4: MAC Extended Address Byte 4**

6.15.6.11 BBCn_MACEA5 – MAC Extended Address Byte 5

This register contains the MAC extended address bits 47 to 40.

Bit	7	6	5	4	3	2	1	0	
	MACEA5								BBCn_MACEA5
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7:0 – MACEA5.MACEA5: MAC Extended Address Byte 5**

6.15.6.12 BBCn_MACEA6 – MAC Extended Address Byte 6

This register contains the MAC extended address bits 55 to 48.

Bit	7	6	5	4	3	2	1	0	
	MACEA6								BBCn_MACEA6
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7:0 – MACEA6.MACEA6: MAC Extended Address Byte 6**

6.15.6.13 BBCn_MACEA7 – MAC Extended Address Byte 7

This register contains the MAC extended address bits 63 to 56.

Bit	7	6	5	4	3	2	1	0	
	MACEA7								BBCn_MACEA7
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7:0 – MACEA7.MACEA7: MAC Extended Address Byte 7**

6.15.6.14 BBCn_MACPID0F0 – MAC Pan ID Byte 0 Filter 0

This register contains the MAC Pan ID bits 7 to 0 for 3rd level filter unit 0.

Bit	7	6	5	4	3	2	1	0	
	MACPID0F0								BBCn_MACPID0F0
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	1	1	1	1	1	1	1	

- **Bit 7:0 – MACPID0F0.MACPID0F0: MAC Pan ID Byte 0 Filter 0**

6.15.6.15 BBCn_MACPID1F0 – MAC Pan ID Byte 1 Filter 0

This register contains the MAC Pan ID bits 15 to 8 for 3rd level filter unit 0.

Bit	7	6	5	4	3	2	1	0	
	MACPID1F0								BBCn_MACPID1F0
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	1	1	1	1	1	1	1	

- **Bit 7:0 – MACPID1F0.MACPID1F0: MAC Pan ID Byte 1 Filter 0**

6.15.6.16 BBCn_MACSHA0F0 – MAC Short Address Byte 0 Filter 0

This register contains the MAC short address bits 7 to 0 for 3rd level filter unit 0.

Bit	7	6	5	4	3	2	1	0	
	MACSHA0F0								BBCn_MACSHA0F0
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	1	1	1	1	1	1	1	

- **Bit 7:0 – MACSHA0F0.MACSHA0F0: MAC Short Address Byte 0 Filter 0**

6.15.6.17 BBCn_MACSHA1F0 – MAC Short Address Byte 1 Filter 0

This register contains the MAC short address bits 15 to 8 for 3rd level filter unit 0.

Bit	7	6	5	4	3	2	1	0	
	MACSHA1F0								BBCn_MACSHA1F0
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	1	1	1	1	1	1	1	

- **Bit 7:0 – MACSHA1F0.MACSHA1F0: MAC Short Address Byte 1 Filter 0**

6.15.6.18 BBCn_MACPID0F1 – MAC Pan ID Byte 0 Filter 1

This register contains the MAC Pan ID bits 7 to 0 for 3rd level filter unit 1.

Bit	7	6	5	4	3	2	1	0	
	MACPID0F1								BBCn_MACPID0F1
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	1	1	1	1	1	1	1	

- **Bit 7:0 – MACPID0F1.MACPID0F1: MAC Pan ID Byte 0 Filter 1**

6.15.6.19 BBCn_MACPID1F1 – MAC Pan ID Byte 1 Filter 1

This register contains the MAC Pan ID bits 15 to 8 for 3rd level filter unit 1.

Bit	7	6	5	4	3	2	1	0	
	MACPID1F1								BBCn_MACPID1F1
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	1	1	1	1	1	1	1	

- **Bit 7:0 – MACPID1F1.MACPID1F1: MAC Pan ID Byte 1 Filter 1**

6.15.6.20 BBCn_MACSHA0F1 – MAC Short Address Byte 0 Filter 1

This register contains the MAC short address bits 7 to 0 for 3rd level filter unit 1.

Bit	7	6	5	4	3	2	1	0	
	MACSHA0F1								BBCn_MACSHA0F1
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	1	1	1	1	1	1	1	

- **Bit 7:0 – MACSHA0F1.MACSHA0F1: MAC Short Address Byte 0 Filter 1**

6.15.6.21 BBCn_MACSHA1F1 – MAC Short Address Byte 1 Filter 1

This register contains the MAC short address bits 15 to 8 for 3rd level filter unit 1.

Bit	7	6	5	4	3	2	1	0	
	MACSHA1F1								BBCn_MACSHA1F1
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	1	1	1	1	1	1	1	

- **Bit 7:0 – MACSHA1F1.MACSHA1F1: MAC Short Address Byte 1 Filter 1**

6.15.6.22 BBCn_MACPID0F2 – MAC Pan ID Byte 0 Filter 2

This register contains the MAC Pan ID bits 7 to 0 for 3rd level filter unit 2.

Bit	7	6	5	4	3	2	1	0	
	MACPID0F2								BBCn_MACPID0F2
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	1	1	1	1	1	1	1	

- **Bit 7:0 – MACPID0F2.MACPID0F2: MAC Pan ID Byte 0 Filter 2**

6.15.6.23 BBCn_MACPID1F2 – MAC Pan ID Byte 1 Filter 2

This register contains the MAC Pan ID bits 15 to 8 for 3rd level filter unit 2.

Bit	7	6	5	4	3	2	1	0	
	MACPID1F2								BBCn_MACPID1F2
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	1	1	1	1	1	1	1	

- **Bit 7:0 – MACPID1F2.MACPID1F2: MAC Pan ID Byte 1 Filter 2**

6.15.6.24 BBCn_MACSHA0F2 – MAC Short Address byte 0 Filter 2

This register contains the MAC short address bits 7 to 0 for 3rd level filter unit 2.

Bit	7	6	5	4	3	2	1	0	
	MACSHA0F2								BBCn_MACSHA0F2
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	1	1	1	1	1	1	1	

- **Bit 7:0 – MACSHA0F2.MACSHA0F2: MAC Short Address byte 0 Filter 2**

6.15.6.25 BBCn_MACSHA1F2 – MAC Short Address byte 1 Filter 2

This register contains the MAC short address bits 15 to 8 for 3rd level filter unit 2.

Bit	7	6	5	4	3	2	1	0	
	MACSHA1F2								BBCn_MACSHA1F2
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	1	1	1	1	1	1	1	

- **Bit 7:0 – MACSHA1F2.MACSHA1F2: MAC Short Address byte 1 Filter 2**

6.15.6.26 BBCn_MACPID0F3 – MAC Pan ID Byte 0 Filter 3

This register contains the MAC Pan ID bits 7 to 0 for 3rd level filter unit 3.

Bit	7	6	5	4	3	2	1	0	
	MACPID0F3								BBCn_MACPID0F3
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	1	1	1	1	1	1	1	

- **Bit 7:0 – MACPID0F3.MACPID0F3: MAC Pan ID Byte 0 Filter 3**

6.15.6.27 BBCn_MACPID1F3 – MAC Pan ID Byte 1 Filter 3

This register contains the MAC Pan ID bits 15 to 8 for 3rd level filter unit 3.

Bit	7	6	5	4	3	2	1	0	
	MACPID1F3								BBCn_MACPID1F3
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	1	1	1	1	1	1	1	

- **Bit 7:0 – MACPID1F3.MACPID1F3: MAC Pan ID Byte 1 Filter 3**

6.15.6.28 BBCn_MACSHA0F3 – MAC Short Address byte 0 Filter 3

This register contains the MAC short address bits 7 to 0 for 3rd level filter unit 3.

Bit	7	6	5	4	3	2	1	0	
	MACSHA0F3								BBCn_MACSHA0F3
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	1	1	1	1	1	1	1	

- **Bit 7:0 – MACSHA0F3.MACSHA0F3: MAC Short Address byte 0 Filter 3**

6.15.6.29 BBCn_MACSHA1F3 – MAC Short Address byte 1 Filter 3

This register contains the MAC short address bits 15 to 8 for 3rd level filter unit 3.

Bit	7	6	5	4	3	2	1	0	
	MACSHA1F3								BBCn_MACSHA1F3
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	1	1	1	1	1	1	1	

- **Bit 7:0 – MACSHA1F3.MACSHA1F3: MAC Short Address byte 1 Filter 3**

6.15.6.30 BBCn_AMCS – Auto Mode Configuration and Status

This register contains configuration and status information for the auto modes.

Bit	7	6	5	4	3	2	1	0	
	AACKFT	AACKFA	AACKDR	AACKS	AACK	CCAED	CCATX	TX2RX	BBCn_AMCS
Read/Write	R	RW	RW	RW	RW	R	RW	RW	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7 – AMCS.AACKFT: Auto Acknowledgement Frame Transmit**

If this bit has been set to 1, the AACK procedure has automatically transmitted an ACK frame. Otherwise no automatic ACK frame has been transmitted. This bit is updated with the IRQ RXFE if the AACK procedure is active.

Table 6-139. AACKFT

Sub-register	Value	Description
AACKFT	0x0	No ACK frame has been automatically transmitted,
	0x1	An ACK frame has been automatically transmitted.

- **Bit 6 – AMCS.AACKFA: Auto Acknowledgement FCS Adaption**

If this sub-register is set to 1, the FCS type of the automatically generated ACK frame is derived from the FCS type of the received frame. Otherwise, if this sub-register is 0, the FCS type of the ACK frame is derived from the setting in sub-register PC.FCST.

Table 6-140. AACKFA

Sub-register	Value	Description
AACKFA	0x0	FCS type of AACK derived from setting FCST
	0x1	FCS type of AACK derived from previous received frame

- **Bit 5 – AMCS.AACKDR: Auto Acknowledgement Data Rate**

If this bit is set to 1, the automatic acknowledgement is sent using the modulation settings of the received frame. If this bit is set to 0, the automatic acknowledgement is transmitted using the current PHY settings.

Table 6-141. AACKDR

Sub-register	Value	Description
AACKDR	0x0	Automatic ACK data rate derived from current PHY settings
	0x1	Automatic ACK data rate equals received frame

- **Bit 4 – AMCS.AACKS: Auto Acknowledgement Source**

If this bit is set to 0, the automatic acknowledgement is sent by the transceiver respective to IEEE Std 802.15.4-2006. The transmit frame buffer is not changed. If this bit is set to 1, the automatic acknowledgement is transmitted from the transmit frame buffer.

Table 6-142. AACKS

Sub-register	Value	Description
AACKS	0x0	Automatic ACK generated by transceiver
	0x1	Automatic ACK transmit from transmit frame buffer

- **Bit 3 – AMCS.AACK: Auto Acknowledgement**

If this bit is set to 1, the automatic acknowledgement feature is enabled. This bit is only applicable if the address filter is enabled.

Table 6-143. AACK

Sub-register	Value	Description
AACK	0x0	Automatic Acknowledge disabled
	0x1	Automatic Acknowledge enabled

- **Bit 2 – AMCS.CCAED: CCA Energy Detection Result**

This bit indicates the status of the result of the last CCA measurement. It is updated with the finished ED measurement, while the procedure CCATX is active.

Table 6-144. CCAED

Sub-register	Name	Value	Description
CCAED	BB_CH_CLEAR	0x0	Channel is clear
	BB_CH_BUSY	0x1	Channel is busy

- **Bit 1 – AMCS.CCATX: CCA Measurement and automatic Transmit**

If this bit is set to 1, the auto mode feature CCA with automatic transmit is enabled.

Table 6-145. CCATX

Sub-register	Value	Description
CCATX	0x0	CCATX procedure is disabled
	0x1	CCATX procedure is enabled

- **Bit 0 – AMCS.TX2RX: Transmit and Switch to Receive**

If this bit is set to 1, the transceiver switches automatically to state RX if a transmit is completed.

Table 6-146. TX2RX

Sub-register	Value	Description
TX2RX	0x0	TX2RX procedure disabled
	0x1	TX2RX procedure enabled

6.15.6.31 BBCn_AMEDT – Auto Mode Energy Detection Threshold

This register contains the energy detection threshold for a CCA measurement. It is stored as a signed number in a range of [-127..128]. An ED value above the threshold indicates a busy channel, otherwise the channel is assessed as clear.

Bit	7	6	5	4	3	2	1	0	
	AMEDT								BBCn_AMEDT
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	0	1	1	0	1	0	1	

- **Bit 7:0 – AMEDT.AMEDT: Auto Mode Energy Detection Threshold**

6.15.6.32 BBCn_AMAACKPD – Auto Mode Automatic ACK Pending Data

This register configures the behaviour of the pending data bit of an automatic acknowledgement frame.

Bit	7	6	5	4	3	2	1	0	
	–	–	–	–	PD3	PD2	PD1	PD0	BBCn_AMAACKPD
Read/Write	R	R	R	R	RW	RW	RW	RW	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 3 – AMAACKPD.PD3: Pending Data 3**

An automatic acknowledgement frame (transmitted by hardware) contains a set pending data subfield if the following conditions are met:

- Bit PD3 is set to 1 and
- The 3rd level filter unit #3 has detected a MAC command data request frame prior.

- **Bit 2 – AMAACKPD.PD2: Pending Data 2**

An automatic acknowledgement frame (transmitted by hardware) contains a set pending data subfield if the following conditions are met:

- Bit PD2 is set to 1 and
- The 3rd level filter unit #2 has detected a MAC command data request frame prior.

- **Bit 1 – AMAACKPD.PD1: Pending Data 1**

An automatic acknowledgement frame (transmitted by hardware) contains a set pending data subfield if the following conditions are met:

- Bit PD1 is set to 1 and
- The 3rd level filter unit #1 has detected a MAC command data request frame prior.

- **Bit 0 – AMAACKPD.PD0: Pending Data 0**

An automatic acknowledgement frame (transmitted by hardware) contains a set of pending data subfield if the following conditions are met:

- Bit PD0 is set to 1 and
- The 3rd level filter unit #0 has detected a MAC command data request frame prior.

6.15.6.33 BBCn_AMAACKTL – Auto Mode Automatic ACK Time

This register configures the time between IRQ RXFE and an automatic acknowledgement frame start in us. It contains the low byte.

Bit	7	6	5	4	3	2	1	0	
	AMAACKTL								BBCn_AMAACKTL
Read/Write	RW	RW	RW	RW	RW	RW	RW	RW	
Initial Value	1	1	0	0	0	0	0	0	

- **Bit 7:0 – AMAACKTL.AMAACKTL: Auto Mode Automatic ACK Time**

6.15.6.34 BBCn_AMAACKTH – Auto Mode Automatic ACK Time

This register configures the time between IRQ RXFE and an automatic acknowledgement frame start in us. It contains the three most significant bits.

Bit	7	6	5	4	3	2	1	0	
	-	-	-	-	-	AMAACKTH			BBCn_AMAACKTH
Read/Write	R	R	R	R	R	RW	RW	RW	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 2:0 – AMAACKTH.AMAACKTH: Auto Mode Automatic ACK Time**

6.16 Random Number Generator

The AT86RF215 has a true random number generator implemented. The unit generates random values by observation of noise. A random value contains eight bits and is available in register [RFn_RNDV](#). It is updated with a period of t_{RND} .

The random values in [RFn_RNDV](#) are valid only if the following conditions are met:

- The AT86RF215 operates in state RX and the PLL has locked.
- The analog frontend (see "[Receiver Analog Frontend](#)" on page 52) of the radio must be configured to the widest filter bandwidth ([RXBWC.BW](#) = 0x0B).
- The bit [RXBWC.IFS](#) must be set to 1
- After entering state RX, the first two random values are invalid and are read from register [RFn_RNDV](#).

To prevent the baseband core from unwanted synchronization and frame reception during random number value reading, it is recommended switching off the baseband core by bit [PC.BBEN](#).

6.16.1 Register Description

6.16.1.1 RFn_RNDV – Random Value

The register contains an eight bit random value.

Bit	7	6	5	4	3	2	1	0	
	RNDV								RFn_RNDV
Read/Write	R	R	R	R	R	R	R	R	
Initial Value	0	0	0	0	0	0	0	0	

6.17 Phase Measurement Unit

6.17.1 Description

The Phase Measurement Unit (PMU) allows register based monitoring of the phase and several other signal parameters of the output of the Receiver Digital Frontend (RX_DFE) with a constant PMU period of 8 us.

Given the complex RX_DFE output signal with components I_DATA and Q_DATA (see Figure 6-6 on page 53), denoted as $\underline{x} = x_i + i \cdot x_q$, Table 6-147 describes the PMU result options. Column BBCn_PMUC reflects the required bit-combination for control register BBCn_PMUC (MSB left; 'x' mark don't care bits). A single configuration provides synchronous result values in all output registers BBCn_PMUVAL, BBCn_PMUQF, BBCn_PMUI and BBCn_PMUQ.

Table 6-147. PMU Signal Monitoring Options

Description	Expression	Output Register	BBCn_PMUC
Sampled Phase	$\text{round}(\arg(\underline{x}) / \pi * 128)$	BBCn_PMUVAL	8'b0xxxxx01
Average Phase	$\text{round}(\arg(\text{mean}(\underline{x})) / \pi * 128)$	BBCn_PMUVAL	8'b0xxxxx11
Sampled Real Part	$\text{Re}\{\underline{x}\}$, rounded to 8 bit	BBCn_PMUI	8'b01xxxx01
Sampled Imaginary Part	$\text{Im}\{\underline{x}\}$, rounded to 8 bit	BBCn_PMUQ	8'b01xxxx01
Average Real Part	$\text{mean}(\text{Re}\{\underline{x}\})$, rounded to 8 bit	BBCn_PMUI	8'b01xxxx11
Average Imaginary Part	$\text{mean}(\text{Im}\{\underline{x}\})$, rounded to 8 bit	BBCn_PMUQ	8'b01xxxx11
Sampled Normalized Real Part	$\text{round}(\text{Re}\{\exp(i \cdot \arg(\underline{x}))\} * 63)$	BBCn_PMUI	8'b00xxxx01
Sampled Normalized Imaginary Part	$\text{round}(\text{Re}\{\exp(i \cdot \arg(\underline{x}))\} * 63)$	BBCn_PMUQ	8'b00xxxx01
Average Normalized Real Part	$\text{round}(\text{Re}\{\exp(i \cdot \arg(\text{mean}(\underline{x})))\} * 63)$	BBCn_PMUI	8'b00xxxx11
Average Normalized Imaginary Part	$\text{round}(\text{Re}\{\exp(i \cdot \arg(\text{mean}(\underline{x})))\} * 63)$	BBCn_PMUQ	8'b00xxxx11
Phase Stability (Quality Factor)	inverse mean deviation of $\arg(\underline{x})$ over PMU period	BBCn_PMUQF	8'b0x0xxxx1
Frequency Offset (Phase Drift)	$\text{FO}[\text{Hz}] = 500 \text{ kHz} * \text{BBCn_PMUQF} / 256$	BBCn_PMUQF	8'b0x1xxxx1, fs = 1MHz

While 'Sampled' parameters are single captures of \underline{x} at the end of the PMU period, averaging combines all samples within.

Note that for frequency offset measurement the RX_DFE sample rate shall be configured to 1 MHz.

Depending on the application it might be necessary to evaluate these signal parameters strictly synchronous to the PMU period. Sub register PMUC.SYNC helps to verify this synchronization. It reflects a 1MHz counter running from 0 to 7 during the 8 us PMU period. All output registers are updated at the transition from 7 to 0.

6.17.2 Register

6.17.2.1 BBCn_PMUC – PMU Control

This is the main control register for PMU functionality.

Bit	7	6	5	4	3	2	1	0	
	CCFTS	IQSEL	FED	SYNC			AVG	EN	BBCn_PMUC
Read/Write	RW	RW	RW	R	R	R	RW	RW	
Initial Value	0	0	0	1	1	1	1	0	

- **Bit 7 – PMUC.CCFTS: Channel Center Frequency Time Synchronization**

Channel Center Frequency Time Synchronization allows to restrict channel center frequency changes to a raster equal to the PMU period.

Table 6-148. CCFTS

Sub-register	Value	Description
CCFTS	0x0	Changes on the channel center frequency are directly applied according to register CNM.
	0x1	Changes on the channel center frequency, initiated by register CNM, are time-aligned to the PMU period of 8 us.

- **Bit 6 – PMUC.IQSEL: IQ Output Selector**

IQSEL selects, if $(PMUI+i*PMUQ)$ returns the normalized or not normalized I/Q representation corresponding to PMUVAL.

Table 6-149. IQSEL

Sub-register	Value	Description
IQSEL	0x0	Normalized I/Q: $(PMUI + i*PMUQ) \sim 63 * \exp(i * \pi * PMUVAL / 128)$
	0x1	I/Q without normalization: $\arg(PMUUI + i*PMUQ) = \pi * PMUVAL / 128$.

- **Bit 5 – PMUC.FED: Frequency Error Detection**

If enabled, the PMUQF returns a frequency error estimate instead of the PMU quality factor.

Table 6-150. FED

Sub-register	Value	Description
FED	0x0	Frequency error detection is disabled. PMUQF acts as an unsigned quality factor value [0..255].
	0x1	Frequency error detection is enabled. For a sample rate of 1 MHz (RXDFE_SR==4) the measured frequency offset calculates to $FO[Hz] = 1MHz/2 * PMUQF/256$, where PMUQF is interpreted as a signed 2th-complement value [-128..127].

- **Bit 4:2 – PMUC.SYNC: PMU Synchronisation**

This subfield reflects a 1MHz counter running from 0 to 7 during the 8us PMU period and is dedicated for software synchronisation.

- **Bit 1 – PMUC.AVG: I/Q Averaging Enable**

If averaging is enabled, the PMU computes a phase value, from the averaged receiver digital frontend I/Q output. The averaging period is equal to the PMU period (8us). If averaging is disabled, the SNR of a PMU phase value depends on the frontend filter configuration.

Table 6-151. AVG

Sub-register	Value	Description
AVG	0x0	I/Q sampling at end of PMU period
	0x1	I/Q averaging over PMU period

- **Bit 0 – PMUC.EN: PMU Enable**

If enabled, the phase measurement unit (PMU) periodically measures phase and other signal parameters based on the receiver digital frontend I/Q output.

Table 6-152. EN

Sub-register	Value	Description
EN	0x0	PMU disabled
	0x1	PMU enabled

6.17.2.2 BBCn_PMUVAL – PMU Phase Value

The PMU phase value is an 8-bit value, covering angles 0 to 2π , in 256 steps. A value of zero equals 0 degrees, a value of 255 equals $360/256 \times 255$ degrees.

Bit	7	6	5	4	3	2	1	0	
	PMUVAL								BBCn_PMUVAL
Read/Write	R	R	R	R	R	R	R	R	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7:0 – PMUVAL.PMUVAL: PMU Phase Value**

6.17.2.3 BBCn_PMUQF – PMU Quality Factor

If PMUC_FED=0, PMUQF represents the PMU quality factor as an 8-bit value related to the average change of phase drift during the PMU measurement interval. A value of 255 indicates best quality. If PMUC_FED=1, PMUQF represents a 2th-complement frequency offset measure.

Bit	7	6	5	4	3	2	1	0	
	PMUQF								BBCn_PMUQF
Read/Write	R	R	R	R	R	R	R	R	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7:0 – PMUQF.PMUQF: PMU Quality Factor**

6.17.2.4 BBCn_PMUI – PMU I/Q value, real part.

Real part of the PMU measurement value, 2th-complement (signed)

Bit	7	6	5	4	3	2	1	0	
	PMUI								BBCn_PMUI
Read/Write	R	R	R	R	R	R	R	R	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7:0 – PMUI.PMUI: PMU I/Q value, real part, 2th-complement (signed)**

6.17.2.5 BBCn_PMUQ – PMU I/Q value, imaginary part

Imaginary part of the PMU measurement value, 2th-complement (signed)

Bit	7	6	5	4	3	2	1	0	
	PMUQ								BBCn_PMUQ
Read/Write	R	R	R	R	R	R	R	R	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7:0 – PMUQ.PMUQ: PMU I/Q value, imaginary part, 2th-complement (signed)**

7.4 Receiver Usage in I/Q Radio Mode

This section explains how to configure the AT86RF215 for reception of data in I/Q radio mode. It is assumed, that the radio has been reset before and is in **State TRXOFF**. All interrupts in register **RFn_IRQS** should be enabled (**RFn_IRQM=0x3f**). In order to use the receiver in I/Q radio mode the following steps shall be performed:

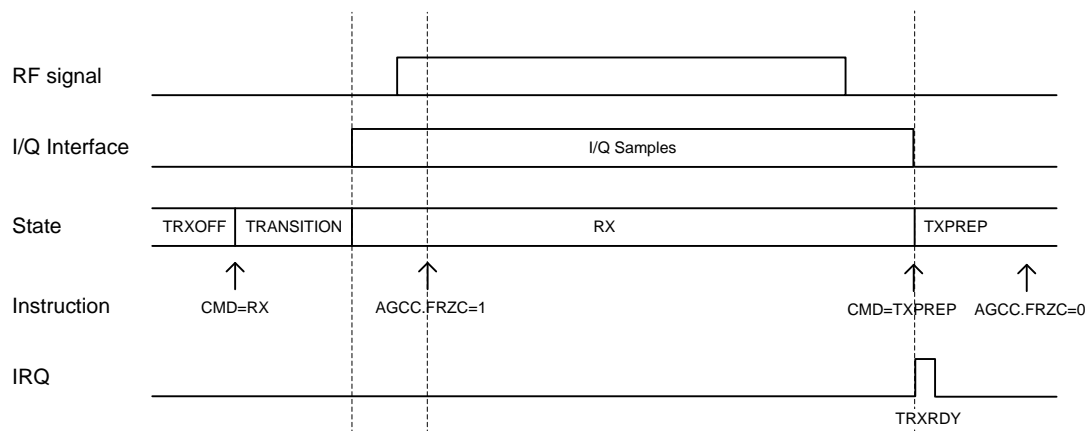
- Enable I/Q radio mode by setting sub-register **IQIFC1.CHPM=1**. For further description of chip modes, see section "Operating Modes" on page 30. For AT86RF215IQ the I/Q radio mode is set by default.
- Configure the Receiver Frontend:
 - Set the receiver analog frontend sub-registers **RXBWC.BW** and **RXBWC.IFS**, see section "Receiver Analog Frontend" on page 52.
 - Set the receiver digital frontend sub-registers **RXDFE.SR** and **RXDFE.RCUT**, see section "Receiver Digital Frontend" on page 53.
 - Set the AGC registers **RFn_AGCC** and **RFn_AGCS**, see section "Automatic Gain Control (AGC)" on page 53.
- Configure the channel, see section "Channel Configuration" on page 62.
- Switch to **State TXPREP**; interrupt **IRQS.TRXRDY** is issued. TXD and TXCLK are activated as shown in Figure 4-12 on page 26.
- Prepare the external baseband for reception of I/Q samples, see section "Serial I/Q Data Interface" on page 22 then enable the radio receiver by writing command RX to the register **RFn_CMD**. To prevent the AGC from switching its gain during reception, it is recommended to set **AGCC.FRZC=1** after reception of the preamble, see section 0 on page 54. Accordingly, the AGC has to be released after finishing reception by setting **AGCC.FRZC=0**.

Now, continuous I/Q samples are provided at the I/Q data interface.

The receive state can be stopped at any time by writing command TXPREP to the register **RFn_CMD**. A successful state transition to TXPREP is indicated by the interrupt **IRQS.TRXRDY**.

The receive procedure is exemplary shown in Figure 7-7.

Figure 7-7. Receive Sequence in I/Q Radio Mode



8. Register Summary

All registers not mentioned within the following table are reserved for internal use and must not be overwritten. When writing to a register, any reserved bits shall be overwritten only with their reset value.

Addr	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page
0x0000	RF09_IRQS	–	–	IQIFS	TRXERR	BATLOW	EDC	TRXRDY	WAKEUP	40
0x0001	RF24_IRQS	–	–	IQIFS	TRXERR	BATLOW	EDC	TRXRDY	WAKEUP	40
0x0002	BBC0_IRQS	FBLI	AGCR	AGCH	TXFE	RXEM	RXAM	RXFE	RXFS	41
0x0003	BBC1_IRQS	FBLI	AGCR	AGCH	TXFE	RXEM	RXAM	RXFE	RXFS	41
0x0005	RF_RST	–	–	–	–	–	CMD			14
0x0006	RF_CFG	–	–	–	–	IRQMM	IRQP	DRV		19, 41
0x0007	RF_CLKO	–	–	–	DRV		OS			20
0x0008	RF_BMDVDC	–	–	BMS	BMHR	BMVTH				78
0x0009	RF_XOC	–	–	–	FS	TRIM				69
0x000A	RF_IQIFC0	EXTLB	SF	DRV		CMV		CMV1V2	EEC	27, 50
0x000B	RF_IQIFC1	FAILSF	CHPM			–	–	SKEWDRV		28, 32
0x000C	RF_IQIFC2	SYNC	–	–	–	–	–	–	–	29
0x000D	RF_PN	PN								
0x000E	RF_VN	VN								
0x0100	RF09_IRQM	–	–	IQIFS	TRXERR	BATLOW	EDC	TRXRDY	WAKEUP	39
0x0101	RF09_AUXS	EXTLNABYP	AGCMAP		AVEXT	AVEN	AVS	PAVC		50, 72, 76
0x0102	RF09_STATE	–	–	–	–	–	STATE			36
0x0103	RF09_CMD	–	–	–	–	–	CMD			37
0x0104	RF09_CS	CS								
0x0105	RF09_CCF0L	CCF0L								
0x0106	RF09_CCF0H	CCF0H								
0x0107	RF09_CNL	CNL								
0x0108	RF09_CNM	CM		–	–	–	–	–	CNH	65
0x0109	RF09_RXBWC	–	–	IFI	IFS	BW				57
0x010A	RF09_RXDFE	RCUT		–		SR				58
0x010B	RF09_AGCC	–	AGCI	AVGS		RST	FRZS	FRZC	EN	59
0x010C	RF09_AGCS	TGT			GCW					60
0x010D	RF09_RSSI	RSSI								
0x010E	RF09_EDC	–	–	–	–	–	–	EDM		60
0x010F	RF09_EDD	DF						DTB		61
0x0110	RF09_EDV	EDV								
0x0111	RF09_RNDV	RNDV								
0x0112	RF09_TXCUTC	PARAMP		–	–	LPFCUT				48
0x0113	RF09_TXDFE	RCUT			DM	SR				48, 109, 131
0x0114	RF09_PAC	–	PACUR		TXPWR					49
0x0116	RF09_PADFE	PADFE		–	–	–	–	–	–	73
0x0121	RF09_PLL	–	–	LBW		–	–	LS	–	65
0x0122	RF09_PLLCF	–	–	CF						66
0x0125	RF09_TXCI	–	–	DCOI						225
0x0126	RF09_TXCQ	–	–	DCOQ						226
0x0127	RF09_TXDACI	ENTXDACID	TXDACID							223
0x0128	RF09_TXDACQ	ENTXDACQD	TXDACQD							223
0x0200	RF24_IRQM	–	–	IQIFS	TRXERR	BATLOW	EDC	TRXRDY	WAKEUP	39
0x0201	RF24_AUXS	EXTLNABYP	AGCMAP		AVEXT	AVEN	AVS	PAVC		50, 72, 76
0x0202	RF24_STATE	–	–	–	–	–	STATE			36
0x0203	RF24_CMD	–	–	–	–	–	CMD			37
0x0204	RF24_CS	CS								
0x0205	RF24_CCF0L	CCF0L								

Addr	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page
0x0206	RF24_CCF0H	CCF0H								65
0x0207	RF24_CNL	CNL								65
0x0208	RF24_CNM	CM		-	-	-	-	-	CNH	65
0x0209	RF24_RXBWC	-	-	IFI	IFS	BW				57
0x020A	RF24_RXDFE	RCUT			-	SR				58
0x020B	RF24_AGCC	-	AGCI	AVGS		RST	FRZS	FRZC	EN	59
0x020C	RF24_AGCS	TGT			GCW					60
0x020D	RF24_RSSI	RSSI								60
0x020E	RF24_EDC	-	-	-	-	-	-	EDM		60
0x020F	RF24_EDD	DF						DTB		61
0x0210	RF24_EDV	EDV								61
0x0211	RF24_RNDV	RNDV								161
0x0212	RF24_TXCUTC	PARAMP		-	-	LPFCUT				48
0x0213	RF24_TXDFE	RCUT			DM	SR				48, 109, 131
0x0214	RF24_PAC	-	PACUR		TXPWR					49
0x0216	RF24_PADFE	PADFE		-	-	-	-	-	-	73
0x0221	RF24_PLL	-	-	LBW		-	-	LS	-	65
0x0222	RF24_PLLCF	-	-	CF						66
0x0225	RF24_TXCI	-	-	DCOI						225
0x0226	RF24_TXCQ	-	-	DCOQ						226
0x0227	RF24_TXDACI	ENTXDACID	TXDACID							223
0x0228	RF24_TXDACQ	ENTXDACQD	TXDACQD							223
0x0300	BBC0_IRQM	FBLI	AGCR	AGCH	TXFE	RXEM	RXAM	RXFE	RXFS	39
0x0301	BBC0_PC	CTX	FCSFE	FCSOK	TXAFCS	FCST	BBEN	PT		84, 139, 222
0x0302	BBC0_PS	-	-	-	-	-	-	-	TXUR	135
0x0304	BBC0_RXFLL	RXFLL								135
0x0305	BBC0_RXFLH	-	-	-	-	-	RXFLH			135
0x0306	BBC0_TXFLL	TXFLL								136
0x0307	BBC0_TXFLH	-	-	-	-	-	TXFLH			135
0x0308	BBC0_FBALL	FBLL								135
0x0309	BBC0_FBLH	-	-	-	-	-	FBLH			135
0x030A	BBC0_FBLIL	FBLIL								136
0x030B	BBC0_FBLIH	-	-	-	-	-	FBLIH			137
0x030C	BBC0_OFDMPHRTX	RB21	RB18	RB17	RB5	-	MCS			116
0x030D	BBC0_OFDMPHRRX	RB21	RB18	RB17	RB5	SPC	MCS			116
0x030E	BBC0_OFDMC	SSRX		SSTX		LFO	POI	OPT		117
0x030F	BBC0_OFDMSW	PDT			RXO	-	-	-	-	118
0x0310	BBC0_OQPSKC0	-	-	-	DM	MOD	-	FCHIP		126
0x0311	BBC0_OQPSKC1	RXO	RXOLEG	PDT1		PDT0			127	
0x0312	BBC0_OQPSKC2	-	-	SPC	RPC	ENPROP	FCSTLEG	RXM		127
0x0313	BBC0_OQPSKC3	-	-	HRLEG	-	NSFD		-	-	129
0x0314	BBC0_OQPSKPHRTX	-	-	PPDUT	RB0	MOD		LEG		129
0x0315	BBC0_OQPSKPHRRX	-	-	PPDUT	RB0	MOD		LEG		130
0x0320	BBC0_AFC0	-	-	-	PM	AFEN3	AFEN2	AFEN1	AFEN0	149
0x0321	BBC0_AFC1	MRFT3	MRFT2	MRFT1	MRFT0	PANC3	PANC2	PANC1	PANC0	150
0x0322	BBC0_AFFTM	AFFTM								151
0x0323	BBC0_AFFVM	-	-	-	-	AFFVM				151
0x0324	BBC0_AFS	-	-	-	EM	AM3	AM2	AM1	AM0	151
0x0325	BBC0_MACEA0	MACEA0								152
0x0326	BBC0_MACEA1	MACEA1								152
0x0327	BBC0_MACEA2	MACEA2								152
0x0328	BBC0_MACEA3	MACEA3								152
0x0329	BBC0_MACEA4	MACEA4								152
0x032A	BBC0_MACEA5	MACEA5								153
0x032B	BBC0_MACEA6	MACEA6								153

Addr	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page	
0x032C	BBC0_MACEA7	MACEA7								153	
0x032D	BBC0_MACPID0F0	MACPID0F0								153	
0x032E	BBC0_MACPID1F0	MACPID1F0								153	
0x032F	BBC0_MACSHA0F0	MACSHA0F0								154	
0x0330	BBC0_MACSHA1F0	MACSHA1F0								154	
0x0331	BBC0_MACPID0F1	MACPID0F1								154	
0x0332	BBC0_MACPID1F1	MACPID1F1								154	
0x0333	BBC0_MACSHA0F1	MACSHA0F1								154	
0x0334	BBC0_MACSHA1F1	MACSHA1F1								155	
0x0335	BBC0_MACPID0F2	MACPID0F2								155	
0x0336	BBC0_MACPID1F2	MACPID1F2								155	
0x0337	BBC0_MACSHA0F2	MACSHA0F2								155	
0x0338	BBC0_MACSHA1F2	MACSHA1F2								155	
0x0339	BBC0_MACPID0F3	MACPID0F3								156	
0x033A	BBC0_MACPID1F3	MACPID1F3								156	
0x033B	BBC0_MACSHA0F3	MACSHA0F3								156	
0x033C	BBC0_MACSHA1F3	MACSHA1F3								156	
0x0340	BBC0_AMCS	AACKFT	AACKFA	AACKDR	AACKS	AACK	CCAED	CCATX	TX2RX	156	
0x0341	BBC0_AMEDT	AMEDT								158	
0x0342	BBC0_AMAACKPD	-	-	-	-	PD3	PD2	PD1	PD0	158	
0x0343	BBC0_AMAACKTL	AMAACKTL								159	
0x0344	BBC0_AMAACKTH	-	-	-	-	-	AMAACKTH			159	
0x0360	BBC0_FSKC0	BT		MIDXS		MIDX			MORD	101	
0x0361	BBC0_FSKC1	FSKPLH		FI	-	SRATE				102	
0x0362	BBC0_FSKC2	PDTM	RXO		RXPTO	MSE	PRI	FECS	FECIE	103	
0x0363	BBC0_FSKC3	SFDT				PDT					104
0x0364	BBC0_FSKC4	-	SFDQ	SFD32	RAWRBIT	CSFD1		CSFD0		105	
0x0365	BBC0_FSKPLL	FSKPLL								105	
0x0366	BBC0_FSKSFD0L	FSKSFD0L								106	
0x0367	BBC0_FSKSFD0H	FSKSFD0H								106	
0x0368	BBC0_FSKSFD1L	FSKSFD1L								106	
0x0369	BBC0_FSKSFD1H	FSKSFD1H								106	
0x036A	BBC0_FSKPHRTX	-	-	-	-	SFD	DW	RB2	RB1	106	
0x036B	BBC0_FSKPHRRX	FCST	MS	-	-	SFD	DW	RB2	RB1	107	
0x036C	BBC0_FSKRPC	-	-	-	-	EN	BASET			110	
0x036D	BBC0_FSKRPCONT	FSKRPCONT								110	
0x036E	BBC0_FSKRPCOFFT	FSKRPCOFFT								110	
0x0370	BBC0_FSKRRXFL	FSKRRXFL								108	
0x0371	BBC0_FSKRRXFLH	-	-	-	-	-	FSKRRXFLH			108	
0x0372	BBC0_FSKDM	-	-	-	-	-	-	PE	EN	109	
0x0373	BBC0_FSKPE0	FSKPE0								109	
0x0374	BBC0_FSKPE1	FSKPE1								109	
0x0375	BBC0_FSKPE2	FSKPE2								109	
0x0380	BBC0_PMUC	CCFTS	IQSEL	FED	SYNC			AVG	EN	162	
0x0381	BBC0_PMUVAL	PMUVAL								164	
0x0382	BBC0_PMUQF	PMUQF								164	
0x0383	BBC0_PMUI	PMUI								164	
0x0384	BBC0_PMUQ	PMUQ								164	
0x0390	BBC0_CNTC	-	-	-	CAPTXS	CAPRXS	RSTTXS	RSTRXS	EN	167	
0x0391	BBC0_CNT0	CNT0								168	
0x0392	BBC0_CNT1	CNT1								168	
0x0393	BBC0_CNT2	CNT2								168	
0x0394	BBC0_CNT3	CNT3								168	
0x0400	BBC1_IRQM	FBLI	AGCR	AGCH	TXFE	RXEM	RXAM	RXFE	RXFS	39	
0x0401	BBC1_PC	CTX	FCSFE	FCSOK	TXAFCS	FCST	BBEN	PT		84, 139, 222	

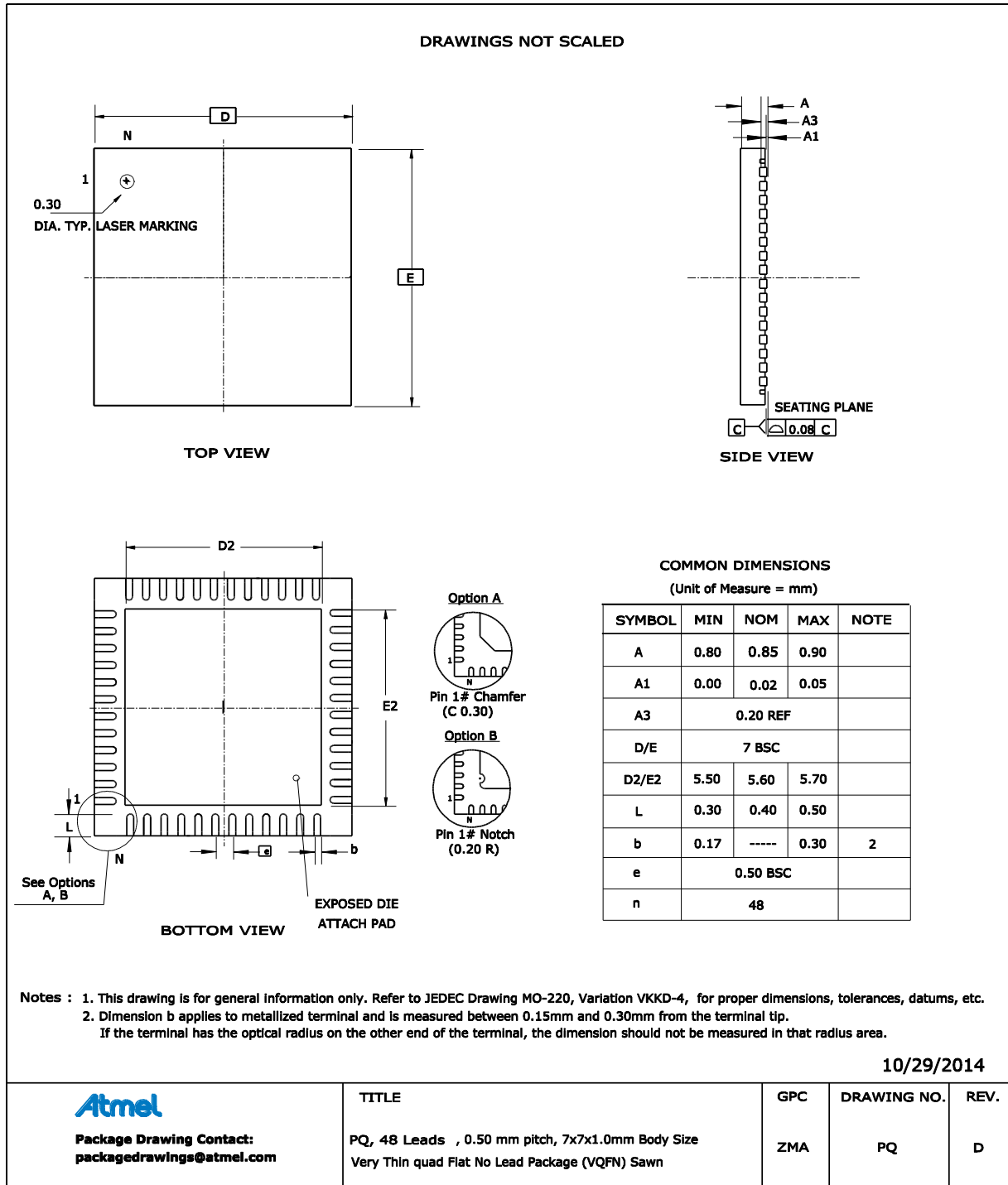
Addr	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page
0x0402	BBC1_PS	-	-	-	-	-	-	-	TXUR	135
0x0404	BBC1_RXFLL	RXFLL								135
0x0405	BBC1_RXFLH	-	-	-	-	-	-	RXFLH		135
0x0406	BBC1_TXFLL	TXFLL								136
0x0407	BBC1_TXFLH	-	-	-	-	-	-	TXFLH		135
0x0408	BBC1_FBLL	FBLL								135
0x0409	BBC1_FBLH	-	-	-	-	-	-	FBLH		135
0x040A	BBC1_FBLIL	FBLIL								136
0x040B	BBC1_FBLIH	-	-	-	-	-	-	FBLIH		137
0x040C	BBC1_OFDMPHRTX	RB21	RB18	RB17	RB5	-	-	-	MCS	116
0x040D	BBC1_OFDMPHRRX	RB21	RB18	RB17	RB5	SPC	-	-	MCS	116
0x040E	BBC1_OFDMC	SSRX		SSTX		LFO	POI	OPT		117
0x040F	BBC1_OFDMSW	PDT			RXO	-	-	-	-	118
0x0410	BBC1_OQPSKC0	-	-	-	DM	MOD	-	FCHIP		126
0x0411	BBC1_OQPSKC1	RXO	RXOLEG	PDT1			PDT0			127
0x0412	BBC1_OQPSKC2	-	-	SPC	RPC	ENPROP	FCSTLEG	RXM		127
0x0413	BBC1_OQPSKC3	-	-	HRLEG	-	NSFD		-	-	129
0x0414	BBC1_OQPSKPHRTX	-	-	PPDUT	RB0	MOD			LEG	129
0x0415	BBC1_OQPSKPHRRX	-	-	PPDUT	RB0	MOD			LEG	130
0x0420	BBC1_AFC0	-	-	-	PM	AFEN3	AFEN2	AFEN1	AFEN0	149
0x0421	BBC1_AFC1	MRFT3	MRFT2	MRFT1	MRFT0	PANC3	PANC2	PANC1	PANC0	150
0x0422	BBC1_AFFTM	AFFTM								151
0x0423	BBC1_AFFVM	-	-	-	-	AFFVM				151
0x0424	BBC1_AFS	-	-	-	EM	AM3	AM2	AM1	AM0	151
0x0425	BBC1_MACEA0	MACEA0								152
0x0426	BBC1_MACEA1	MACEA1								152
0x0427	BBC1_MACEA2	MACEA2								152
0x0428	BBC1_MACEA3	MACEA3								152
0x0429	BBC1_MACEA4	MACEA4								152
0x042A	BBC1_MACEA5	MACEA5								153
0x042B	BBC1_MACEA6	MACEA6								153
0x042C	BBC1_MACEA7	MACEA7								153
0x042D	BBC1_MACPID0F0	MACPID0F0								153
0x042E	BBC1_MACPID1F0	MACPID1F0								153
0x042F	BBC1_MACSHA0F0	MACSHA0F0								154
0x0430	BBC1_MACSHA1F0	MACSHA1F0								154
0x0431	BBC1_MACPID0F1	MACPID0F1								154
0x0432	BBC1_MACPID1F1	MACPID1F1								154
0x0433	BBC1_MACSHA0F1	MACSHA0F1								154
0x0434	BBC1_MACSHA1F1	MACSHA1F1								155
0x0435	BBC1_MACPID0F2	MACPID0F2								155
0x0436	BBC1_MACPID1F2	MACPID1F2								155
0x0437	BBC1_MACSHA0F2	MACSHA0F2								155
0x0438	BBC1_MACSHA1F2	MACSHA1F2								155
0x0439	BBC1_MACPID0F3	MACPID0F3								156
0x043A	BBC1_MACPID1F3	MACPID1F3								156
0x043B	BBC1_MACSHA0F3	MACSHA0F3								156
0x043C	BBC1_MACSHA1F3	MACSHA1F3								156
0x0440	BBC1_AMCS	AACKFT	AACKFA	AACKDR	AACKS	AACK	CCAED	CCATX	TX2RX	156
0x0441	BBC1_AMEDT	AMEDT								158
0x0442	BBC1_AMAACKPD	-	-	-	-	PD3	PD2	PD1	PD0	158
0x0443	BBC1_AMAACKTL	AMAACKTL								159
0x0444	BBC1_AMAACKTH	-	-	-	-	-	AMAACKTH			159
0x0460	BBC1_FSKC0	BT		MIDX		MIDX		MORD		101
0x0461	BBC1_FSKC1	FSKPLH		FI	-	SRATE				102
0x0462	BBC1_FSKC2	PDTM	RXO	RXP	RXP	MSE	PRI	FEC	FEC	103

Addr	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page
0x0463	BBC1_FSKC3	SFDT				PDT				104
0x0464	BBC1_FSKC4	–	SFDQ	SFD32	RAWRBIT	CSFD1		CSFD0		105
0x0465	BBC1_FSKPLL	FSKPLL								105
0x0466	BBC1_FSKSFD0L	FSKSFD0L								106
0x0467	BBC1_FSKSFD0H	FSKSFD0H								106
0x0468	BBC1_FSKSFD1L	FSKSFD1L								106
0x0469	BBC1_FSKSFD1H	FSKSFD1H								106
0x046A	BBC1_FSKPHRTX	–	–	–	–	SFD	DW	RB2	RB1	106
0x046B	BBC1_FSKPHRRX	FCST	MS	–	–	SFD	DW	RB2	RB1	107
0x046C	BBC1_FSKRPC	–	–	–	–	EN	BASET			110
0x046D	BBC1_FSKRPCONT	FSKRPCONT								110
0x046E	BBC1_FSKRPCOFFT	FSKRPCOFFT								110
0x0470	BBC1_FSKRRXFLL	FSKRRXFLL								108
0x0471	BBC1_FSKRRXFLH	–	–	–	–	–	FSKRRXFLH			108
0x0472	BBC1_FSKDM	–	–	–	–	–	–	PE	EN	109
0x0473	BBC1_FSKPE0	FSKPE0								109
0x0474	BBC1_FSKPE1	FSKPE1								109
0x0475	BBC1_FSKPE2	FSKPE2								109
0x0480	BBC1_PMUC	CCFTS	IQSEL	FED	SYNC			AVG	EN	162
0x0481	BBC1_PMUVAL	PMUVAL								164
0x0482	BBC1_PMUQF	PMUQF								164
0x0483	BBC1_PMUI	PMUI								164
0x0484	BBC1_PMUQ	PMUQ								164
0x0490	BBC1_CNTC	–	–	–	CAPTXS	CAPRXS	RSTTXS	RSTRXS	EN	167
0x0491	BBC1_CNT0	CNT0								168
0x0492	BBC1_CNT1	CNT1								168
0x0493	BBC1_CNT2	CNT2								168
0x0494	BBC1_CNT3	CNT3								168
0x2000	BBC0_FBRXS	FBRXS								136
0x27FE	BBC0_FBRXE	FBRXE								136
0x2800	BBC0_FBTXS	FBTXS								136
0x2FFE	BBC0_FBTXE	FBTXE								136
0x3000	BBC1_FBRXS	FBRXS								136
0x37FE	BBC1_FBRXE	FBRXE								136
0x3800	BBC1_FBTXS	FBTXS								136
0x3FFE	BBC1_FBTXE	FBTXE								136

9. Package Drawing

Figure 9-1 shows the package drawing of the AT86RF215.

Figure 9-1. Package Drawing QFN48



10. Electrical Characteristics

10.1 Absolute Maximum Ratings*

Storage temperature.....	-50 to 150°C
Lead temperature	260°C
ESD voltage (Human Body Model).....	4kV
Input RF level	10dBm
Voltage on all digital pins	-0.3 to 4.0V
Voltage on all analog pins.....	-0.3 to 2.0V

*Notice: Stresses beyond those listed under “Absolute Maximum Ratings” may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification are not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

10.2 Operating Range

Table 10-1. Operating Range

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
T _{OP}	Operating temperature range		-40		85	°C
V _{DD}	DEVDD/EVDD digital and analog external supply voltage		1.8	3.0	3.6	V

10.3 Digital Pin Specifications

Test Condition: T_{OP} = 25°C

Table 10-2. Digital pin specifications

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
V _{IH}	High level input voltage		V _{DD} -0.4			V
V _{IL}	Low level input voltage				0.4	V
V _{OH}	High level output voltage		V _{DD} -0.4			V
V _{OL}	Low level output voltage				0.4	V

10.4 Power-on Reset Characteristics

Table 10-3. Power-on Reset Voltage Characteristics

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
t _{RST}	Pulse width at pin RSTN		625			ns
V _{POT}	Power-on Reset threshold voltage	rising slope (power supply previously discharged) ⁽¹⁾	1.55	1.6	1.65	V
		falling slope ⁽²⁾	1.45	1.5	1.55	V
t _{POT}	Power-on Reset recovery time	Time of EVDD/DEVDD (V _{DD}) < V _{POT}	1			ms
V _{PSR}	Power-on slope		0.01		3300	V/ms

- Notes: 1. Threshold when device is released from reset when voltage is rising.
 2. The Power-on Reset will not work unless the supply voltage has been dropped below V_{POT}.

10.5 General Transceiver Specifications

Table 10-4. General Transceiver Specifications

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
f ₀	Reference clock frequency	TCXO or XTAL		26		MHz
C _{dec}	Decoupling capacitor at pins AVDD0, DVDD and AVDD1		100	100	10000	nF
I _{VREG_LIMIT}	Current limitation of internal voltage regulator at start-up		43	60	78	mA

10.6 Crystal Oscillator Specification

Table 10-5. XOSC Specification

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
f _{CRYSTAL}	Crystal frequency requirement			26		MHz
C _{LOAD_CRYSTAL}	Load capacitances of the crystal			8		pF
ESR	Maximum ESR of crystal specification				70	Ω
C _{LEAD_DEVICE}	Lead capacitance of the AT86RF215			5		pF

10.7 Clock Output – pin CLKO

Table 10-6. Clock Output Specification

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
f _{CLKO}	Clock output (pin CLKO) frequency	RF_CLKO.OS=1 RF_CLKO.OS=2 RF_CLKO.OS=3 RF_CLKO.OS=4 RF_CLKO.OS=5 RF_CLKO.OS=6 RF_CLKO.OS=7		26 32 16 8 4 2 1		MHz
D _{CLKO}	Duty cycle		42		58	%

10.8 Transition Time

The time reference of an SPI command is the last rising clock of SCLK of the SPI VALUE.

Table 10-7. Transition Timing

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
t _{POWERON}	Transition time from power-on (V _{DD} >1.6V) until interrupt WAKEUP (state TRXOFF)	XTAL supplier: ACT BN serie (C _{load} =8pF); C _{dec_DVDD} =100nF			500	μs
t _{SLEEP_TRXOFF}	Transition time from state SLEEP (SPI command CMD=TRXOFF) until interrupt WAKEUP (state TRXOFF)			1		μs
t _{DEEP_SLEEP_TRXOFF}	Transition time from state DEEP_SLEEP (SPI command CMD=TRXOFF) until interrupt WAKEUP (state TRXOFF) and stable clock output at pin CLKO	XTAL supplier: ACT BN serie (C _{load} =8pF); C _{dec_DVDD} =100nF			500	μs
t _{RESET_TRXOFF}	Transition time from release RESETN until state TRXOFF			1		μs
t _{TRXOFF_TXPREP}	Transition time from state TRXOFF (SPI command CMD=TXPREP) until interrupt TRXRDY (state TXPREP)	C _{dec_AVDD} =100nF		90	200	μs
t _{TRXOFF_RX}	Transition time from TRXOFF (SPI command CMD=RX) to state RX	C _{dec_AVDD} =100nF		90	200	μs
t _{TXPREP_TX}	Transition time from TXPREP (SPI command CMD=TX) to state TX	state machine reaction time; for more details about the TX procedure see chapter "Transmitter Frontend"			200	ns
t _{tx_start_delay}	Delay from state TX until the PA ramp start			4		μs
t _{TXPREP_RX}	Transition time from TXPREP (SPI command CMD=RX) to state RX				200	ns
t _{TXPREP_TRXOFF}	Transition time from TXPREP (SPI command CMD=TRXOFF) to state TRXOFF				200	ns
t _{RX_TRXOFF}	Transition time from RX (SPI command CMD=TRXOFF) to state TRXOFF				200	ns

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
t _{RX_TXPREP}	Transition time from RX (IRQ RXFE or SPI command CMD=TXPREP) to state TXPREP				200	ns
t _{TX_TXPREP_TXFE}	Transition time from TX (IRQ TXFE) to state TXPREP				200	ns
t _{TX_TXPREP_CMD}	Transition time from TX (SPI command CMD=TXPREP) to state TXPREP	PA ramp time RFn_TXCUTC_PARAMP = 3			33	µs
t _{TX_TRXOFF}	Transition time from TX (SPI command CMD=TRXOFF) to state TRXOFF				200	ns
t _{VREG_SETTL}	Settling time of AVDD or DVDD voltage regulator	C _{dec} =100nF		35		µs
t _{XOSC_SETTL}	Settling time of the crystal oscillator	XTAL supplier: ACT BN serie (C _{load} =8pF) / fast start up option		150		µs
t _{PLL_CH_SW}	Frequency channel switch time (PLL) in state TXPREP	Δf _{channel} <20MHz	10		100	µs
t _{RXFE}	IRQ RXFE processing delay relative to frame end; typical time depends on specific PHY mode	Transceiver received a valid frame.			100	µs

10.9 Transmitter Characteristics

10.9.1 General Transmitter Characteristics

Refer to section "Output Power at Several Modulations " on page 208 for detailed output power information and charts.

Test Conditions: T_{OP}= 25°C, V_{DD}= 3.0V, f_{channel} (500MHz band)=490MHz

Table 10-8. Transmitter Characteristics for the 500MHz Band

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
P _{TX_05}	TX output power	Maximum output power for continuous wave at device pin	12.0	16.0	16.5	dBm
P _{RANGE_05}	Output power range			27.0		dB
P _{HARM2_05_S}	2 nd harmonic single ended ⁽¹⁾	w/o filtering; continuous wave at maximal output power		-14.0		dBm
P _{HARM3_05_S}	3 rd harmonic single ended ⁽¹⁾	w/o filtering; continuous wave at maximal output power		0.0		dBm
P _{HARM4_05_S}	4 th harmonic single ended ⁽¹⁾	w/o filtering; continuous wave at maximal output power		-23.0		dBm
P _{HARM5_05_S}	5 th harmonic single ended ⁽¹⁾	w/o filtering; continuous wave at maximal output power		-12.0		dBm

Note: 1. Requires external filtering to comply with regulatory rules.

16. References

- [1] IEEE Std 802.15.4™-2006: IEEE Standard for Information technology-- Local and metropolitan area networks-- Specific requirements-- Part 15.4: Wireless Medium Access Control (MAC) and Physical Layer (PHY) Specifications for Low Rate Wireless Personal Area Networks (WPANs)
- [2] IEEE Std 802.15.4™-2011: IEEE Standard for Local and metropolitan area networks--Part 15.4: Low-Rate Wireless Personal Area Networks (LR-WPANs)
- [3] IEEE Std 802.15.4g™-2012: IEEE Standard for Local and metropolitan area networks--Part 15.4: Low-Rate Wireless Personal Area Networks (LR-WPANs) Amendment 3: Physical Layer (PHY) Specifications for Low-Data-Rate, Wireless, Smart Metering Utility Networks
- [4] IEEE Standard for Low-Voltage Differential Signals (LVDS) for Scalable Coherent Interface (SCI) 1596.3-1996.
- [5] ETSI TS 102 887-1 V<1.1.1> (2013-07): Electromagnetic compatibility and radio spectrum Matters (ERM); Short Range Devices; Smart Metering Wireless Access Protocol (SMEP). Part 1; PHY Layer.
- [6] ETSI EN 300 220-1 V2.4.1 (2012-05) Electromagnetic compatibility and Radio spectrum Matters (ERM); Short Range Device (SRD)
- [7] IEEE Std 802.15.4™-2015: IEEE Standard for Low-Rate Wireless Personal Area Networks (WPANs)

17. Table of Contents

1. Description.....	3
1.1 Device Family.....	3
1.2 Block Diagram.....	4
1.3 Control Logic and Naming Conventions.....	6
2. Pin-out Diagram and Description.....	7
2.1 Pin-out Diagram.....	7
2.2 Pin Description.....	9
3. Application Schematic.....	11
4. Control and Data Interfaces.....	13
4.1 Reset Modes.....	13
4.2 SPI Transceiver Control Interface.....	16
4.3 Interrupt Signalling.....	19
4.4 Clock Output.....	20
4.5 Serial I/Q Data Interface.....	22
5. Basic Operation.....	30
5.1 Operating Modes.....	30
5.2 State Machine.....	33
5.3 Interrupts.....	38
5.4 Basic Operation of AT86RF215M.....	42
6. Module Description.....	43
6.1 Transmitter Frontend.....	43
6.2 Receiver Frontend.....	52
6.3 Frequency Synthesizer (PLL).....	62
6.4 Crystal Oscillator and TCXO.....	67
6.5 External Frontend Control.....	70
6.6 Voltage Regulator.....	75
6.7 Battery Monitor (BATMON).....	78
6.8 Analog Calibrations.....	80
6.9 Baseband Core.....	81
6.10 MR-FSK PHY.....	86
6.11 MR-OFDM PHY.....	112
6.12 O-QPSK PHY.....	120
6.13 Frame Buffer.....	132
6.14 Frame Check Sequence.....	138
6.15 IEEE MAC Support.....	141
6.16 Random Number Generator.....	161
6.17 Phase Measurement Unit.....	162
6.18 Timestamp Counter.....	166
7. Transceiver Usage.....	169
7.1 Transceiver Usage in Baseband Mode.....	169
7.2 Example: Transceiver Usage in Baseband Mode.....	170
7.3 Transmitter Usage in I/Q Radio Mode.....	178
7.4 Receiver Usage in I/Q Radio Mode.....	180
8. Register Summary.....	181

9. Package Drawing	186
10. Electrical Characteristics	187
10.1 Absolute Maximum Ratings*	187
10.2 Operating Range	187
10.3 Digital Pin Specifications	187
10.4 Power-on Reset Characteristics	188
10.5 General Transceiver Specifications	188
10.6 Crystal Oscillator Specification	188
10.7 Clock Output – pin CLK0	189
10.8 Transition Time	189
10.9 Transmitter Characteristics	190
10.10 Receiver Characteristics	194
10.11 Current Consumption Specifications	203
10.12 SPI Timing Characteristics	204
10.13 I/Q Data Interface Driver DC and Startup Specification	205
10.14 I/Q Data Interface Receiver DC and Startup Specification	206
10.15 I/Q Data Interface Driver AC Specification	206
10.16 I/Q Data Interface Receiver AC Specification	207
10.17 Digital Block Timing Specification	207
11. Typical Characteristics	208
11.1 Output Power at Several Modulations	208
11.2 Output Power versus Supply Voltage	209
11.3 TX Current Consumption and Output Power at PAC.PACUR settings	211
11.4 TX Output Power at Temperature Sweep	214
11.5 TX Output Power at Frequency Sweep	214
11.6 Receiver Sensitivity	216
11.7 Frequency Synthesizer (PLL)	217
12. Acronyms and Abbreviations	218
13. Appendix	221
13.1 Continuous Transmission	221
14. Ordering Information	224
15. Errata	225
15.1 Errata Overview	225
15.2 Errata AT86RF215 Description	225
16. References	231
17. Table of Contents	232
18. Revision History	234

18. Revision History

Doc Rev.	Date	Comments
42415E	05/2016	<p>Section "MR-FSK PHY":</p> <ul style="list-style-type: none"> - Information in section "Direct Modulation RF215 v.3 (RF_VN = 0x03)" added (Pre-emphasis setting for FSK direct modulation) <p>Section "SPI Transceiver Control Interface":</p> <ul style="list-style-type: none"> - Correction of t_{SPL_5} in "SPI Timing" <p>Reference to IEEE Std 802.15.4™-2015 [7]</p> <p>Information of "Frequency Synthesizer (PLL)" in section "Typical Characteristics" added</p>
42415D	11/2015	<p>Section Errata:</p> <ul style="list-style-type: none"> - RF215M information added "Errata Overview" - Errata 7: improved SW workaround "Errata AT86RF215 Description" <p>Section MR-FSK PHY "MR-FSK PHY"</p> <ul style="list-style-type: none"> - Default AGC receiver setting added (Table 6-60/Table 6-62/Table 6-61/Table 6-63) <p>Section Frequency Synthesizer (PLL) "Frequency Synthesizer (PLL)"</p> <ul style="list-style-type: none"> - Description for sub-register PLL.LBW improved (PLL.LBW) <p>Section IEEE MAC Support ("IEEE MAC Support")</p> <ul style="list-style-type: none"> - Description of section "Clear Channel Assessment with Automatic Transmit (CCATX)" and "Transmit and Switch to Receive (TX2RX)" extended
42415C	07/2015	<p>RF215-v.3 information:</p> <ul style="list-style-type: none"> - FSK sample rate TXDFE.SR (Table 6-51) - FSK direct modulation ("Direct Modulation RF215 v.3 (RF_VN = 0x03)") - QPSK direct modulation ("Direct Modulation RF215 v.3 (RF_VN = 0x03)") - Additional information in section "Typical Characteristics" <p>Additional information in section</p> <p>Update and additional information in section "Electrical Characteristics"</p> <p>Editorial updates</p>
42415B	04/2015	Added Ordering Information
42415A	03/2015	Initial document release



Enabling Unlimited Possibilities®

Atmel Corporation

1600 Technology Drive
San Jose, CA 95110
USA
Tel: (+1)(408) 441-0311
Fax: (+1)(408) 487-2600
www.atmel.com

Atmel Asia Limited

Unit 01-5 & 16, 19F
BEA Tower, Millennium City 5
418 Kwun Tong Road
Kwun Tong, Kowloon
HONG KONG
Tel: (+852) 2245-6100
Fax: (+852) 2722-1369

Atmel Munich GmbH

Business Campus
Parkring 4
D-85748 Garching b. Munich
GERMANY
Tel: (+49) 89-31970-0
Fax: (+49) 89-3194621

Atmel Japan G.K.

16F Shin-Osaki Kangyo Bldg.
1-6-4 Osaki, Shinagawa-ku
Tokyo 141-0032
JAPAN
Tel: (+81)(3) 6417-0300
Fax: (+81)(3) 6417-0370

© 2016 Atmel Corporation. All rights reserved. / Rev.: Atmel-42415E-WIRELESS-RF215_Datasheet_052016

Atmel®, Atmel logo and combinations thereof, Enabling Unlimited Possibilities®, and others are registered trademarks or trademarks of Atmel Corporation or its subsidiaries. Other terms and product names may be trademarks of others.

Disclaimer: The information in this document is provided in connection with Atmel products. No license, express or implied, by estoppel or otherwise, to any intellectual property right is granted by this document or in connection with the sale of Atmel products. EXCEPT AS SET FORTH IN THE ATMEL TERMS AND CONDITIONS OF SALES LOCATED ON THE ATMEL WEBSITE, ATMEL ASSUMES NO LIABILITY WHATSOEVER AND DISCLAIMS ANY EXPRESS, IMPLIED OR STATUTORY WARRANTY RELATING TO ITS PRODUCTS INCLUDING, BUT NOT LIMITED TO, THE IMPLIED WARRANTY OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, OR NON-INFRINGEMENT. IN NO EVENT SHALL ATMEL BE LIABLE FOR ANY DIRECT, INDIRECT, CONSEQUENTIAL, PUNITIVE, SPECIAL OR INCIDENTAL DAMAGES (INCLUDING, WITHOUT LIMITATION, DAMAGES FOR LOSS AND PROFITS, BUSINESS INTERRUPTION, OR LOSS OF INFORMATION) ARISING OUT OF THE USE OR INABILITY TO USE THIS DOCUMENT, EVEN IF ATMEL HAS BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES. Atmel makes no representations or warranties with respect to the accuracy or completeness of the contents of this document and reserves the right to make changes to specifications and products descriptions at any time without notice. Atmel does not make any commitment to update the information contained herein. Unless specifically provided otherwise, Atmel products are not suitable for, and shall not be used in, automotive applications. Atmel products are not intended, authorized, or warranted for use as components in applications intended to support or sustain life.

